

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

อุปกรณ์นับรังสีแบบหลายช่อง (Multichannel scaler) เป็นอุปกรณ์ที่ใช้ในการบันทึกอัตรานับสัญญาณพัลส์ของอนุภาคนิวเคลียร์จากระบบวัดนิวเคลียร์ โดยใช้วิธีการเก็บข้อมูลนับในแนวแกนตั้งของแต่ละช่องบันทึกสัญญาณในแนวแกนนอน ซึ่งขึ้นกับเวลาที่กำหนดให้เก็บข้อมูลจำนวนนับพัลส์ในช่วงเวลาที่เท่า ๆ กันเป็นลำดับ ด้วยการทำงานในระบบดิจิทัลและแสดงผลโปรไฟล์ของสัญญาณนับหรือสเปกตรัมทางหน้าจอคอมพิวเตอร์ พร้อมบ่งบอกปริมาณของอนุภาคนิวเคลียร์ที่วัดได้ในแต่ละช่วงเวลา ทำให้การแปรผลจากโปรไฟล์ของสัญญาณข้อมูลทำได้รวดเร็ว สามารถนำอุปกรณ์นับรังสีนี้ไปประยุกต์ใช้สำหรับวัดการเปลี่ยนแปลงอัตรานับรังสีหรืออนุภาคนิวเคลียร์ในระบบวัดต่างๆ [1] ได้แก่ Radioactive Decay, Radiotracer, Diffusion rate, Sweep SCA และ LIDAR (Light Detection and Ranging) เป็นต้น จึงนับว่าเป็นอุปกรณ์ที่มีความสำคัญต่องานวิจัยในหลายสาขา

ที่ผ่านมากลุ่มงานวิจัยด้านเครื่องมือและอุปกรณ์วัดนิวเคลียร์ในประเทศไทยยังไม่มีการพัฒนาอย่างจริงจังและต่อเนื่องเกี่ยวกับอุปกรณ์นับรังสีนี้ ทำให้อุปกรณ์ที่มีอยู่ในปัจจุบันหรือที่ได้ทำการพัฒนาไปแล้วมีความสามารถในการบันทึกอัตรานับรังสีได้ต่ำและยังมีขนาดใหญ่ เนื่องจากอุปกรณ์นับรังสีแบบหลายช่องนี้มักเป็นอุปกรณ์เพื่อเลือก (Option) สำหรับการทำงานโหมดหนึ่งภายในอุปกรณ์วิเคราะห์แบบหลายช่องสัญญาณ (Multichannel Analyzer) จึงทำให้ไม่สะดวกในการเคลื่อนย้ายและเทคโนโลยีดั้งเดิมยังค้างหลังอยู่เมื่อเทียบกับอุปกรณ์นับรังสีแบบหลายช่องที่ออกแบบมาเฉพาะด้านจากต่างประเทศ ซึ่งสามารถบันทึกอัตรานับรังสีได้สูง อย่างไรก็ตามบนวิวัฒนาการทางเทคโนโลยีจะเห็นว่าปัจจุบันมีการใช้คอมพิวเตอร์มาทำงานร่วมกับระบบเครื่องมือวิทยาศาสตร์ทั้งสิ้นประกอบกับเทคนิคการสื่อสารทางพอร์ตคอมพิวเตอร์ได้มีระบบใหม่เกิดขึ้นหลายแบบ โดยเฉพาะการสื่อสารทางพอร์ตยูเอสบีนับว่าเป็นเทคโนโลยีที่มีการรับส่งข้อมูลปริมาณมากได้ดีกว่าระบบเก่าที่เป็นแบบ RS-232 [2] อีกทั้งเทคโนโลยีของชิ้นส่วนและอุปกรณ์อิเล็กทรอนิกส์มีความทันสมัยรวมทั้งมีสมรรถนะการทำงานที่สูงขึ้น ขณะเดียวกันก็มีขนาดเล็กลงสะดวกต่อการใช้งานมากขึ้น ดังนั้นจึงมีความสนใจที่จะพัฒนาอุปกรณ์นับรังสีแบบหลายช่องที่สามารถรองรับอัตรานับรังสีได้สูงให้มีประสิทธิภาพทัดเทียมเครื่องที่ผลิตจากต่างประเทศ โดยออกแบบให้มีขนาดเล็กลงสามารถนำติดตัวไปใช้งานในภาคสนามได้อย่างสะดวกและสามารถ

บทคัดย่อและแฟ้มข้อมูลฉบับเต็มของวิทยานิพนธ์ตั้งแต่ปีการศึกษา 2554 ที่ให้บริการในคลังปัญญาจุฬาฯ (CUIR)
เป็นแฟ้มข้อมูลของนิสิตเจ้าของวิทยานิพนธ์ที่ส่งผ่านทางบัณฑิตวิทยาลัย

The abstract and full text of theses from the academic year 2011 in Chulalongkorn University Intellectual Repository(CUIR)
are the thesis authors' files submitted through the Graduate School.

เชื่อมต่อกับคอมพิวเตอร์ได้ง่าย เพื่อนำไปใช้ประโยชน์ในงานวิจัยที่ต้องอาศัยการเก็บข้อมูลนับรังสีที่มีอัตรานับสูงและมีความต่อเนื่อง อีกทั้งยังสามารถใช้งานร่วมกับอุปกรณ์วิเคราะห์แบบช่องเดี่ยวเพื่อการวิเคราะห์สเปกตรัมพลังงานในโหมดสแกนกวาด (Sweep mode) ที่อัตราการสแกนสูง

1.2 วัตถุประสงค์ของการวิจัย

เพื่อพัฒนาอุปกรณ์นับแบบหลายช่อง (MCS) ชนิดรับอัตรานับสูง ผ่านพอร์ตยูเอสบี ที่สามารถทำงานในโหมดสแกนสเปกตรัมความเร็วสูงด้วยอุปกรณ์วิเคราะห์แบบช่องเดี่ยว

1.3 ขอบเขตของการวิจัย

1. ออกแบบและสร้างอุปกรณ์นับรังสีสูงระดับ 10^6 cps ซึ่งมีช่องบันทึกข้อมูล 1024 ช่อง พร้อมพัฒนาโปรแกรมควบคุมการทำงานและระบบแสดงผลโดยทำงานผ่านพอร์ตยูเอสบี
2. ออกแบบและสร้างวงจรเพื่อรองรับการทำงานในโหมดสแกนสเปกตรัมด้วยอุปกรณ์วิเคราะห์แบบช่องเดี่ยว (SCA) ที่มีอัตราการสแกนสูงทำงานเชื่อมโยงกับ MCS
3. ทดสอบสมรรถนะของอุปกรณ์ที่พัฒนาขึ้นและเปรียบเทียบการทำงานกับระบบวัดซึ่งผลิตมาจากต่างประเทศที่มีอยู่เดิม

1.4 ขั้นตอนและวิธีดำเนินการวิจัย

1. ศึกษาค้นคว้าเอกสารและงานวิจัยที่เกี่ยวข้อง
2. ศึกษาทดลองข้อจำกัดในการส่งและรับข้อมูลผ่านพอร์ตยูเอสบี
3. ออกแบบและสร้างอุปกรณ์นับรังสีแบบหลายช่อง
4. ออกแบบและสร้างวงจรเพื่อรองรับการทำงานในโหมดการสแกนสเปกตรัม
5. พัฒนาโปรแกรมควบคุมระบบการทำงานและแสดงผล
6. ทดสอบสมรรถนะการทำงานของอุปกรณ์ที่พัฒนาขึ้น
7. สรุปผลงานวิจัยและเขียนวิทยานิพนธ์

1.5 ประโยชน์ที่คาดว่าจะได้รับ

ได้อุปกรณ์นับแบบหลายช่องชนิดรับอัตรานับสูงผ่านพอร์ตยูเอสบีขึ้นใช้เองในประเทศในราคาประหยัดสำหรับการใช้งานในระบบวัดนิวเคลียร์ที่ต้องการบันทึกข้อมูลแบบหลายช่องต่อเนื่อง

1.6 เอกสารและงานวิจัยที่เกี่ยวข้อง

1. ปี พ.ศ. 2530 Toshiyuki Okayasu, Satoshi Takeuchi, Shinchiro Nagai. ได้เสนองานวิจัยในวารสาร Transactions on nuclear science, IEEE. [3] จากการออกแบบอุปกรณ์นับแบบหลายช่องชนิดรับอัตรานับสูง โดยเชื่อมต่อผ่านพอร์ต RS-232 และมีช่วงเวลาในการนับ (Dwell time) ต่ำกว่า 5 นาโนวินาที (ns) มีช่องบันทึกอัตรานับ 4096 ช่องบันทึก และใช้เทคโนโลยีการควบคุมการนับสัญญาณให้ทำงานสลับกันเพื่อทำการเก็บค่าที่หน่วยความจำ สามารถนำไปรโฟลไปสร้างเส้นสเปกตรัมตามลำดับชุดข้อมูล
2. ปี พ.ศ. 2544 สุวิทย์ ปุณณชัยยะ, หัสฤกษ์ เนียมอินทร์, เดโช ทองอร่าม และวสันต์ อัมพูนี ได้เสนองานวิจัยในการประชุมวิชาการวิทยาศาสตร์และเทคโนโลยีนิวเคลียร์ ครั้งที่ 8. [4] จากการออกแบบอุปกรณ์นับรังสีสูงบนไมโครคอมพิวเตอร์ผ่านทางพอร์ตเครื่องพิมพ์ โดยใช้เทคนิคของวงจรสลับกันนับสัญญาณ สามารถนับรังสีได้ 2 MHz และมีช่องบันทึกอัตรานับ 1024 ช่องบันทึก ทำงานได้ทั้งการนับในระบบสแกนสเปกตรัม (MCS mode) และระบบ Sweep Mode ด้วยอุปกรณ์วิเคราะห์แบบช่องเดียว (SCA Sweep Mode)
3. ปี พ.ศ. 2549 Zbigniew Guzik, Stanislaw Boruk, Krystyna Traczyk , and Michal Plominski ได้เสนองานวิจัยในวารสาร Transactions on nuclear science, IEEE. [5] จากการออกแบบพร้อมพัฒนาโปรแกรมควบคุมการทำงานในการรับ-ส่งข้อมูลเพื่อใช้ในการสแกนสเปกตรัม โดยผ่านทางช่องขยายการทำงาน (PCI Slot) และพอร์ตยูเอสบี (USB) สำหรับอุปกรณ์วิเคราะห์แบบหลายช่องและอุปกรณ์นับรังสีแบบหลายช่อง เพื่อสามารถนับรังสีได้ 8 MHz และมีความละเอียดในการวิเคราะห์ 8192 ช่องวัด ซึ่งการควบคุมผ่านทางพอร์ตยูเอสบีใช้การควบคุมจาก FTDIFIFO ที่ทำงานด้วยความถี่ฐานเวลา 20 MHz และใช้เทคนิคการออกแบบวงจรรวมดิจิทัลบน FLEX 10KE30 FPGA
4. ปี พ.ศ. 2552 Guzik, Zbigniew Borsuk, Stanislaw Marcinkowski, Radoslaw Plominski, Michal Szewinski, Jaroslaw Traczyk, Krystyna. [6] ได้เสนองานวิจัยในวารสาร Transactions on nuclear science, IEEE. จากการออกแบบพร้อมพัฒนาโปรแกรมควบคุมการทำงานในการรับ-ส่งข้อมูลเพื่อใช้ในการสแกนสเปกตรัม และสามารถทำงานในระบบ Sweep Mode โดยผ่านทางพอร์ตยูเอสบี (USB), อีเทอร์เน็ต (Ethernet) และระบบส่งข้อมูลไร้สาย (Wireless) สำหรับ

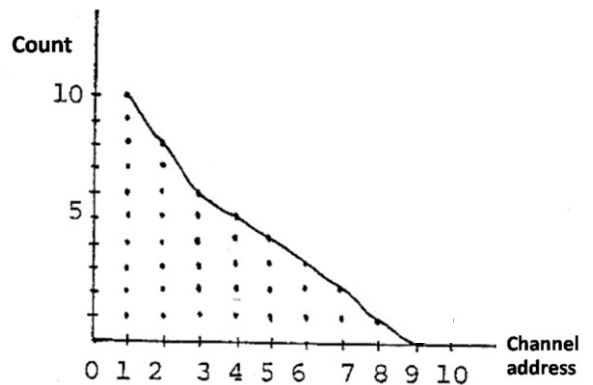
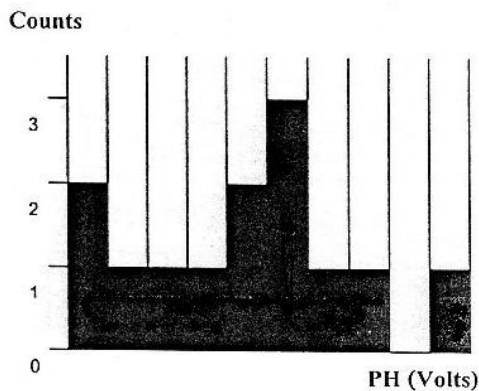
อุปกรณ์วิเคราะห์แบบหลายช่องและอุปกรณ์นับรังสีแบบหลายช่อง เพื่อสามารถนับรังสีได้ 8 MHz ซึ่งการควบคุมผ่านทางพอร์ตยูเอสบี ใช้การควบคุมจาก FTDIFIFO ที่ทำงานด้วยความถี่ฐานเวลา 20 MHz และใช้เทคนิคการออกแบบวงจรรวมดิจิทัลบน FPGA Cyclone 3

บทที่ 2

อุปกรณ์นับรังสีแบบหลายช่อง

2.1 อุปกรณ์นับรังสีแบบหลายช่อง (Multichannel Scaler: MCS)

เทคโนโลยีดั้งเดิมของระบบวัดนิวเคลียร์นั้น อุปกรณ์นับรังสีแบบหลายช่อง (MCS) เป็นเพียงอุปกรณ์เพื่อเลือกในโหมดการทำงานหนึ่งของเครื่องวิเคราะห์แบบหลายช่อง (Multichannel Analyzer: MCA) โดยรูปแบบของการทำงานนี้จะแตกต่างจากรูปแบบการวิเคราะห์ความสูงพัลส์ (Pulse Height Analyzer: PHA) กล่าวคือ การวิเคราะห์ความสูงพัลส์ เป็นการนับรังสีตามการกระจายขนาดความสูงของพัลส์ (Pulse height distribution) ใสในตำแหน่งช่องบันทึกข้อมูล (Channel Address) ซึ่งสามารถปรับเทียบเป็นพลังงานได้ ดังแสดงฮิสโตแกรมความสัมพันธ์ของขนาดความสูงพัลส์ในแกนนอนและจำนวนนับในแกนตั้งในภาพที่ 2.1 ก แต่ระบบนับรังสีแบบหลายช่องจะมีการบันทึกอัตรานับรังสีในแกนนอนที่ไม่ขึ้นกับพลังงานแต่จะขึ้นกับจังหวะคาบเวลา (Dwell time) ที่กำหนดในแต่ละตำแหน่งช่องบันทึกข้อมูล เสมือนมีอุปกรณ์นับ (Scaler) หลายตัวประจำตำแหน่งช่องบันทึกข้อมูลที่ทำงานต่อเนื่องกันคล้ายกับรูปแบบการทำงานของ x-y recorder ดังแสดงผลเส้นกราฟความสัมพันธ์ของจังหวะคาบเวลาในแกนนอนและจำนวนนับในแกนตั้งดังภาพที่ 2.1 ข



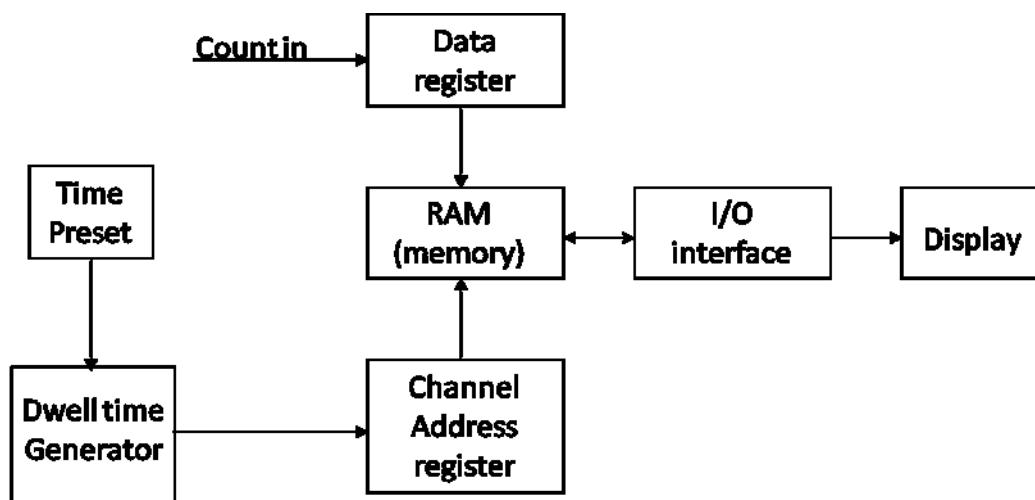
ก. ฮิสโตแกรมขนาดความสูงของพัลส์ ในโหมด PHA

ข. เส้นกราฟอัตรานับรังสีในโหมด MCS

ภาพที่ 2.1 การแสดงผลในโหมด PHA เปรียบเทียบกับโหมด MCS [1]

ปัจจุบันมีความต้องการใช้งานในระบบวัดนิวเคลียร์เฉพาะด้านมากขึ้น จึงมีการพัฒนาอุปกรณ์นับรังสีแบบหลายช่องที่แยกการทำงานออกจากเครื่องวิเคราะห์แบบหลายช่อง เป็นอุปกรณ์อิสระที่มีสมรรถนะในการนับพัลส์ได้สูง สามารถตั้งจังหวะคาบเวลาแต่ละช่องนับได้ใน

ระดับไมโครวินาที (μs) ไปจนถึงนาโนวินาที (ns) มีระบบเชื่อมต่อกับอุปกรณ์สนับสนุนต่าง ๆ โดยโครงสร้างของอุปกรณ์นับรังสีแบบหลายช่องมีส่วนประกอบที่สำคัญสำหรับการบันทึกอัตรานับรังสีแบ่งเป็น 6 ส่วน ดังแผนภาพในภาพที่ 2.2



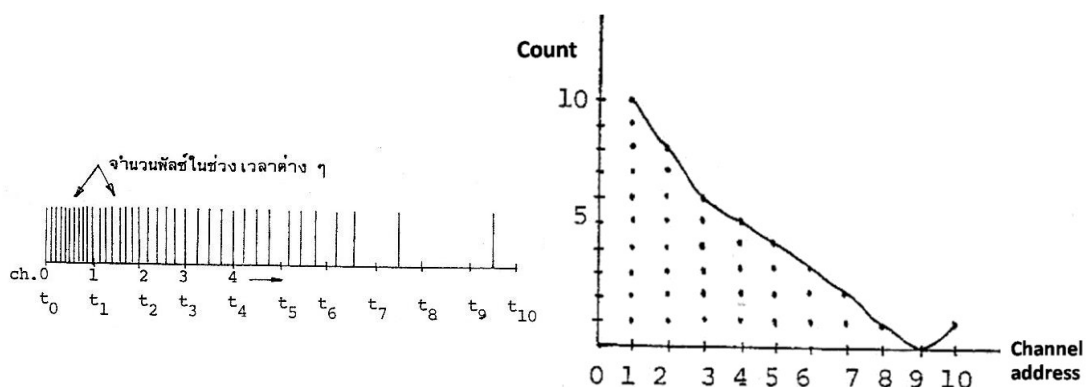
ภาพที่ 2.2 แผนภาพโครงสร้างการทำงานของอุปกรณ์นับรังสีแบบหลายช่อง

ส่วนประกอบต่าง ๆ ในแผนภาพภาพที่ 2.2 มีหน้าที่ดังนี้

1. **ส่วนบันทึกข้อมูล (Data register)** ทำหน้าที่นับสัญญาณพัลส์ที่เข้ามาระหว่างจังหวะคาบเวลาที่ตั้งไว้ เพื่อบันทึกข้อมูลลงในหน่วยความจำตามลำดับตำแหน่งช่องบันทึกข้อมูล
2. **หน่วยความจำ (Memory)** ทำหน้าที่บันทึกจำนวนนับสัญญาณพัลส์ที่ส่งเข้าไปในแต่ละตำแหน่งช่องบันทึกข้อมูลในรูปแบบของเลขฐานสอง โดยความละเอียดของสเกลตำแหน่งบันทึกข้อมูลขึ้นกับค่าความจุของหน่วยความจำตามจำนวน 2^n ช่อง เช่น 512 ช่องบันทึก หรือ 1024 ช่องบันทึก เป็นต้น
3. **ส่วนเลือกช่องบันทึกสัญญาณ (Channel Address register)** ทำหน้าที่กำเนิดตำแหน่งช่องบันทึกข้อมูลของหน่วยความจำซึ่งเพิ่มขึ้นเป็นขั้น ๆ จากตำแหน่งบันทึกข้อมูลช่องแรกถึงตำแหน่งบันทึกข้อมูลสูงสุด ตามคาบเวลาจากส่วนกำเนิดสัญญาณจังหวะคาบเวลาเพื่อเลือกตำแหน่งช่องบันทึกข้อมูลในหน่วยความจำให้รับข้อมูลอัตรานับจากส่วนบันทึกข้อมูล
4. **ส่วนกำเนิดสัญญาณจังหวะคาบเวลา (Dwell time Generator)** เป็นส่วนสร้างจังหวะคาบเวลาในแต่ละช่วงการนับพัลส์ให้เท่ากัน เพื่อเพิ่มค่าตำแหน่งช่องบันทึกข้อมูลเป็นขั้นตามลำดับ ผู้ใช้สามารถตั้งจังหวะคาบเวลาได้

5. **ส่วนแสดงผล (Display)** ทำหน้าที่แสดงผลของข้อมูลที่บันทึกไว้ในหน่วยความจำบนจอภาพ ในรูปเส้นกราฟโปรไฟล์อัตรานับรังสีต่อเนื่อง
6. **ส่วนเชื่อมโยงกับอุปกรณ์ภายนอก (Input/Output interface)** เป็นวงจรที่ทำหน้าที่สื่อสารเชื่อมโยงกับอุปกรณ์ภายนอก เพื่อการรับข้อมูลเข้าและส่งข้อมูลออกด้วยความเร็วสูง เช่น ผ่านพอร์ตยูเอสบี หรือพอร์ต RS-232 เป็นต้น และทำหน้าที่ประสานการทำงานกับวงจรอื่น ๆ

การทำงานของอุปกรณ์นับรังสีแบบหลายช่อง เป็นการจัดการกระบวนการบันทึกอัตรานับสัญญาณพัลส์ที่รับมาจากภาคขยายสัญญาณพัลส์ ข้อมูลนับพัลส์จะถูกเก็บไว้ในแต่ละตำแหน่งช่องบันทึกข้อมูลในแนวแกนนอน โดยกำหนดคาบเวลาที่เท่า ๆ กันต่อเนื่อง ซึ่งเรียกว่า จังหวะคาบเวลา "Dwell time" เมื่อถึงบันทึกข้อมูลนับ ระบบจะเริ่มเก็บข้อมูลตั้งแต่ช่องบันทึกสัญญาณพัลส์ที่ 1 จนถึงตำแหน่งช่องบันทึกสุดท้ายในหน่วยความจำตามลำดับ โดยคำสั่งภายในระบบจะสแกนกวาดไปแต่ละลำดับจังหวะคาบเวลาตามตำแหน่งช่องบันทึกสัญญาณพัลส์โดยอัตโนมัติ และจะสิ้นสุดที่ตำแหน่งช่องบันทึกสัญญาณช่องสุดท้ายได้ข้อมูลครบ 1 รอบ (Cycle) นอกจากนี้ยังสามารถออกแบบให้บันทึกข้อมูลวนซ้ำได้หลายรอบ (Multichannel Scaler Recycle: MCSR)



รูป ก. การเก็บจำนวนพัลส์ในช่วงเวลาต่าง ๆ รูป ข. เส้นกราฟการสลายตัวของสารกัมมันตรังสี

ภาพที่ 2.3 การบันทึกข้อมูลของอุปกรณ์นับรังสีแบบหลายช่อง [1]

ในภาพที่ 2.3 แสดงตัวอย่างการบันทึกอัตรานับรังสีจากการสลายตัวของสารกัมมันตรังสีที่มีครึ่งชีวิตสั้น ซึ่งในจังหวะคาบเวลาเริ่มต้นจะมีอัตราปลดปล่อยรังสีสูงและจะลดลงตามค่าครึ่งชีวิต จากภาพ 2.3 ก. ถ้ากำหนดให้บันทึกข้อมูลตามจังหวะคาบเวลาแต่ละช่วงจาก $t_0 - t_1 = t_1 - t_2$ ระบบจะเริ่มเก็บจำนวนพัลส์ที่ป้อนเข้าทาง MCS input บันทึกลงตำแหน่งช่องบันทึกข้อมูลทีหนึ่ง และตำแหน่งช่องบันทึกข้อมูลที่สองตามลำดับ เมื่อสิ้นสุดการสแกนกวาด จะได้โปรไฟล์เส้นกราฟ

การสลายตัวของสารกัมมันตรังสีเกิดขึ้นบนจอแสดงผล ดังแสดงในภาพ 2.3 ข. โดยเวลาที่ใช้สแกนกวาดจะเป็นไปตามสมการ [1]

$$T_n = N \times \text{dwell time} \quad \dots\dots\dots (1)$$

เมื่อให้ $N =$ จำนวนช่องบันทึกสัญญาณที่เก็บข้อมูล
 $T_n =$ เวลาที่ใช้ในการเก็บข้อมูลทั้งหมด

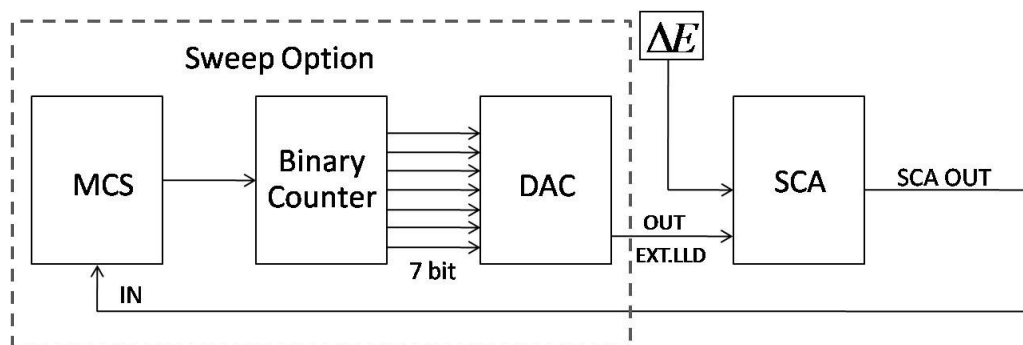
2.2 วิวัฒนาการของอุปกรณ์นับรังสีแบบหลายช่อง

วิวัฒนาการของอุปกรณ์นับรังสีแบบหลายช่องในปัจจุบันได้ถูกปรับเปลี่ยนไปตามความก้าวหน้าของเทคโนโลยีของคอมพิวเตอร์ ประกอบกับเทคโนโลยีด้านชิ้นส่วนอิเล็กทรอนิกส์ทำให้อุปกรณ์มีขนาดเล็กลงและประสิทธิภาพสูงขึ้นมาก มีผลต่อโครงสร้างของอุปกรณ์นับรังสีแบบหลายช่องรุ่นใหม่ที่มีรูปแบบทันสมัย ให้ประสิทธิภาพการนับพัลส์สูงและสะดวกต่อการใช้งานมากขึ้น มีลักษณะเป็นแผงวงจรที่เชื่อมโยงการทำงานผ่านช่องขยายการทำงานหรือพอร์ตสื่อสารของไมโครคอมพิวเตอร์และมีโปรแกรมสำเร็จรูปสำหรับปรับการทำงาน of คอมพิวเตอร์ (Emulation program) ให้เป็นอุปกรณ์นับรังสีแบบหลายช่อง โดยสามารถแบ่งลักษณะและโครงสร้างของอุปกรณ์ได้เป็น 2 ประเภท คือ

1. MCS Card on PC slot เป็นระบบที่ต้องเชื่อมโยงการทำงานผ่านทางช่องขยายการทำงาน of ไมโครคอมพิวเตอร์
2. MCS module via port เป็นระบบระบบที่ต้องเชื่อมโยงการทำงานผ่านทางช่องสื่อสารข้อมูลมาตรฐานของไมโครคอมพิวเตอร์ โดยสามารถแบ่งรูปแบบการเชื่อมต่อได้เป็น
 - พอร์ตแบบขนาน IEEE-488
 - พอร์ตแบบอนุกรม RS-232
 - พอร์ตแบบอนุกรมยูเอสบี

ในทางเทคนิคอุปกรณ์วัดนิวเคลียร์จะมีการเพิ่มคุณลักษณะเสริมเพื่อเลือกบนอุปกรณ์นับรังสีแบบหลายช่องให้สามารถส่งสัญญาณสแกนกวาดและรับสัญญาณพัลส์เชื่อมโยงการทำงานกับอุปกรณ์วิเคราะห์แบบช่องเดี่ยว (Single Channel Analyzer: SCA) สำหรับการประยุกต์ใช้เพื่อประโยชน์ในการวิเคราะห์สเปกตรัมพลังงานด้วยโหมดการสแกนกวาดสเปกตรัม (Sweep mode) ที่ความเร็วสูง [6] ซึ่งต้องการระบบบันทึกอัตรานับรังสีสูง โดยการทำงานร่วมของอุปกรณ์นับรังสี

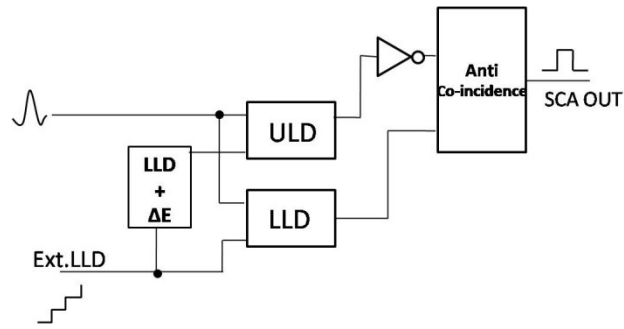
แบบหลายช่องและระบบสแกนกวาดด้วยอุปกรณ์วิเคราะห์แบบช่องเดียว มีโครงสร้างและการทำงาน ดังในภาพที่ 2.4



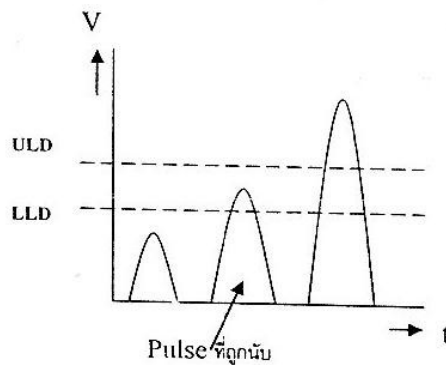
ภาพที่ 2.4 โครงสร้างการทำงานของอุปกรณ์วิเคราะห์แบบช่องเดียวในระบบ Sweep mode

ตามปกติการวิเคราะห์สเปกตรัมพลังงานของอุปกรณ์วิเคราะห์แบบช่องเดียว (SCA) ทำได้โดยปรับสแกนช่องวิเคราะห์พลังงานครั้งละขั้นด้วยมือ (Manual) ในโหมดวินโดว์ (Window Mode) ซึ่งหลักการวิเคราะห์ขนาดสัญญาณพัลส์ในโหมดวินโดว์ (Window Mode) แสดงในแผนภาพที่ 2.5 เมื่อสัญญาณจากภาคขยายของระบบวัดนิวเคลียร์ ซึ่งมีลักษณะเป็นสัญญาณพัลส์นอกที่มีขนาดความสูงเป็นสัดส่วนกับพลังงานถูกป้อนให้กับอินพุตของอุปกรณ์วิเคราะห์แบบช่องเดียว สัญญาณพัลส์จะถูกจำแนกความสูงพัลส์โดยการเปรียบเทียบความสูงของพัลส์ด้วยวงจรเปรียบเทียบศักดาไฟฟ้า 2 ระดับที่แตกต่างกัน ซึ่งศักดาไฟฟ้าอ้างอิงระดับล่างเรียกว่า Lower Level Discriminator: LLD และศักดาอ้างอิงระดับบนเรียกว่า Upper Level Discriminator: ULD ผลต่างของศักดาอ้างอิงไฟฟ้าทั้งสอง เรียกว่า หน้าต่างพลังงาน (Energy Window: ΔE) ทำหน้าที่เสมือนช่องวิเคราะห์ความสูงพัลส์สำหรับคัดเลือกจำนวนนับพัลส์ที่มีระดับความสูงของพัลส์อยู่ภายในช่องวิเคราะห์

การวิเคราะห์ขนาดความสูงพัลส์ด้วยอุปกรณ์วิเคราะห์แบบช่องเดียวทำได้โดยการเลื่อนช่องวิเคราะห์ (ΔE) ด้วยการปรับค่าอ้างอิง LLD ครั้งละ 1 ช่องต่อเนื่องกัน สัญญาณลอจิกเฉพาะพัลส์ที่มีความสูงอยู่ในช่องหน้าต่างพลังงาน ซึ่งเกิดจากการตัดสินเชิงลอจิกในฟังก์ชันแอนติโคอิดินซิเดนซ์ (Anticoincidence) เท่านั้นจะถูกคัดเลือก ดังแผนภาพแสดงการทำงานในภาพที่ 2.5 ข [1] สัญญาณลอจิกพัลส์จะถูกบันทึกด้วยอุปกรณ์นับอัตราพัลส์ในแต่ละช่องวิเคราะห์พลังงาน



ก. ส่วนประกอบหลักของ SCA



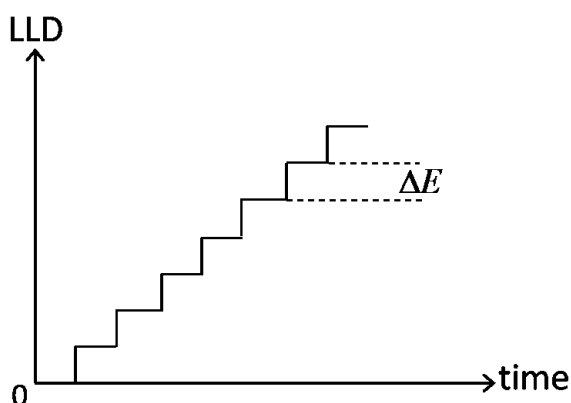
ข. การวิเคราะห์พัลส์ด้วย SCA

ภาพที่ 2.5 การวิเคราะห์ความสูงพัลส์ด้วยอุปกรณ์วิเคราะห์แบบช่องเดียว

ที่โหมดวินโดว์ของอุปกรณ์วิเคราะห์แบบช่องเดียวจะมีสวิตช์เลือกรับศักดาไฟฟ้าอ้างอิงระดับล่างจากภายนอก (External LLD) เพื่อทำงานในโหมด Sweep mode ได้ ดังนั้นจากโครงสร้างอุปกรณ์นับรังสีแบบหลายช่องในภาพที่ 2.4 จึงมีการเพิ่มวงจรสร้างศักดาไฟฟ้าอ้างอิงระดับล่าง (LLD) เพื่อปรับระดับหน้าต่างพลังงาน (ΔE) ดังแสดงสัญญาณสแกนกวาดในภาพที่ 2.6 ค่าศักดาไฟฟ้าอ้างอิงเชิงตัวเลขจะแปลงเป็นสัญญาณเชิงเส้น 0-10 โวลต์อย่างต่อเนื่องเป็นขั้น ๆ แต่ละขั้นสอดคล้องกับช่องบันทึกจำนวนนับที่เพิ่มขึ้นตามจังหวะคาบเวลา สัญญาณลอจิกพัลส์ที่ถูกคัดเลือกจาก SCA จะถูกบันทึกในช่องบันทึกจำนวนนับและแสดงสเปกตรัมพลังงานโดยอัตโนมัติ การตั้งขนาดหน้าต่างพลังงานสามารถคำนวณได้ตามสมการ

$$\Delta E = \text{Maximum LLD} / \text{Maximum channel} \dots\dots\dots (2)$$

เมื่อให้ Maximum LLD = ค่าศักดาไฟฟ้าอ้างอิงระดับล่างสูงสุด
 Maximum channel = จำนวนช่องบันทึกสัญญาณพัลส์สูงสุด



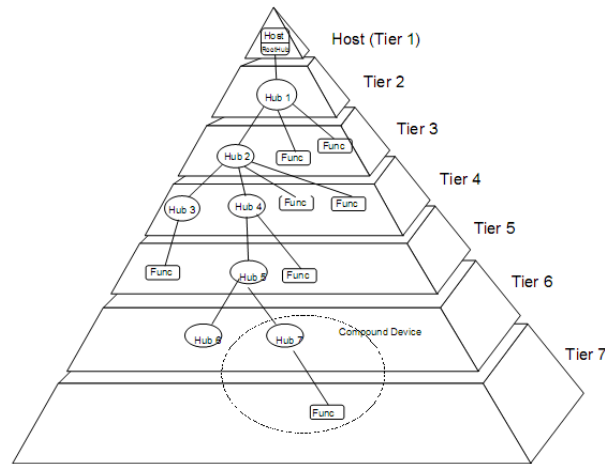
ภาพที่ 2.6 สัญญาณสแกนในโหมดสแกนกวาดด้วยอุปกรณ์วิเคราะห์แบบช่องเดี่ยว

2.3 ระบบส่งข้อมูลผ่านพอร์ตยูเอสบี

ความเร็วในการส่งผ่านข้อมูลจากวงจรแปลงสัญญาณทางพอร์ตสื่อสารบนคอมพิวเตอร์เพื่อกำเนิดสเปกตรัมพลังงานจากการวัดรังสีนั้น มีความสำคัญต่อการวัดรังสีที่มีอัตราการนับรังสีสูงเป็นอย่างมาก เนื่องจากจะเกิดการสูญเสียจำนวนนับในระหว่างรอการส่งข้อมูล รูปแบบการส่งข้อมูลที่ใช้ในเครื่องมือวัดรังสีดั้งเดิมมักเป็นพอร์ตแบบอนุกรม RS-232 ที่มีขีดจำกัดของการรับส่งตามมาตรฐานของอุปกรณ์ เช่น ในคอมพิวเตอร์ที่ใช้ไอซีของอินเทล (Intel) เบอร์ 16550 จะให้อัตรารับส่งข้อมูลเพียง 115,200 บอิต เมื่อนำมาคำนวณถึงอัตราการรับส่งข้อมูลจากอุปกรณ์แปลงสัญญาณขนาด 12 บิต จะพบว่าสามารถรับข้อมูลได้มากที่สุดประมาณ 7,000 ครั้งต่อวินาที ความสามารถดังกล่าวนี้ไม่เพียงพอต่อการบันทึกข้อมูลที่อัตรานับรังสีสูง อีกทั้งพอร์ตในระบบดังกล่าวเริ่มไม่เป็นที่นิยม ดังนั้นกระบวนการส่งข้อมูลความเร็วสูงในระบบข้อมูลอนุกรมปัจจุบันที่นำมาทดแทนระบบเก่า คือ การสื่อสารผ่านพอร์ตแบบยูเอสบี

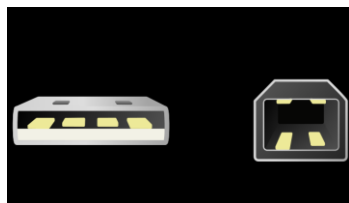
พอร์ตยูเอสบี (Universal Serial Bus) เป็นการส่งข้อมูลอนุกรมแบบบีบอัดข้อมูล ได้รับการออกแบบให้เป็นระบบส่งข้อมูลมาตรฐานโดยอินเทล, ไมโครซอฟท์ (Microsoft), คอมแพ็ค (Compaq) และเอ็นอีซี (NEC) โดยพอร์ตยูเอสบีได้ถูกออกแบบให้สามารถรองรับอุปกรณ์ได้ถึง 127 ตัวจากคอมพิวเตอร์เพียงตัวเดียวด้วยแอดเดรสบัสขนาด 7 บิต และจำนวนระดับชั้นของการต่อพ่วง 7 ชั้น [2] ดังแสดงในภาพที่ 2.7

ในระยะเริ่มต้นมาตรฐานของยูเอสบีเป็นรุ่น 1.0/1.1 มีความสามารถในการรับส่งข้อมูล 1.5 Mbps ในโหมดโลว์สปีด (Low Speed) และ 12 Mbps ในโหมดฟูลสปีด (Full Speed) ต่อมาพัฒนาเป็นรุ่น 2.0 สามารถรับส่งข้อมูลที่ 480 Mbps ในโหมดไฮสปีด (Hi-Speed) จนถึงปัจจุบันในรุ่น 3.0 สามารถรับส่งข้อมูลที่ 4.8 Gbps ในโหมดความเร็วสูงพิเศษ (Super Speed)



ภาพที่ 2.7 คอมพิวเตอร์กับอุปกรณ์ต่อพ่วงภายนอกทางพอร์ตยูเอสบี

หัวต่อสัญญาณ (Connector) ที่ใช้ในระบบยูเอสบีจะมีอยู่ 2 มาตรฐาน คือ มาตรฐาน A และมาตรฐาน B [2] ซึ่งแต่ละมาตรฐานจะมีคู่เสียบเป็นปลั๊กตัวผู้และตัวเมีย ดังแสดงในภาพที่ 2.8 ก สำหรับยูเอสบีรุ่น 2.0 ได้มีการกำหนดหัวต่อสัญญาณอนุกรม B แบบเล็กเพิ่มเติมเพื่อใช้กับอุปกรณ์ขนาดเล็ก เช่น โทรศัพท์มือถือ หรือระบบบันทึกช่วยจำอิเล็กทรอนิกส์ (Electronic organizer) เป็นต้น รายละเอียดหัวต่อสัญญาณแสดงในภาพที่ 2.8 ข



ก. ลักษณะของหัวต่อสัญญาณ

ขา (pin)	ฟังก์ชัน (อุปกรณ์)
1	V _{BUS} (4.75-5.25 V)
2	D-
3	D+
4	Ground

ข. ตารางแสดงขาและหน้าที่ของอุปกรณ์

ภาพที่ 2.8 รายละเอียดหัวต่อสัญญาณยูเอสบี

การเชื่อมต่อกับพอร์ตยูเอสบีจะใช้สายไฟเพียงสี่เส้นเท่านั้น โดยใช้เป็นแหล่งจ่ายไฟสองเส้น คือ ไฟเลี้ยงและกราวด์ ส่วนอีกสองเส้นที่เหลือเป็นสายข้อมูลแบบดิฟเฟอเรนเชียล (D+ และ D-) การใช้สี่ของสายไฟภายในเคเบิลยูเอสบีจะเป็นมาตรฐานเดียวกันหมด เพื่อหลีกเลี่ยงความสับสนระหว่างผู้ผลิตแต่ละราย สำหรับสายเคเบิลที่ใช้กับการเชื่อมต่อในโหมดพูลสปีดและไฮสปีด จะมีการชีลด์ (shield) สายข้อมูล ทำให้สามารถมีความยาวได้ถึง 5 เมตร ส่วนสายเคเบิลในโหมดโลว์สปีดนั้นไม่จำเป็นต้องมีการชีลด์ ดังนั้นความยาวจึงถูกจำกัดที่ 3 เมตรเท่านั้น

การทำให้อุปกรณ์ต่อพ่วงแยกแยะความเร็วของอุปกรณ์ยูเอสบี ทำได้โดยการใช้ตัวต้านทานพูลอัพ (Pulled up) ที่อุปกรณ์เชื่อมต่อในตำแหน่งที่ต่างกันตามข้อตกลง คือ

- อุปกรณ์พูลสปีดจะใช้ตัวต้านทาน 1.5 กิโลโอห์ม พูลอัพที่สายสัญญาณ D+
- อุปกรณ์โลว์สปีดจะใช้ตัวต้านทาน 1.5 กิโลโอห์ม พูลอัพที่สายสัญญาณ D-
- อุปกรณ์ไฮสปีดจะใช้การเชื่อมต่อแบบพูลสปีดในระยะเริ่มต้นแรก ด้วยสวิตช์ติดต่อด้านต้านทาน หลังจากที่เราตรวจสอบว่าอุปกรณ์ที่เชื่อมต่อกันรองรับโหมดไฮสปีด ตัวต้านทานจะถูกตัดออกหลังจากอุปกรณ์ทั้งสองฝั่งหลังปรับความเร็วในการรับส่งแล้ว

รูปแบบการจ่ายกำลังไฟฟ้าให้อุปกรณ์เชื่อมต่อในพอร์ตยูเอสบี

ความสามารถของพอร์ตยูเอสบีสามารถจ่ายกำลังไฟฟ้าจากระบบบัสได้ โดยไม่จำเป็นต้องจ่ายกำลังภายนอกให้กับอุปกรณ์ต่อพ่วงเพิ่มเติม การจ่ายกำลังไฟฟ้าให้อุปกรณ์เชื่อมต่อในพอร์ตยูเอสบีมี 3 รูปแบบได้แก่

1. **อุปกรณ์ที่ใช้กำลังไฟฟ้าต่ำจากระบบบัส (Low Power Bus Powered Device)** จะดึงกระแสไฟฟ้าทั้งหมดจากบัส โดยไม่สามารถดึงกระแสไฟฟ้าได้มากกว่า 1 หน่วยโหลด (100 มิลลิแอมป์) สำหรับอุปกรณ์ที่ถูกออกแบบมาเพื่อใช้ในรูปแบบนี้จะต้องออกแบบให้ทำงานเมื่อมีค่าแรงดัน (V_{BUS}) อยู่ในช่วงตั้งแต่ 4.4 โวลต์ ถึง 5.25 โวลต์ โดยวัดที่ขั้วต่อด้านอุปกรณ์ต่อพ่วง
2. **อุปกรณ์ที่ใช้กำลังไฟฟ้าสูงจากระบบบัส (High Power Bus Powered Device)** จะดึงกระแสไฟฟ้าทั้งหมดจากบัส ไม่สามารถดึงกระแสไฟฟ้าได้มากกว่า 1 หน่วยโหลด (100 มิลลิแอมป์) จนกว่าจะถูกตั้งค่าต่าง ๆ เรียบร้อยแล้ว จึงสามารถดึงกระแสได้สูงสุดที่ 5 หน่วยโหลด (500 มิลลิแอมป์) สำหรับอุปกรณ์ที่ถูกออกแบบมาเพื่อใช้ในรูปแบบนี้จะต้องออกแบบให้ทำงานเมื่อมีค่าแรงดัน (V_{BUS}) มีค่าอย่างน้อยที่สุดที่ 4.40 โวลต์ เมื่ออุปกรณ์ทำงานเต็มที่จะสามารถทำงานได้ในช่วงแรงดัน 4.75 โวลต์ ถึง 5.25 โวลต์ โดยวัดที่ขั้วต่อด้านอุปกรณ์ต่อพ่วง
3. **อุปกรณ์ที่ใช้กำลังไฟฟ้าจากตัวอุปกรณ์เอง (Self Power Bus Powered Device)** อุปกรณ์ที่ใช้กำลังไฟฟ้าจากตัวอุปกรณ์เองอาจจะดึงกำลังไฟฟ้าได้ถึง 1 หน่วยโหลดจากระบบบัสและส่วนที่เหลือจะมาจากแหล่งจ่ายไฟฟ้าภายนอก ในกรณีที่แหล่งจ่ายไฟฟ้าภายนอกไม่สามารถทำงานได้ อุปกรณ์จะต้องจัดเตรียม

วิธีการดึงกระแสไฟฟ้าสำรองจากระบบบัสดึงได้ไม่เกิน 1 หน่วยโหลต อุปกรณ์แบบนี้สามารถออกแบบให้เข้ากับข้อกำหนดยูเอสบีได้ง่ายกว่า เนื่องจากไม่ต้องกังวลในเรื่องของการใช้กำลังไฟฟ้าเกิน ระบบบัสจะยอมให้อุปกรณ์ใช้กำลังไฟฟ้า 1 หน่วยโหลตจากระบบบัสในการตรวจนับและอินิวเมอเรต (Enumerate) ตัวอุปกรณ์ได้โดยไม่ต้องใช้กำลังไฟฟ้าจากแหล่งจ่ายกำลังไฟฟ้าหลัก

รูปแบบการรับส่งข้อมูลในการติดต่อระหว่างคอมพิวเตอร์กับอุปกรณ์บนพอร์ตยูเอสบี

การติดต่อระหว่างคอมพิวเตอร์กับอุปกรณ์บนพอร์ตยูเอสบีหากแบ่งตามขนาดและช่วงเวลาในการรับส่งข้อมูล สามารถแบ่งชนิดการรับส่งข้อมูลออกได้เป็น 4 รูปแบบคือ

1. **การส่งถ่ายข้อมูลแบบคอนโทรล (Control Transfers)** เป็นการส่งถ่ายข้อมูลเพียงชนิดเดียวซึ่งมีฟังก์ชันที่ถูกระบุโดยข้อกำหนดยูเอสบี การส่งถ่ายข้อมูลแบบนี้จะทำให้โฮสต์ (Host) สามารถอ่านข้อมูลเกี่ยวกับอุปกรณ์ ตั้งค่าแอดเดรสของอุปกรณ์ เลือกโครงแบบ (Configuration) และตั้งค่าอื่น ๆ ได้ ซึ่งอุปกรณ์ยูเอสบีทุกตัวจะต้องรองรับการส่งถ่ายข้อมูลชนิดนี้
2. **การส่งถ่ายข้อมูลแบบบัลค์ (Bulk Data Transfers)** เป็นการส่งถ่ายข้อมูลสำหรับงานที่ไม่คำนึงถึงอัตราการส่งถ่ายข้อมูลเป็นหลัก แต่จะเป็นงานที่ต้องการความถูกต้องของข้อมูลเป็นสำคัญ สำหรับกรณีที่เป็น ข้อมูลที่ส่งถ่ายด้วยวิธีนี้จะต้องสามารถหยุดเพื่อรอส่งถ่ายข้อมูลได้ อุปกรณ์ที่รองรับการส่งถ่ายข้อมูลชนิดนี้ต้องเป็นอุปกรณ์แบบพูลส์เปิดและโฮสต์เปิดเท่านั้น อุปกรณ์ยูเอสบีทุกตัวอาจไม่ต้องการการสนับสนุนการส่งถ่ายข้อมูลแบบบัลค์ก็ได้
3. **การส่งถ่ายข้อมูลแบบอินเทอร์รัพท์ (Interrupt Data Transfers)** จะใช้สำหรับอุปกรณ์ ซึ่งเป็นการรับสัญญาณจากโฮสต์ (Host) หรือการเรียกกร็องตามความจำเป็นของอุปกรณ์เป็นช่วงระยะเวลาที่สม่ำเสมอ และเป็นอีกวิธีหนึ่งซึ่งอุปกรณ์แบบโลว์สปีดสามารถใช้ในการส่งถ่ายข้อมูลได้ คีย์บอร์ดและเมาส์ จะใช้การส่งถ่ายข้อมูลอินเทอร์รัพท์ในการส่งสัญญาณการกดคีย์ และข้อมูลตำแหน่งของการเคลื่อนเมาส์ การส่งถ่ายข้อมูลแบบอินเทอร์รัพท์สามารถใช้กับโหมดการสื่อสารที่ความเร็วใด ๆ ก็ได้ ทั้งนี้อุปกรณ์ยูเอสบีทุกตัวไม่จำเป็นต้องสนับสนุนการส่งถ่ายข้อมูลชนิดนี้
4. **การส่งถ่ายข้อมูลแบบไอโซโครนัส (Isochronous Data Transfers)** เป็นการส่งถ่ายข้อมูลที่รับประกันเวลาในการรับส่ง แต่จะไม่สามารถแก้ไขความ

ผิดพลาดที่เกิดขึ้นได้ ข้อมูลซึ่งเหมาะสำหรับการส่งข้อมูลชนิดนี้ได้แก่ ข้อมูลไฟล์เสียง ซึ่งต้องมีการใช้งานในแบบเวลาจริง (Real Time) การส่งถ่ายข้อมูลชนิดนี้เป็นเพียงชนิดเดียวที่ไม่สนับสนุนการส่งข้อมูลอย่างอัตโนมัติ ในกรณีที่การส่งข้อมูลเกิดความผิดพลาด ดังนั้นความผิดพลาดที่อาจเกิดขึ้นบ้างจึงเป็นสิ่งที่ต้องยอมรับได้ อุปกรณ์ที่สนับสนุนการส่งถ่ายข้อมูลไอซีโครนัสจะมีเพียงอุปกรณ์แบบฟูลสปีดและไฮสปีดเท่านั้น ซึ่งอุปกรณ์ยูเอสบีทุกตัวไม่จำเป็นต้องสนับสนุนการส่งถ่ายข้อมูลชนิดนี้

2.4 การออกแบบวงจรดิจิทัลด้วย FPGA (Field Programmable Gate Array)

การออกแบบวงจรดิจิทัลที่มีขนาดเล็ก ๆ โดยปกติจะนิยมใช้ชิพไอซีมาตรฐานตระกูล CMOS หรือ TTL โดยจะเห็นได้ว่าไอซีสำเร็จรูปเหล่านี้จะมีฟังก์ชันทำงานทางลอจิกแบบตายตัว และเป็นวงจรมีขนาดเล็ก ๆ อยู่ภายในไม่กี่วงจรถัดไป จึงไม่เหมาะกับงานออกแบบวงจรมีขนาดใหญ่หรือวงจรมีความถี่สูง เนื่องจากจะเกิดเวลาหน่วงหรือล่าช้าในตัวไอซี และสายสัญญาณที่ต่อระหว่างตัวไอซี การที่วงจรต้องใช้ไอซีดังกล่าวหลาย ๆ ตัวจะทำงานช้าและแผงวงจรมีขนาดใหญ่

ปัจจุบันการออกแบบวงจรมีขนาดใหญ่จะใช้ไอซีดิจิทัลอเนกประสงค์แทนการออกแบบด้วยไอซีมาตรฐาน นักออกแบบดิจิทัลที่ประสบปัญหาในอดีตเรื่องการจัดหาไอซีไม่ได้ตรงตามต้องการหรือคิดจะสร้างวงจรมีขนาดใหญ่ในไอซีขึ้นเองเพื่อใช้เฉพาะงานเนื่องจากเป็นไอซีที่หาซื้อตามท้องตลาดไม่ได้ จึงหันมานิยมใช้ไอซีดิจิทัลอเนกประสงค์ ซึ่งนับว่าเป็นทางเลือกใหม่ โดยเฉพาะอุปกรณ์หรือเครื่องมือที่ทันสมัยทางการสื่อสาร การแพทย์ การทหาร ระบบเครือข่ายหรือเครื่องมือวัดต่าง ๆ จากต่างประเทศนั้น บ่อยครั้งจะพบว่าไอซี FPGA (Field Programmable Gate Array) เป็นส่วนประกอบที่อยู่บนแผงวงจรด้วยเสมอ

การที่สามารถออกแบบวงจรมีส่วนต่าง ๆ รวมไว้ใน FPGA เพียงตัวเดียวหรือเพียงไม่กี่ตัวนั้นจะทำให้แผงวงจรมีขนาดเล็กลงอย่างมาก ทำให้ได้วงจรมีการทำงานด้วยสัญญาณความเร็วสูง เพราะสายสัญญาณต่าง ๆ สั้นลงและสัญญาณส่วนใหญ่จะอยู่ภายในไอซีทำให้ได้ผลิตภัณฑ์ที่มีขนาดเล็กกะทัดรัด

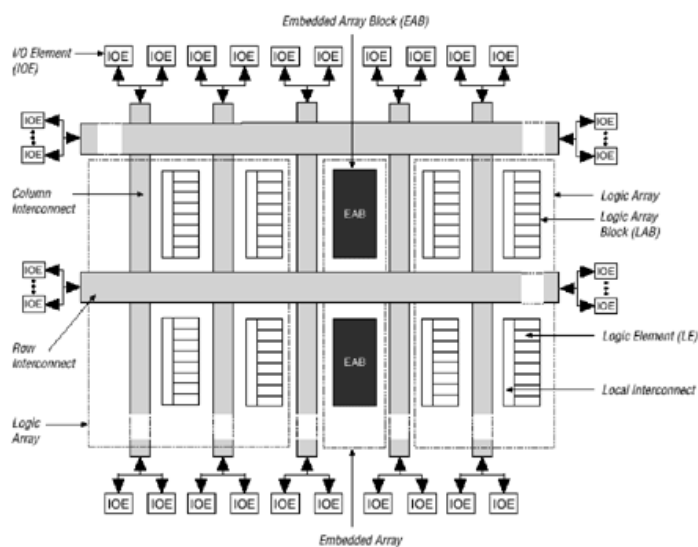
2.4.1 คุณสมบัติพื้นฐานของ FPGA

FPGA ย่อมาจาก Field Programmable Gate Array [7] เป็นชิพไอซีประเภท PLD อเนกประสงค์ที่สามารถโปรแกรมให้เป็นวงจรดิจิทัลได้ตามที่ต้องการ สำหรับ FPGA แล้วนับว่าเป็นอุปกรณ์ตัวใหม่ในตระกูลของ ASIC (Application Specific Integrated Circuit) ซึ่งมี

ความก้าวหน้าอย่างรวดเร็วและมีบทบาทที่สำคัญในการเข้ามาแทนที่ระบบบิเล็กทรอนิกส์ที่ใช้ TTL โครงสร้างภายในของ FPGA ประกอบไปด้วยลอจิกเกตต่าง ๆ จำนวนมาก

โครงสร้างภายในของ FPGA ประกอบไปด้วยองค์ประกอบสองส่วนหลัก ๆ คือ Configurable Logic Block (CLB) ต่าง ๆ และ I/O Logic เพื่อรองรับการโปรแกรมให้เป็นวงจรดิจิทัลที่ต้องการได้ ภายในมีอุปกรณ์ที่ทำหน้าที่เฉพาะงาน เช่น Delay-Locked Loop (DLL) และหน่วยความจำ เพื่ออำนวยความสะดวกในการออกแบบและเพิ่มสมรรถนะให้แก่วงจร

วงจรร FPGA มีความจุของเกตวงจสูงมาก ซึ่งขึ้นอยู่กับเทคโนโลยีที่ใช้ในการผลิต การโปรแกรม FPGA สามารถทำได้โดยโหลดข้อมูลวงจลงไปที่เซลล์หน่วยความจำแบบ RAM ที่อยู่ภายใน FPGA ดังนั้น FPGA จึงไม่มีข้อจำกัดในการโปรแกรมซ้ำ และสามารถโปรแกรมข้อมูลลงไปได้อย่างรวดเร็ว แต่มีข้อเสียที่สำคัญคือ ข้อมูลวงจจะสูญหายหากไม่มีไฟเลี้ยง จึงต้องใช้หน่วยความจำภายนอกที่สามารถเก็บข้อมูลวงจได้อยู่แม้ว่าจะไม่มีไฟเลี้ยงตัวชิพไอซี โครงสร้างภายในของ FPGA ตระกูล FLEX10K [8] แสดงในภาพที่ 2.9



ภาพที่ 2.9 โครงสร้างภายในของ FPGA ตระกูล FLEX10K

2.4.2 การออกแบบวงจรรในชิพ FPGA

ในกระบวนการออกแบบวงจรรดิจิทัลเพื่อโปรแกรมบน FPGA โดยทั่วไปจะมีขั้นตอนพื้นฐานในการดำเนินงาน ดังนี้

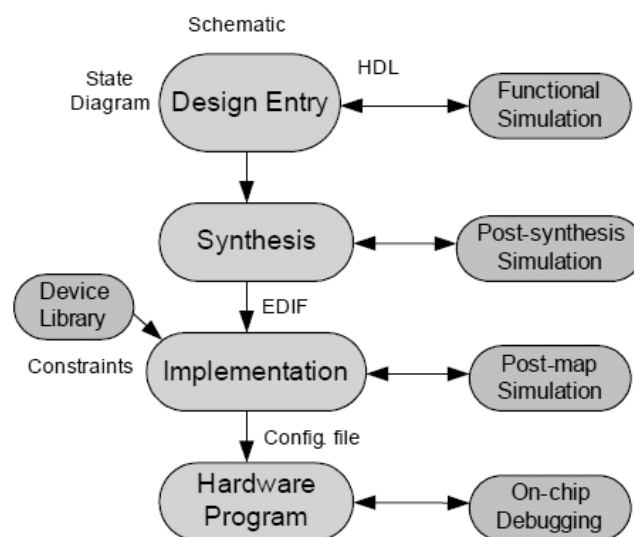
- กำหนดความต้องการของระบบ (System Requirement)
- ออกแบบระบบ (System Design)

- จัดวางระบบที่ออกแบบ (System Implementation)
- ทดสอบและปรับแก้ (Testing and Debugging)
- สร้างเอกสารอ้างอิงการทำงานของวงจรที่ออกแบบ (Documentation)

กระบวนการทำ System Requirement คือ การหาข้อมูลพื้นฐานว่ามีความต้องการสร้างวงจรอะไร วงจรทำงานอย่างไร และมีอินพุต เอาต์พุตอะไรบ้าง กระบวนการทำ System Design คือ การออกแบบและหาวิธีแก้ไขปัญหาจากโจทย์ที่ได้มาในขั้นตอน System Requirement จากนั้นจึงจัดวางระบบที่ออกแบบในขั้นตอน System Implementation เพื่อสร้างวงจรตามที่ได้ออกแบบไว้ เมื่อได้วงจรที่ต้องการแล้วจึงทำ Testing and Debugging เพื่อทำการทดสอบและแก้ไขวงจรในกรณีที่มีปัญหา ขั้นตอนสุดท้ายจึงทำ Documentation เพื่อสร้างเอกสารอธิบายการทำงานของวงจรที่ออกแบบทั้งหมด

2.4.3 ขั้นตอนการออกแบบวงจรดิจิทัลด้วย FPGA

ขั้นตอนการออกแบบวงจรดิจิทัลด้วย FPGA [7] มีการทำงานที่เกี่ยวข้องกันในองค์ประกอบ 4 ส่วนหลัก ๆ ดังรายละเอียดแสดงในภาพที่ 2.10



ภาพที่ 2.10 ขั้นตอนการออกแบบวงจรดิจิทัลด้วย FPGA

1. การป้อนข้อมูลออกแบบวงจร (Design Entry) เป็นขั้นตอนของการป้อนข้อมูลของการออกแบบเข้าไปในระบบ โดยทั่วไปสามารถเลือกออกแบบได้ด้วยวิธีการต่าง ๆ ได้แก่ วิธีเขียนผังวงจร (Schematic design entry) ดึงอุปกรณ์มาจากไลบรารี (Library) ของ

FPGA หรือโดยใช้ภาษาระดับสูงที่เรียกว่า HDL (Hardware Description Language) อย่าง เช่น VHDL (หรือ Verilog) ซึ่งการออกแบบโดยใช้ภาษาระดับสูงนั้นมีข้อดีที่ตรงที่ไม่ขึ้นกับเทคโนโลยีหรือตัวชิพไอซีที่จะถูกโปรแกรม

2. **การสังเคราะห์วงจร (Synthesis)** เป็นขั้นตอนเกี่ยวข้องกับการแปลงแบบที่ได้ออกแบบจาก Schematic หรือ HDL ให้เป็นวงจรระดับเกต (Gate Level) ที่เขียนเป็น Text file ที่เรียกว่า Netlist ผลลัพธ์จากขั้นตอนนี้จะเป็น EDIF (Electronic design intermediate form) ในการสังเคราะห์วงจรจะต้องมีการระบุว่าเป็นวงจร FPGA หรือ CPLD เพื่อป้อนค่าพารามิเตอร์ต่าง ๆ ให้กับการสังเคราะห์วงจรและในการสังเคราะห์วงจรจะสามารถเลือกได้ว่าจะเน้นความเร็ว (Speed) หรือ การประหยัดจำนวนเกต
3. **การจัดวางอุปกรณ์ (Implementation)** หลังจากการสังเคราะห์วงจรได้ Netlist file มาแล้วนั้นจะเป็นการแมปให้เข้ากับเทคโนโลยีหรือตัวชิพไอซีที่จะใช้งาน (Technology mapping) โดยส่วนใหญ่แล้ว FPGA จะเป็นเทคโนโลยีแบบ LUT (Look-up table) และหลังจากนั้นก็ทำการวางตำแหน่ง (Placement) ของลอจิกตามชนิดลอจิกเซลล์ต่าง ๆ แล้วทำการเชื่อมต่อสายสัญญาณ (Routing) ก่อนที่จะได้ไฟล์โครงแบบสำหรับโปรแกรมลงชิพ (Reconfiguration file)
4. **การโปรแกรมข้อมูลวงจรลงบนชิพ (Hardware Program)** ในการดาวน์โหลดนี้ก่อนอื่นต้องแปลงแบบวงจรรวมที่ได้เป็นข้อมูลโครงแบบวงจร (configuration data) ซึ่งอยู่ในรูปของบิตสตรีม (bit stream) ก่อนแล้วจึงดาวน์โหลดไปบนอุปกรณ์ FPGA

การโปรแกรมลงบนหน่วยความจำที่ใช้ร่วมกับ FPGA มีอยู่ 2 รูปแบบ ดังนี้

4.1 EEPROM Based FPGA

FPGA ที่ใช้การโปรแกรมแบบนี้มักเรียกว่า Complex Programmable Logic Device (CPLD) ซึ่งเทคโนโลยีที่ใช้จะเหมือนกับ EEPROM ทำให้มีความจุของเกตต่ำ โดยทั่วไปจะน้อยกว่า 20,000 เกต แต่ข้อดีของ EEPROM Based FPGA คือสามารถเก็บข้อมูลที่โปรแกรมลงไปได้โดยไม่ต้องมีไฟเลี้ยงและในการโปรแกรมจะใช้ทรานซิสเตอร์ 1 ตัวต่อ 1 บิต ซึ่งการโปรแกรมสามารถทำได้ประมาณ 10,000 ครั้ง

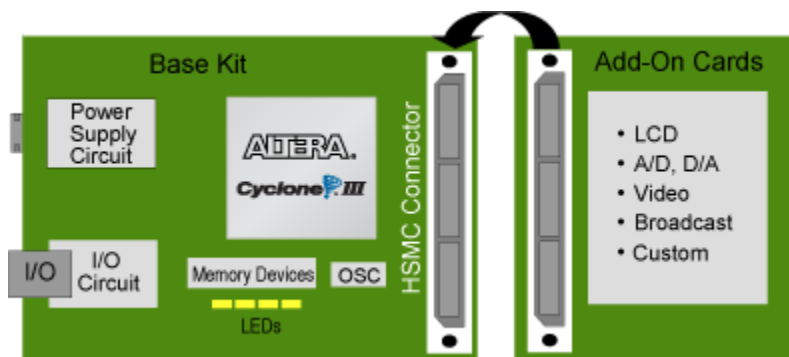
4.2 SRAM Based FPGA

FPGA แบบนี้จะใช้เทคโนโลยีในการโปรแกรมเหมือนกับ SRAM (Static RAM) ทำให้สามารถ โปรแกรมซ้ำได้โดยไม่จำกัดจำนวนครั้ง นอกจากนี้ยังมีความจุของเกตในระดับปานกลางถึงสูงมาก (ประมาณ 10,000 - 1,000,000 เกต) ซึ่งข้อดีของ SRAM Based FPGA คือใช้เวลาในการ โปรแกรมน้อย (ระดับ nsec) การโปรแกรมทำได้ง่าย

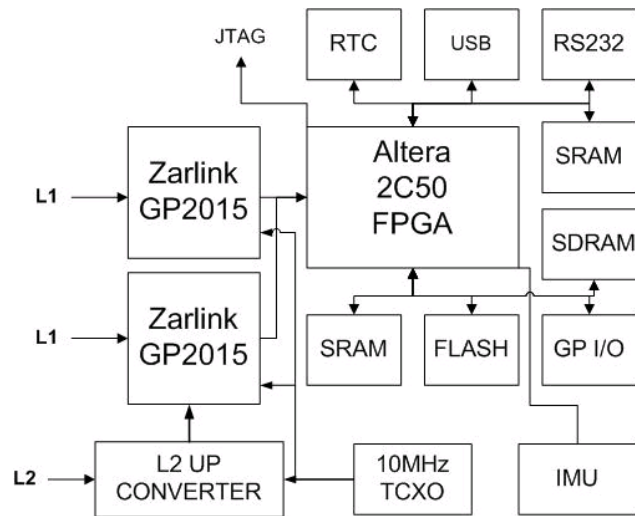
เทียบได้กับการเขียน SRAM ทั่วไป และ เหมาะสำหรับการออกแบบวงจรที่มีความ สลับซับซ้อน ส่วนข้อเสีย คือ ไม่สามารถเก็บข้อมูลโปรแกรมในภาวะที่ไม่มีไฟเลี้ยงได้ ดังนั้น FPGA ชนิดนี้จึงมักใช้ควบคู่กับ ROM เพื่อเก็บโปรแกรมและทำการโหลด โปรแกรมลงในตัวชิพในขณะที่ยังมีไฟเลี้ยง

2.5 โครงสร้างของบอร์ด FPGA อเนกประสงค์

โดยทั่วไปบอร์ด FPGA อเนกประสงค์ที่นำมาใช้งานทางด้านอิเล็กทรอนิกส์จะมี ส่วนประกอบหลัก คือ ส่วนเชื่อมต่อระหว่างบอร์ด FPGA อเนกประสงค์กับตัวของชิพ FPGA หลัก ตระกูลต่าง ๆ ตามการใช้งานและส่วนติดตั้งอุปกรณ์รอบข้างเพื่อการใช้งานอย่างอิสระ ดัง แผนภาพในภาพที่ 2.11 และ 2.12 หากแต่มีข้อจำกัดบางประการสำหรับการใช้งานสำหรับบอร์ด ของชิพหลักบางรุ่น เช่น แรงดันที่ป้อนให้แก่ตัวชิพหลักอาจจะมีระดับแรงดันไฟฟ้าต่างกับ มาตรฐาน TTL การใช้งานจะต้องมีบอร์ดปรับระดับสัญญาณเชื่อมต่อ หรือการต่อกราวด์ของ ดิจิทัล (DGND) และกราวด์ของอนาล็อก (AGND) อาจจะต้องต่อผ่านโมดูลเพื่อป้องกันการรบกวน ของภาคสัญญาณอนาล็อกและสัญญาณดิจิทัล



ภาพที่ 2.11 แผนภาพโครงสร้างของบอร์ด FPGA อเนกประสงค์

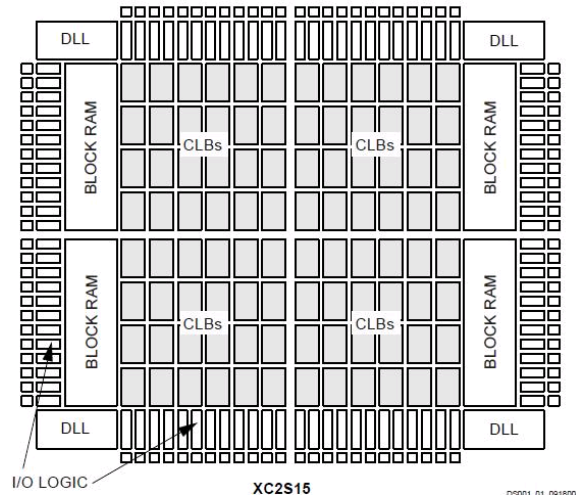


ภาพที่ 2.12 แผนภาพโครงสร้างการเชื่อมต่อของบอร์ด FPGA อเนกประสงค์กับบอร์ดของชิพหลัก

จากแผนภาพโครงสร้างของบอร์ด FPGA อเนกประสงค์ในภาพที่ 2.12 ประกอบด้วย ส่วนประกอบต่าง ๆ ที่ทำหน้าที่ดังนี้

- ก. ชิป FPGA ทำหน้าที่รองรับการโปรแกรมให้เป็นวงจรดิจิทัลที่ต้องการ ซึ่งมีโครงสร้าง องค์ประกอบหลัก ๆ คือ Configurable Logic Block (CLB), DLL, RAM และ I/O Logic ดังแผนภาพในภาพที่ 2.13
- ข. แหล่งจ่ายไฟฟ้าที่จำเป็นต่อบอร์ดชิพหลักสำหรับบอร์ดอเนกประสงค์บางรุ่น อาจจะมีการต่อแหล่งจ่ายไฟให้แก่บอร์ดมากกว่า 2 ชุด
- ค. วงจรส่วนที่เป็นสายสัญญาณเพื่อนำสัญญาณไปใช้งานต่าง ๆ โดยส่วนมากจะมีการต่อบอร์ดตัวชิพหลักเข้ากับบอร์ดอเนกประสงค์แล้วส่งสายสัญญาณไปยัง Expansion Port ขนาดหลายบิต แบบอิสระ เพื่อเชื่อมต่อกับอุปกรณ์ทั่วไป
- ง. ออกซิเลเตอร์เพื่อสร้างสัญญาณนาฬิกาให้แก่วงจรที่สร้างขึ้น
- จ. สวิตช์รองรับการใช้งาน เช่น สวิตช์กดติดปล่อยดับ สวิตช์เลื่อน 8 บิต รวมไปถึงสวิตช์ รีเซทเพื่อทำการรีเซตค่าให้แก่วงจร โดยส่วนมากแล้วสวิตช์รีเซทจะสามารถใช้เป็น สวิตช์กดเพื่อสร้างสัญญาณลจิกได้
- ฉ. พอร์ตเพื่อการเชื่อมต่อสัญญาณข้อมูล เช่น พอร์ต RS-232 พอร์ตยูเอสบีหรือพอร์ต VGA เพื่อเชื่อมต่อกับจอมอนิเตอร์ของคอมพิวเตอร์ รวมทั้งพอร์ต Ps/2 ใช้เพื่อ ติดต่อสื่อสารกับคีย์บอร์ดและเมาส์แบบ Ps/2
- ช. สายคอนเนคเตอร์เพื่อการโปรแกรมลงในตัวชิพหลักของบอร์ดอเนกประสงค์

- ซ. โมดูล SDRAM และ SRAM เพื่อใช้ในการเก็บข้อมูล
- ฉ. ส่วนเชื่อมต่ออื่น ๆ เช่น หน้าจอ LCD ไฟ LED แสดงสถานะ หรือรีเลย์ เป็นต้น



ภาพที่ 2.13 แผนภาพโครงสร้างภายในชิพ FPGA

บทที่ 3

การดำเนินงานวิจัย

งานวิจัยนี้เป็นงานพัฒนาอุปกรณ์นับแบบหลายช่อง (MCS) ชนิดรับอัตรานับสูง ทำงานบนไมโครคอมพิวเตอร์ผ่านพอร์ตยูเอสบีและสามารถทำงานร่วมกับอุปกรณ์วิเคราะห์แบบช่องเดียวในโหมดสแกนสเปกตรัมความเร็วสูง โดยการประยุกต์ใช้ FPGA ในการออกแบบวงจรและสร้างอุปกรณ์แทนการใช้ไอซีเฉพาะฟังก์ชันมาประกอบวงจร เพื่อให้อุปกรณ์ที่พัฒนาขึ้นมีราคาประหยัด ขนาดเล็กลง มีความยืดหยุ่นในการปรับระบบให้เหมาะกับการใช้งานด้านการศึกษาวิจัย พร้อมกันนี้ได้ออกแบบโปรแกรมควบคุมการทำงานและแสดงผลการนับรังสี ซึ่งจากการศึกษางานวิจัยผ่านมา และหลักการนับพัลส์ที่อัตรานับสูงสามารถดำเนินการออกแบบและสร้างอุปกรณ์นับแบบหลายช่อง ได้ตามขั้นตอนต่าง ๆ ดังนี้

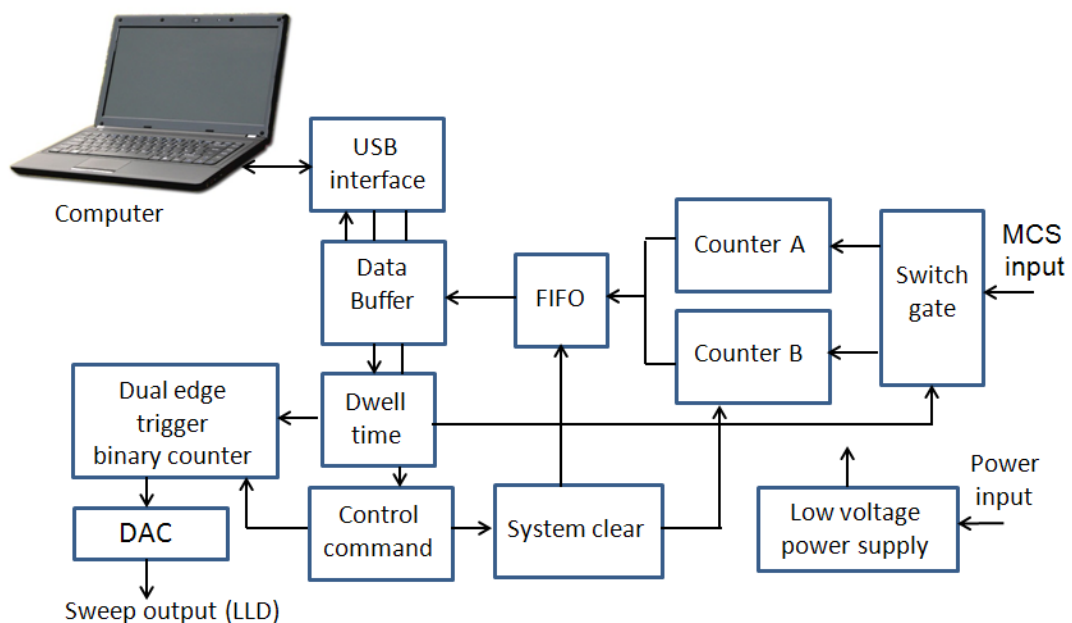
3.1 ข้อมูลพื้นฐานในการออกแบบระบบ

ข้อมูลทางเทคนิคที่ต้องการในการพัฒนาอุปกรณ์นับแบบหลายช่องที่ทำงานบนไมโครคอมพิวเตอร์เพื่อการออกแบบวงจรและสร้างอุปกรณ์ ได้แก่ โหมดการทำงาน อัตราสูงสุดในการนับสัญญาณพัลส์ ขนาดและความจุจำนวนนับของช่องบันทึก การส่งและรับสัญญาณควบคุมการทำงานรวมทั้งข้อมูลนับพัลส์ผ่านพอร์ตสื่อสารยูเอสบี และโปรแกรมจัดการพร้อมแสดงโปรไฟล์หรือสเปกตรัมบนคอมพิวเตอร์ เป็นต้น จากความต้องการใช้งานสามารถกำหนดลักษณะเฉพาะทางเทคนิคได้ดังนี้

4. สามารถรับสัญญาณพัลส์อินพุตรูปเหลี่ยมขนาด 5 V ได้ถึงอัตรานับระดับ 10^6 cps
5. มีช่องบันทึกข้อมูลอย่างน้อย 1024 ช่องนับ (เพิ่มช่องบันทึกได้จาก 1k, 2k และ 4k channel)
6. ช่องบันทึกข้อมูลสามารถบันทึกจำนวนนับพัลส์ได้ไม่น้อยกว่า 10^6-1 count/channel
7. เลือกโหมดทำงานได้ 3 แบบ คือ MCS, MCSR และ SCA sweep
8. ตั้งจังหวะคาบเวลาได้ระหว่าง 10 μ s-1000s และตั้งวงรอบบันทึกได้ 1 - 100 รอบ
9. กำหนดสัญญาณสแกนกวาดเพื่อรองรับการทำงานในโหมดสแกนสเปกตรัมด้วยอุปกรณ์วิเคราะห์แบบช่องเดียว (SCA) 0-10 V ทั้งขั้วบวกและลบ ที่อัตราสแกนสูง
10. มีช่องทางสั่งเริ่มต้นและหยุดนับจากสัญญาณกระตุ้นจากภายนอก
11. ทำงานบนไมโครคอมพิวเตอร์ผ่านพอร์ตแบบอนุกรมมาตรฐานยูเอสบี

12. มีโปรแกรมควบคุมการทำงานของระบบและแสดงผล (Emulation software) สำหรับปรับการทำงานของไมโครคอมพิวเตอร์
13. มีไฟฟ้าแรงดันต่ำจากภายนอกเลี้ยงการทำงานของระบบ

จากข้อกำหนดลักษณะเฉพาะทางเทคนิคสามารถออกแบบโครงสร้างของอุปกรณ์นับแบบหลายช่องชนิดรับอัตรานับสูง ที่สามารถทำงานทั้งในโหมด MCS, MCSR และ SCA sweep ซึ่งทำงานร่วมกับอุปกรณ์ SCA ภายนอก มีส่วนประกอบดังแผนภาพในภาพที่ 3.1 และลำดับการทำงานของระบบสามารถนำไปพัฒนาโปรแกรมควบคุมการทำงานและแสดงผลต่อไป



ภาพที่ 3.1 โครงสร้างของอุปกรณ์นับหลายช่องที่ออกแบบขึ้น

การทำงานของอุปกรณ์นับแบบหลายช่องที่ออกแบบขึ้น เริ่มจากการเลือกโหมดทำงาน และขนาดช่องนับตามด้วยการใส่พารามิเตอร์บนไมโครคอมพิวเตอร์ ในโหมด MCS เมื่อสั่งบันทึกจำนวนนับ สัญญาณคำสั่ง (Control command) จะส่งผ่านพอร์ตมาที่วงจร System clear เพื่อเคลียร์ข้อมูลที่ Counter A,B และ FIFO ซึ่งรวมทั้ง Dual edge trigger counter ด้วย ก่อนจะเริ่มนับสัญญาณจากอินพุตแบบสลับกันนับและสลับกันส่งข้อมูลไปยัง FIFO ตามจังหวะคาบเวลาที่ตั้งไว้ ข้อมูลจะทยอยส่งจาก FIFO สู่ Buffer ผ่านพอร์ตเพื่อแสดงโปรไฟล์นับต่อเนื่องจากช่องบันทึกแรกและสิ้นสุดช่องบันทึกสุดท้ายที่เลือกไว้ โดยสามารถใช้เคอร์เซอร์ (Cursor) อ่านข้อมูลสำหรับในโหมด MCSR จะมีคำสั่งเริ่มวงรอบใหม่ในการบันทึกจำนวนนับเพิ่มในรอบบันทึกข้อมูลเดิมแต่ละช่องนับ สแกนจนครบวงรอบที่ตั้งไว้ ส่วนในกรณีของโหมด SCA sweep จะทำงานร่วมกับ SCA การทำงานเริ่มจากการใส่พารามิเตอร์สำหรับวิเคราะห์สเปกตรัมความสูงพัลส์ เมื่อสั่ง

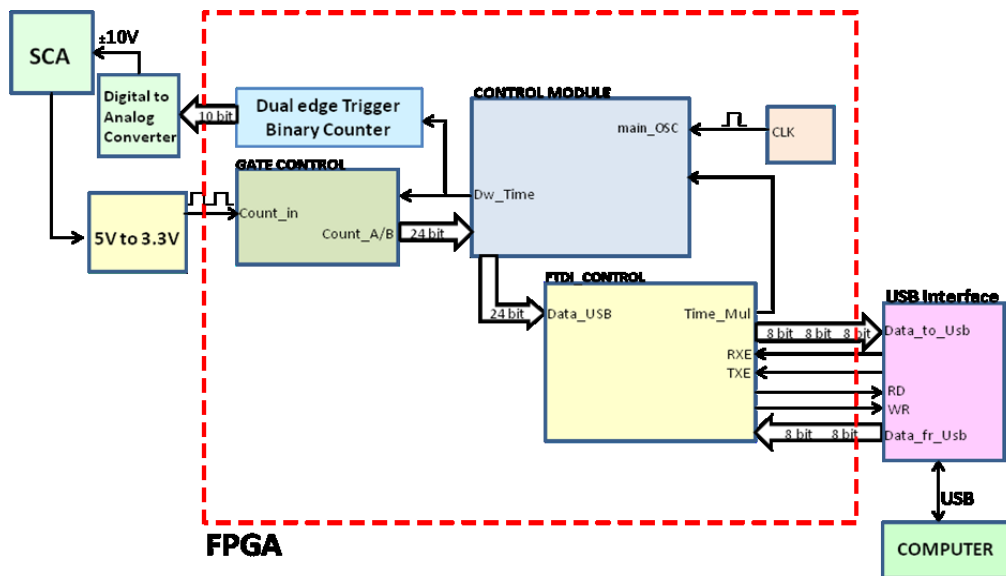
วิเคราะห์ สัญญาณคำสั่ง (Control command) จะส่งผ่านพอร์ตมาที่วงจร System clear เพื่อเคลียร์ข้อมูล ก่อนส่งสัญญาณสแกนกวาดไปยังทางเข้าสัญญาณอ้างอิง LLD ของ SCA พร้อมทั้งรับอัตรานับที่ถูกคัดเลือกจากสัญญาณพัลส์จากระบบวัดนิวเคลียร์ที่ระดับความสูงพัลส์ต่าง ๆ จากทางออก SCA มาบันทึกบน Counter A, B ส่งข้อมูลไปยัง FIFO ตามและ Buffer ตามลำดับ พร้อมแสดงสเปกตรัมความสูงพัลส์ สัญญาณสแกนกวาดที่อัตราสแกนสูงจะวนรอบสะสมจำนวนนับพัลส์จนครบเวลานับที่ตั้งไว้ โดยสามารถใช้เคอร์เซอร์ (Cursor) อ่านข้อมูลได้

3.2 การออกแบบและสร้างอุปกรณ์นับแบบหลายช่อง

จากโครงสร้างอุปกรณ์นับหลายช่องและการทำงานที่ออกแบบขึ้น ได้นำมาพัฒนางจรเพื่อสร้างอุปกรณ์ โดยแบ่งออกเป็น 4 ส่วน คือส่วนแรกเป็นวงจรควบคุมการนับและวงจรมับแบบหลายช่องออกแบบโดยใช้ชิพ FPGA ส่วนที่ 2 เป็นวงจรับ-ส่งข้อมูลผ่านพอร์ตยูเอสบี ส่วนที่ 3 เป็นวงจรแปลงแรงดันจาก 5 V เป็น 3.3 V และส่วนที่ 4 เป็นวงจรถ่ายสัญญาณสแกนกวาดเพื่อรองรับการทำงานในโหมดสแกนสเปกตรัมด้วยอุปกรณ์วิเคราะห์แบบช่องเดียว (SCA)

จากการดำเนินงานวิจัย ในข้อ 4.11 เพื่อศึกษาความเหมาะสมของบอร์ด FPGA พบว่าบอร์ด FPGA ของบริษัท Altera ตระกูล Cyclone III ซึ่งมีรายละเอียดในภาคผนวก ก. ภายในชิพมีลอจิกอีลีเมนต์ 10,320 LEs (หรือประมาณ 575,800 เกต) มีหน่วยความจำขนาด 414 กิโลบิต มีวงจรเฟลลิกลูปจำนวน 2 ชุด ทำงานด้วยออสซิลเลเตอร์ขนาด 50 MHz สามารถรองรับค่าจ้งหะคาบเวลา (Dwell time) ที่ต้องการให้อยู่ในระดับไมโครวินาที (μs) จึงเลือกบอร์ด FPGA ของบริษัท Altera ตระกูล Cyclone III มาประยุกต์ใช้ในการออกแบบวงจรมับรังสี โดยใช้โปรแกรม Quartus II เวอร์ชัน 7.2 ทำการออกแบบวงจรดิจิทัลไว้ภายในตัวชิพด้วยวิธีการเขียนผังวงจร (Schematic) ร่วมกับการเขียนโปรแกรมด้วยภาษาระดับสูง VHDL จากนั้นใช้มาตรฐานการโปรแกรมแบบ JTAG Programmer ทำการโปรแกรมวงจรที่ได้ออกแบบไว้ลงบนตัวชิพ FPGA เนื่องจากการรับ-ส่งข้อมูลให้แก่บอร์ดของชิพหลักจะต้องทำการเปลี่ยนแรงดันสัญญาณจากอุปกรณ์ภายนอกที่ต่อเข้ามา 5V ให้เหลือแรงดันเพียงแค่ 3.3 V เพื่อปรับระดับสัญญาณให้ทำงานเข้ากันกับตัวชิพหลัก Cyclone III ได้ จึงได้เพิ่มในส่วนวงจรแปลงระดับสัญญาณจาก 5V ให้เป็น 3.3 V เพิ่มเข้ามาด้วย

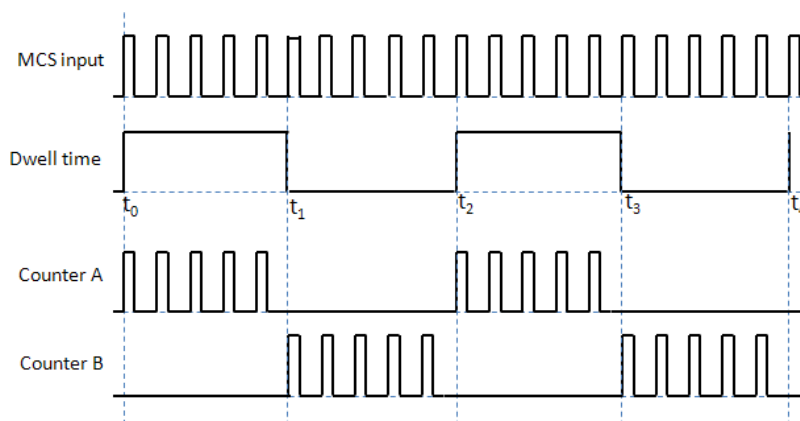
โครงสร้างของอุปกรณ์นับหลายช่องเพื่อรับอัตรานับพัลส์สูงที่ออกแบบขึ้น เมื่อนำ FPGA มาประยุกต์ใช้ จะประกอบด้วยวงจรร้อยและส่วนประกอบภายนอกต่าง ๆ ดังแสดงในแผนภาพในภาพที่ 3.2 และมีรายละเอียดการออกแบบส่วนต่าง ๆ ดังนี้



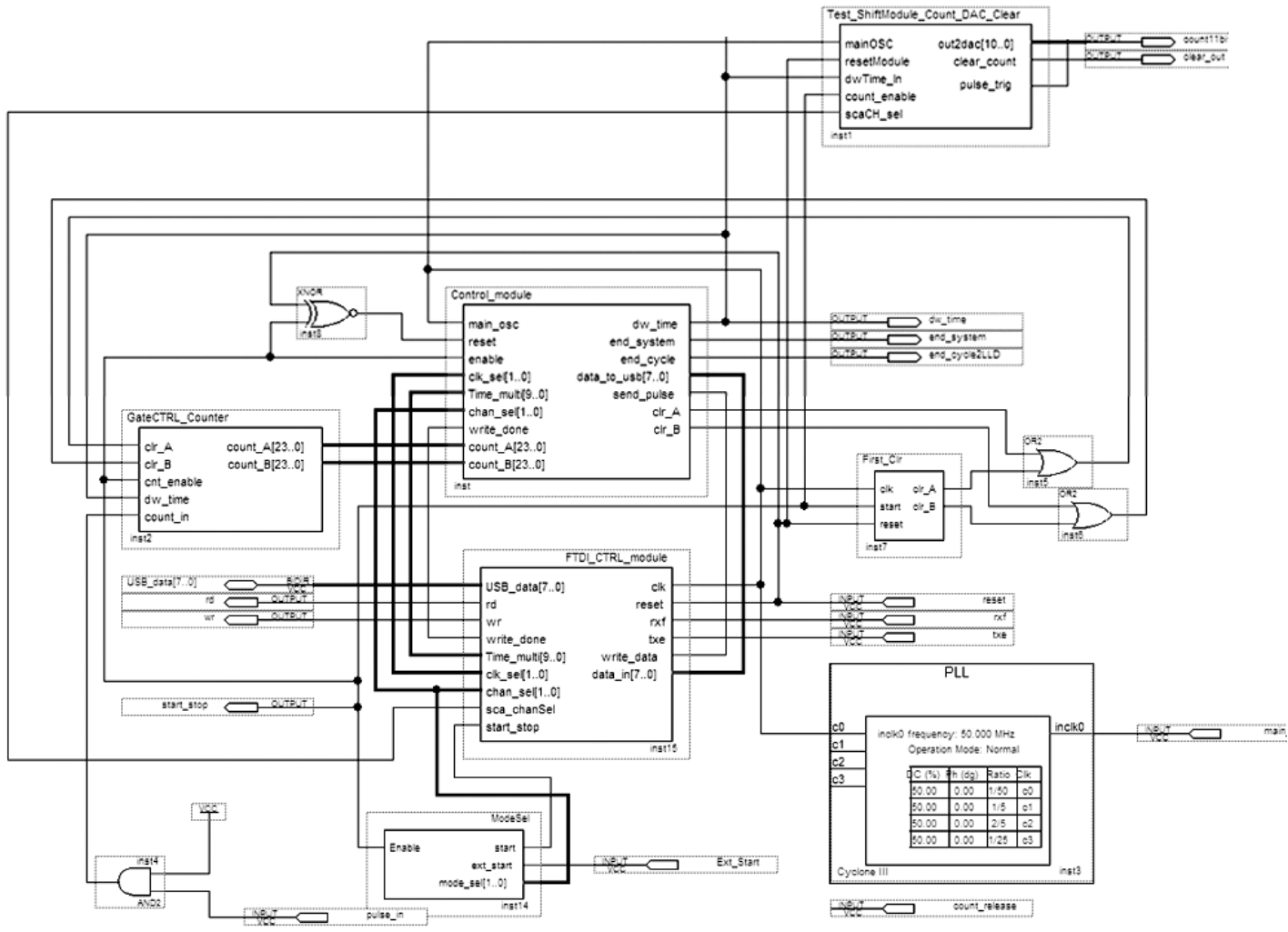
ภาพที่ 3.2 แผนภาพโครงสร้างอุปกรณ์นับแบบหลายช่อง

3.2.1 วงจรควบคุมการนับและวงจรมับแบบหลายช่อง

วงจรควบคุมการนับและวงจรมับแบบหลายช่องได้ใช้วงจรลอจิกพื้นฐาน ได้แก่ AND array, OR array, และ Microcells ต่อกันอยู่เป็นกลุ่มมีทั้งวงจรคอมบิเนชัน (Combination) และ ซีควนเชียล (Sequential) ภายในชิพ FPGA เพียงชิพเดียวและใช้เครื่องมือที่ช่วยในการพัฒนาออกแบบวงจร ในการออกแบบวงจรมับที่อัตรานับสูงนั้นระบบนับสัญญาณพัลส์จะใช้เทคนิคการนับสลับกันนับและสลับกันส่งข้อมูลเพื่อไม่ให้เกิดการสูญเสียจำนวนนับระหว่างเวลาส่งข้อมูล จึงต้องใช้วงจรมับไบนารี 2 ชุด (Counter A และ B) ดังแผนภาพเวลา (Timing diagram) ของการนับในภาพที่ 3.3 ดังนั้นจึงต้องมีวงจรควบคุมการสลับกันนับและสลับกันส่งข้อมูลเข้า FIFO เพื่อทยอยส่งข้อมูลผ่านพอร์ต โดยวงจรควบคุมและวงจรมับที่ออกแบบขึ้นแสดงในภาพที่ 3.4 ประกอบด้วยโมดูลย่อยดังนี้



ภาพที่ 3.3 แผนภาพเวกเตอร์การนับแบบสี่ขงจรนับ

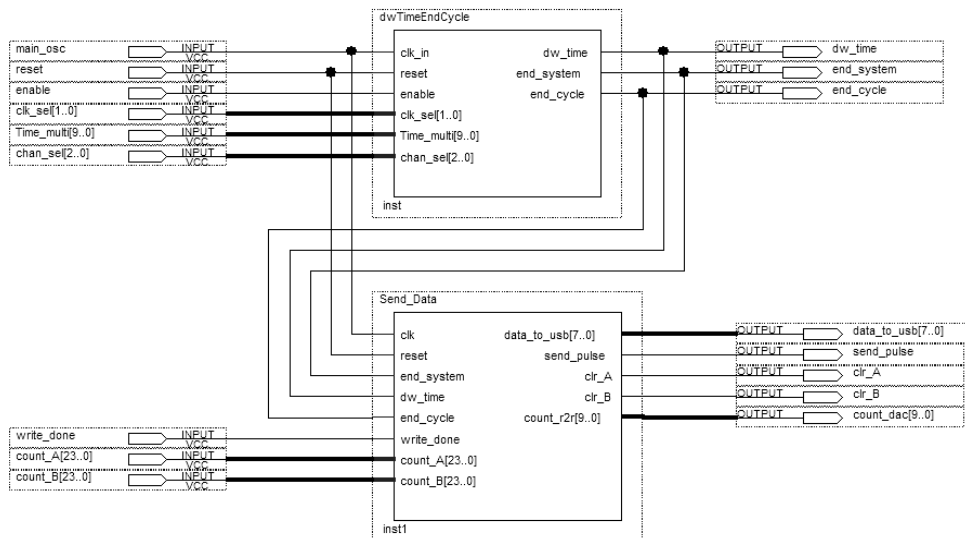


ภาพที่ 3.4 แผนภาพวงจรนับแบบหลายช่องภายในชิพ FPGA

3.2.1.1 วงจรควบคุมการทำงานหลัก (Control Module) ทำหน้าที่ในการสร้างสัญญาณของจังหวะคาบเวลา (Dwell time) สัญญาณจบการทำงานเมื่อครบจำนวนรอบที่ตั้งเพื่อใช้ในการเคลียร์ข้อมูลของวงจรรนับ (Counter) และเป็นวงจรถูกส่งค่าคำสั่งในการส่งข้อมูลไปยังวงจรมัลติเพล็กซ์ ซึ่งประกอบด้วยวงจรรย่อย 2 ส่วน ดังวงจรในภาพที่ 3.5 ได้แก่

ก. วงจรควบคุมคาบเวลาและกำหนดรอบการนับ (Dwell Time and End Cycle) ทำหน้าที่หลักในการสร้างสัญญาณอ้างอิงเพื่อบอกถึงการสิ้นสุดของการนับในแต่ละรอบ ในส่วนนี้ประกอบไปด้วยส่วนต่าง ๆ คือ ส่วนของสัญญาณกำหนดการหยุดการทำงานเมื่อครบรอบที่ตั้งค่าไว้ (end_cycle) ส่วนของการตั้งค่าจังหวะคาบเวลา (Dwell time) เพื่อไปกำหนดการทำงานของวงจรรนับให้วงจรรนับสองชุดทำงานสลับกันตามจังหวะคาบเวลา

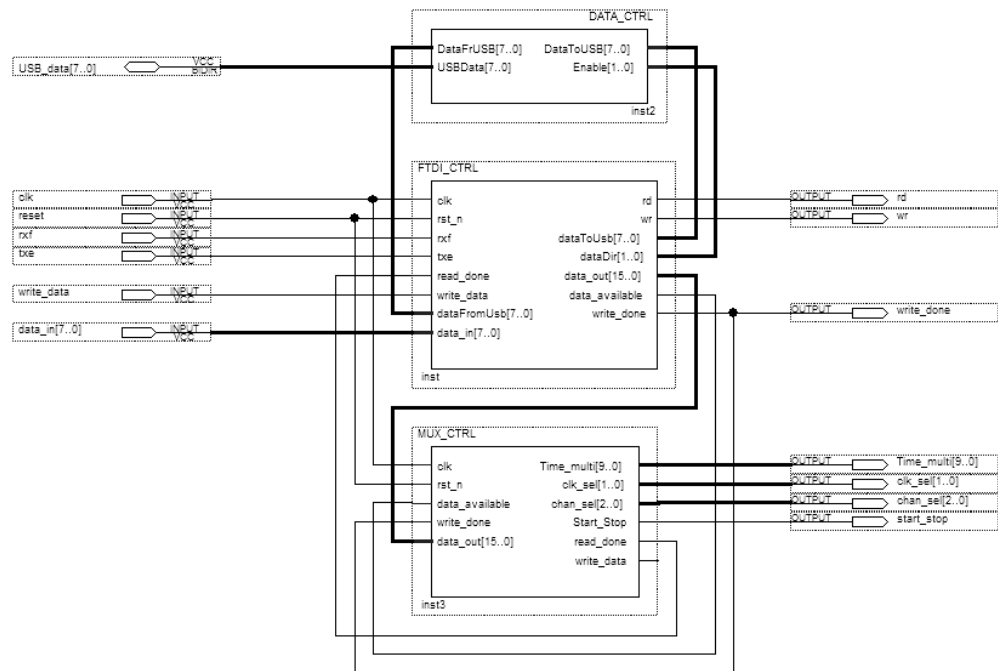
ข. วงจรการส่งค่าข้อมูล (Send Data) ในส่วนนี้จะทำหน้าที่หลักคือการส่งค่าที่ได้รับจากวงจรรนับเข้ามาแล้วทำการส่งข้อมูลครั้งละไบต์ (8 บิต) ไปยัง FIFO ของมัลติเพล็กซ์ จำนวน 3 ชุด เพื่อเป็นโปรไฟล์แสดงผลสเปกตรัมผ่านมัลติเพล็กซ์ ทำหน้าที่ในการสร้างสัญญาณเพื่อเคลียร์ข้อมูลของวงจรรนับทั้งสองชุด และทำหน้าที่ในการส่งสัญญาณพัลส์เพื่อกำเนิดการทำงานขอขาขึ้นและลงให้แก่ส่วนอื่นภายในวงจรร



ภาพที่ 3.5 วงจรควบคุมช่วงเวลาและวงจรรส่งข้อมูลภายในชิพ FPGA

3.2.1.2 วงจรควบคุมการเชื่อมต่อกับมัลติเพล็กซ์ (FTDI Control Module) ทำหน้าที่ในการรับสัญญาณควบคุมการทำงานจากคอมพิวเตอร์มายังชิพ FPGA และส่งข้อมูลไปยัง

โมดูลเชื่อมต่อยูเอสบี โดยรองรับสัญญาณจากคอมพิวเตอร์ขนาด 2 ไบต์มาทำการแยกชุดข้อมูล (De-package) เพื่อเป็นคำสั่งการทำงานในส่วนอื่น รวมทั้งส่งข้อมูลที่นับได้จากวงจรมัลติเพล็กซ์ไปยังคอมพิวเตอร์ผ่านยูเอสบีเป็นชุด ชุดละ 3 ไบต์ ซึ่งประกอบด้วยวงจรร้อยย 3 ส่วนย่อยดังวงจรในภาพที่ 3.6 ได้แก่



ภาพที่ 3.6 วงจรควบคุมข้อมูล วงจรควบคุมการติดต่อกับยูเอสบี และวงจรมัลติเพล็กซ์เซอร์ภายในชิพ FPGA

ก. วงจรควบคุมข้อมูล (Data Control) ทำหน้าที่เป็นตัวเลือกว่าจะกำหนดให้เป็นคำสั่งในการรับข้อมูลจากคอมพิวเตอร์ขนาด 2 ไบต์มายังชิพ FPGA หรือจะเป็นคำสั่งในการส่งค่าข้อมูลที่ได้จากการนับขนาด 24 บิตจากวงจรมัลติเพล็กซ์ของชิพ FPGA ไปยังคอมพิวเตอร์โดยผ่าน FIFO ของยูเอสบี

ข. วงจรควบคุมการติดต่อกับยูเอสบี (FTDI Control) ทำหน้าที่เป็นตัวตรวจสอบสถานะการเชื่อมต่อและควบคุมการสื่อสารของคอมพิวเตอร์กับตัวโมดูลของชิพ FT245BM เพื่อกำหนดให้ทำการอ่านข้อมูลหรือรับข้อมูลมาจาก FIFO ของยูเอสบี

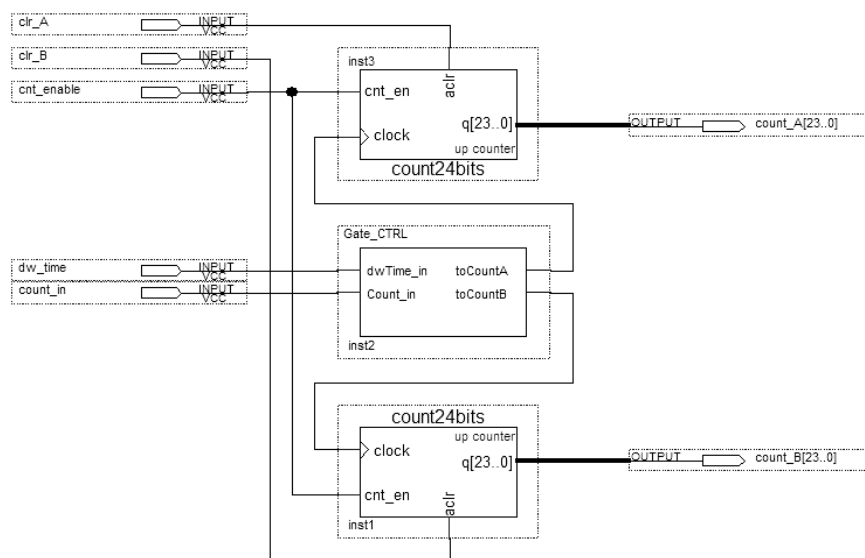
ค. วงจรมัลติเพล็กซ์เซอร์ (Multiplexer Control) ทำหน้าที่แปลงสัญญาณจากคอมพิวเตอร์ขนาด 2 ไบต์ ให้เป็นลอจิกคอนโทรลซึ่งจะใช้เป็นคำสั่งในการควบคุมระบบวงจรมัลติเพล็กซ์หลายช่อง ประกอบด้วยสัญญาณลอจิกต่าง ๆ คือ สัญญาณเลือกช่องนับ (Channel)

สัญญาณจังหวะคาบเวลา (Dwell time) สัญญาณเลือกโหมดการทำงาน สัญญาณครบวงรอบวัดรังสี สัญญาณเริ่มวัดรังสี และสัญญาณหยุดวัดรังสี

3.2.1.3 วงจรนับและตัวเลือกวงจรถับ (Gate control Counter) ทำหน้าที่นับอัตราพัลส์ของรังสีที่เข้ามา โดยใช้ลอคจิกเกตให้เป็นตัวเลือกชุดของวงจรถับทั้งสองชุดให้ทำงานสลับกันตามขอบขาขึ้นและลงของจังหวะคาบเวลา (Dwell time) ดังวงจรถับในภาพที่ 3.7 ประกอบด้วย

ก. วงจรถับ (Counter) ขนาด 24 บิต แบบอะซิงโครนัส (Asynchronous) จำนวนสองชุด ทำหน้าที่ในการนับอัตราพัลส์ของรังสีที่เข้ามา โดยวงจรถับสองชุดจะทำงานสลับกันตามช่องบันทึกที่ถูกกำหนดโดยขอบขาขึ้นและลงของคาบเวลา

ข. ตัวเลือกชุดวงจรถับ (Gate control) ทำหน้าที่ในการเลือกชุดของวงจรถับให้ทำงานสลับกันตามขอบขาขึ้นและลงของจังหวะคาบเวลา (Dwell time) โดยใช้ลอคจิกเกต



ภาพที่ 3.7 วงจรถับและตัวเลือกวงจรถับภายในชิพ FPGA

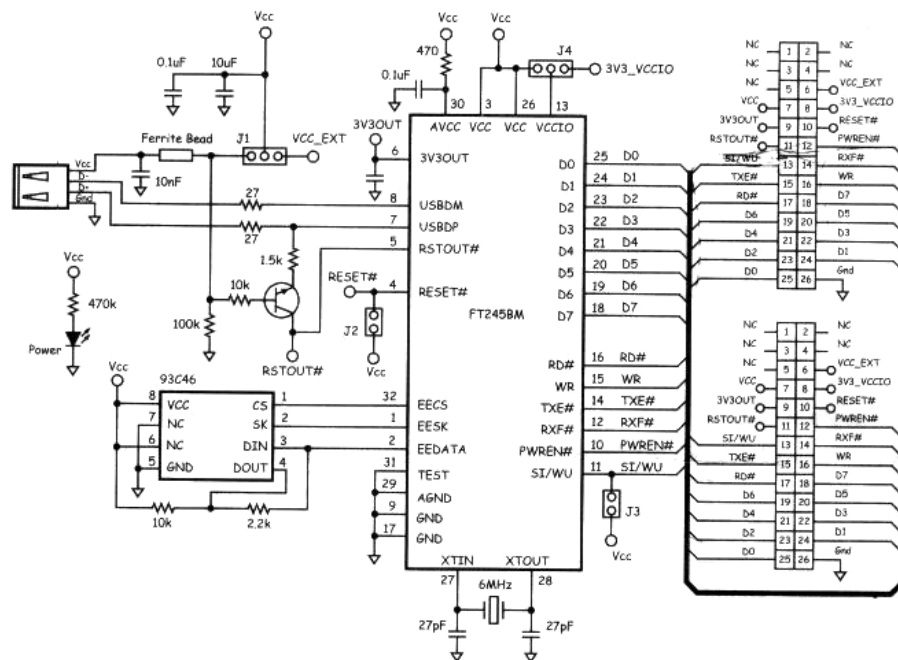
3.2.1.4 วงจรเลือกโหมดการทำงาน (Mode Select) ทำหน้าที่ในการกำหนดสัญญาณลอคจิกเพื่อเลือกโหมดการทำงานให้แก่วงจรถับทั้งสองชุด และยังเป็นส่วนเชื่อมต่อกับคำสั่งเริ่มการทำงานจากอุปกรณ์ภายนอก (External start)

3.2.1.5 วงจรเฟสล็อกกลูบ (Phase Locked Loop) ทำหน้าที่ในการสร้างสัญญาณนาฬิกาให้แก่ระบบ โดยความถี่ที่เข้ามาจาก Main oscillator ของบอร์ดการเรียนรู้ มีขนาด 50 MHz วงจรนี้จะทำการเทียบเฟสให้มีความถี่ที่ต้องการแก่ระบบคือ 1 MHz เพื่อใช้เป็นตัวหารในการสร้างจังหวะคาบเวลา (Dwell time) ในการคำนวณให้แก่วงจรถับ

3.2.2 วงจรส่งข้อมูลผ่านพอร์ตยูเอสบีซี

วงจรส่งข้อมูลผ่านพอร์ตยูเอสบีซีทำหน้าที่ส่งผ่านสัญญาณควบคุมและสัญญาณข้อมูลระหว่างตัวชิพ FPGA กับคอมพิวเตอร์ โดยใช้บอร์ดการเรียนรู้ USB Ezy Module 02 ของบริษัท Astron logic ที่มีไอซีสำคัญในการเชื่อมต่อเบอร์ FT245BM โดยมีบัฟเฟอร์ FIFO ขนาด 384 ไบต์สำหรับด้านส่ง (Tx) และ 128 ไบต์ สำหรับด้านรับ (Rx) โดยจะทำการส่งข้อมูลขนาด 1 ไบต์ ไปยังโมดูลขณะที่ขา TXE มีสถานะเป็นลอจิกต่ำ ถ้าบัฟเฟอร์สำหรับส่งถูกเขียนไปแล้ว ตัวโมดูลจะทำให้สถานะที่ขา TXE เป็นลอจิกสูงเพื่อยุติการเขียนข้อมูลจนกระทั่งข้อมูลของ FIFO ถูกส่งผ่านไปทางยูเอสบีซีไปยังโฮสต์ (Host) แล้ว และเมื่อโฮสต์ส่งข้อมูลไปยังคอมพิวเตอร์ ตัวโมดูลจะทำให้ขา RXF เป็นสถานะลอจิกต่ำเพื่อบอกวงจรว่าขณะนั้นมีข้อมูลอยู่อย่างน้อย 1 ไบต์ พร้อมให้วงจรเชื่อมต่ออ่านออกไปได้ ข้อมูลจะถูกอ่านโดยวงจรเชื่อมต่อจนกระทั่งขา RXF ของโมดูลมีสถานะเป็นลอจิกสูง ซึ่งเป็นการบ่งบอกว่าข้อมูลที่อยู่ในบัฟเฟอร์หมดลงแล้ว

ซึ่งสามารถแบ่งการทำงานหลัก ๆ ของโมดูลนี้ได้เป็น 2 ส่วน คือ ส่วนการส่งผ่านข้อมูลจากชิพ FPGA ไปยังคอมพิวเตอร์ และส่วนการรับสัญญาณควบคุมจากคอมพิวเตอร์มายังชิพ FPGA วงจรส่งข้อมูลผ่านพอร์ตยูเอสบีซีภายในบอร์ดการเรียนรู้แสดงดังภาพที่ 3.8



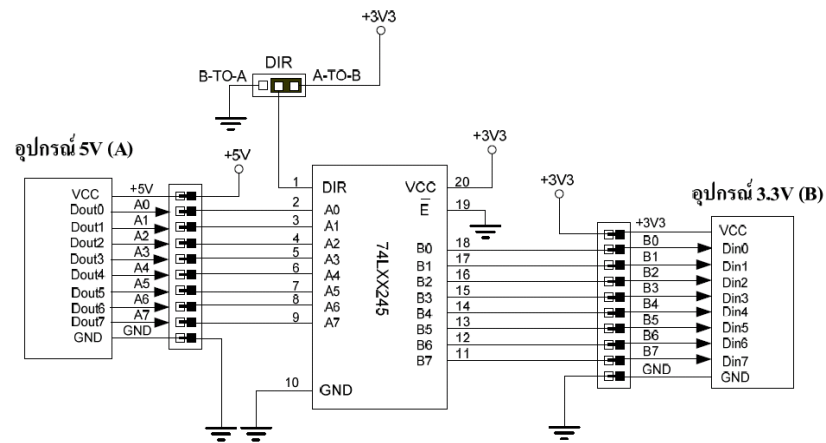
ภาพที่ 3.8 วงจรส่งข้อมูลผ่านพอร์ตยูเอสบีซีภายในบอร์ดการเรียนรู้

3.2.2.1 การส่งข้อมูลจาก FPGA ไปยังคอมพิวเตอร์ผ่านทางพอร์ตยูเอสบี
ข้อมูลที่ส่งจากชิพ FPGA คือ อัตรานับของปริมาณรังสีจากวงจรรนับ (Counter) ซึ่งมีขนาด 24 บิต แต่ความสามารถในการแปลงข้อมูลขนาดเป็นยูเอสบีรับค่าได้เพียงครั้งละ 8 บิตเท่านั้น จึงทำให้ต้องแบ่งข้อมูลออกเป็น 3 ชุด และทำการส่งข้อมูลครั้งละ 8 บิต จากนั้นโปรแกรมภาษา Visual Basic ที่พัฒนาขึ้นจะทำการอ่านค่า ข้อมูลขนาด 8 บิต 3 ชุด แล้วนำข้อมูลมารวมกันเป็นข้อมูลฐานสิบ (Integer) ขนาด 24 บิต เพื่อนำข้อมูลไปใส่ในแต่ละแอดเดรสจนครบทุกแอดเดรส โดยคอมพิวเตอร์จะทำการแปลความหมายของข้อมูลในรูปแบบของสเปกตรัม

3.2.2.2 การรับสัญญาณควบคุมจากคอมพิวเตอร์มายัง FPGA ผ่านทางพอร์ตยูเอสบี เป็นข้อมูลแบบขนานชุดละ 8 บิตจำนวน 2 ชุด โดยจะส่งข้อมูล 8 บิตล่าง และตามด้วย 8 บิตบน จะเริ่มการทำงานทันทีเมื่อส่ง 8 บิตบนเสร็จ ในส่วนการรับสัญญาณควบคุมจากคอมพิวเตอร์ เพื่อที่จะเป็นสัญญาณลอจิกควบคุมระบบนับแบบหลายช่อง จะกำหนดให้เป็นสัญญาณควบคุมต่าง ได้แก่ สัญญาณเลือกช่องนับ (Channel) สัญญาณจังหวะคาบเวลา (Dwell time) สัญญาณหน่วยของคาบเวลา สัญญาณเลือกโหมดการทำงาน สัญญาณเริ่มวัดรังสี สัญญาณหยุดวัดรังสี และสัญญาณการปิดการเชื่อมต่อกับพอร์ตยูเอสบี

3.2.3 วงจรแปลงระดับสัญญาณจาก 5 โวลต์ เป็น 3.3 โวลต์

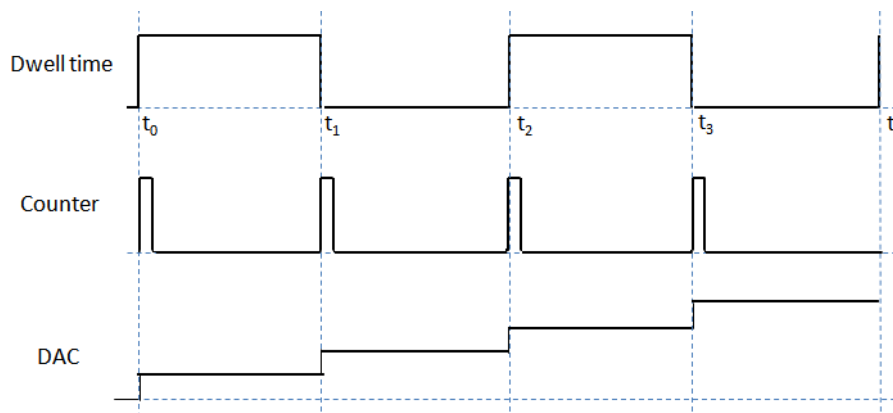
สำหรับตัวโมดูลชิพ Cyclone III รองรับการทำงานภายใต้แรงดันไฟฟ้า 3.3 V เท่านั้น หากได้รับแรงดันมากกว่านี้จะทำความเสียหายให้แก่ชิพ Cyclone III ได้ จึงจะต้องมีวงจรในการแปลงแรงดันไฟฟ้าที่ต่อมาจากอุปกรณ์ภายนอกขนาด 5 V ให้เหลือแรงดันเพียง 3.3 V เพื่อปรับระดับสัญญาณขาเข้าให้แก่ชิพ Cyclone III โดยเลือกใช้บอร์ดสำเร็จรูปของบริษัท ETT รุ่น ET-MINI I/O ซึ่งใช้บัฟเฟอร์ไอซีเป็นตัวกลางในการเชื่อมต่อ เลือกรับจัมเปอร์ (Jumper) DIR มาที่ตำแหน่ง A-TO-B โดยลอจิก 5 V จะอยู่ทางด้าน A และลอจิก 3.3 V จะอยู่ทางด้าน B โดยสัญญาณลอจิกทางด้าน A ขนาดลอจิก 5 V จะถูกส่งผ่านบัฟเฟอร์ไปเป็นลอจิก 3.3 V ทางด้าน B วงจรภายในของวงจรแปลงแรงดันจาก 5 V เป็น 3.3 V แสดงดังภาพที่ 3.9



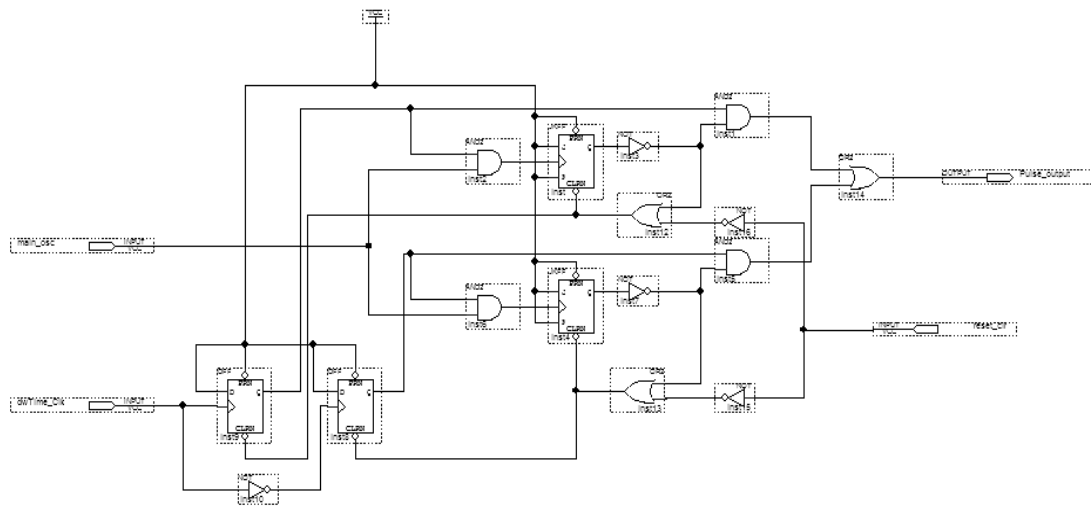
รูปที่ 3.9 แผนภาพวงจรภายในของวงจรแปลงแรงดันไฟฟ้าจาก 5V เป็น 3.3 V

3.2.4 วงจรกำเนิดสัญญาณสแกนกวาด

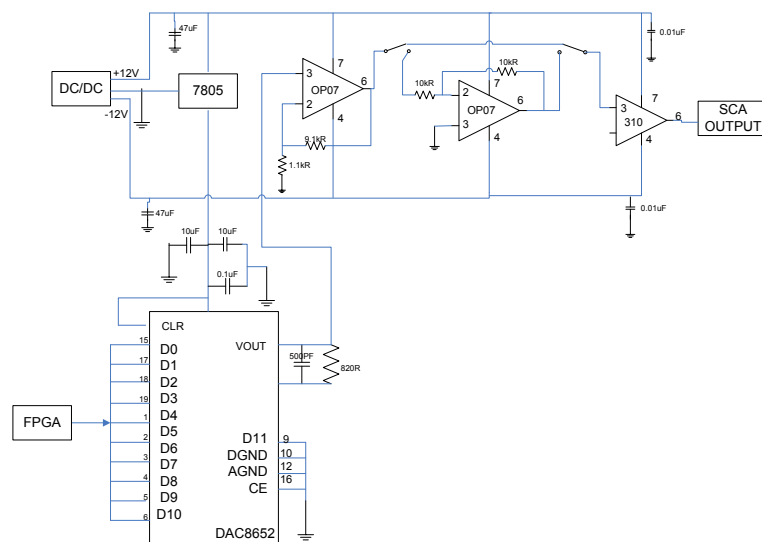
วงจรกำเนิดสัญญาณสแกนกวาดขนาดแรงดันไฟฟ้า ± 10 V สำหรับใช้เป็นสัญญาณอ้างอิง LLD ให้ SCA เพื่อคัดเลือกระดับความสูงพัลส์ สัญญาณสแกนนี้สร้างจากการแปลงรหัสนับไบนารีด้วยไอซี DAC (รายละเอียดในภาคผนวก ค) ภายนอกบอร์ด FPGA โดยวงจรรหัสนับไบนารี 10 บิตจะนับสัญญาณพัลส์ที่กำเนิดจากสัญญาณควบคุมจังหวะคาบเวลา (Dwell time) ที่มีคาบเวลาสั้นสุดได้ทั้งการกระตุ้นด้วยขอบขาขึ้นและขาลง (Dual edge trigger) ดังแสดงแผนภาพเวลาในภาพที่ 3.10 วงจรสร้างสัญญาณพัลส์ที่รับการกระตุ้นได้ทั้งขอบขาขึ้นและขาลงที่ออกแบบขึ้นแสดงในภาพที่ 3.11 และวงจรกำเนิดสัญญาณสแกนกวาดที่เลือกขั้วสัญญาณได้ทั้งบวกและลบแสดงในภาพที่ 3.12 สำหรับวงจรสร้างสัญญาณพัลส์ที่รับการกระตุ้นได้ทั้งขอบขาขึ้นและขาลง การเชื่อมต่อวงจรรหัสนับไบนารีและโมดูลคำสั่งเคลียร์เพื่อทำการเคลียร์ counter แสดงในภาพที่ 3.13



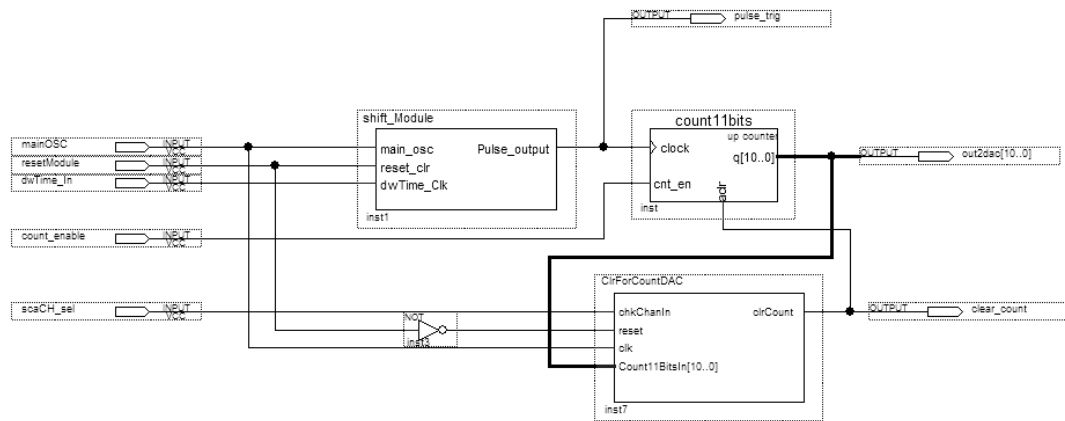
ภาพที่ 3.10 แผนภาพเวลาของการนับพัลส์ที่ขอบขาขึ้นและขาลงในการสร้างสัญญาณ DAC



ภาพที่ 3.11 วงจรสร้างสัญญาณพัลส์ที่รับการกระตุ้นทั้งขอบขาขึ้นและลง



ภาพที่ 3.12 วงจรแปลงสัญญาณดิจิทัลเป็นอนาลอก



ภาพที่ 3.13 แผนภาพการเชื่อมต่อวงจร Dual edge trigger และ Binary counter ใน FPGA

3.3 โหมดการทำงานของอุปกรณ์นับแบบหลายช่อง

วงจรมับแบบหลายช่องจะมีโหมดการทำงานอยู่ 3 โหมดการทำงาน คือ โหมดการนับแบบหลายช่อง (MCS) โหมดการนับแบบหลายช่องแบบนับวนหลายรอบ (MCSR) และโหมดสแกนสเปกตรัมด้วยอุปกรณ์วิเคราะห์แบบช่องเดี่ยว (SCA Sweep mode) แต่ละโหมดมีการทำงานดังนี้

ก. โหมดการนับแบบหลายช่อง (MCS)

ในการเริ่มการทำงานของโหมดนี้จะทำการเคลียร์ค่าที่เข้ามาจากระบบวัดรังสีหรือสัญญาณพัลส์ที่เข้ามา นั่นคือในทุกแอดเดรสของวงจรมับจะมีข้อมูลเป็น 0 เมื่อเริ่มการทำงานโปรแกรมจะต้องมีการกำหนดค่าเริ่มต้นในการทำงาน ดังนั้นจึงต้องมีการส่งข้อมูลขนาด 2 ไบต์มาจากคอมพิวเตอร์ เพื่อมาแปลงเป็นสัญญาณลอจิกใช้ในการควบคุมระบบ เพื่อใช้ในการตั้งค่าจังหวะคาบเวลา (Dwell time) โดยใช้ main_osc ที่ผ่านวงจรเฟสล็อกกลูป (PLL) มาเป็นตัวหารความถี่เพื่อสร้างฐานเวลา กำหนดช่องนับ (Channel) เลือกลูกข่ายเวลาของการนับ เมื่อเริ่มการทำงานที่สัญญาณ End_cycle จะมีค่าเป็นลอจิก 1 จะทำให้โมดูล send_data สร้างสัญญาณทริกจำนวน 3 ลูกและสัญญาณเคลียร์ค่าวงจรมับชุดแรก (Counter A) ขึ้นมา จากนั้นทำการนับพัลส์จำนวนค่าที่นับได้จะถูกแบ่งออกมาเป็นสามชุด ในเวลาเดียวกันกับสัญญาณทริกทำงาน และเมื่อสัญญาณ dw_Time เปลี่ยนจากลอจิก 0 ไปเป็นลอจิก 1 จะส่งสัญญาณไปเลือกวงจรมับ (gate control) เพื่อให้เปลี่ยนวงจรมับไปเป็นวงจรมับชุดที่สอง (Counter B) แทน จะทำงานสลับกันระหว่างวงจรมับสองชุดตามสัญญาณลอจิกของ dw_Time และทำการส่งข้อมูลขนาด 8 บิตจำนวน 3 ชุดไปยังส่วนควบคุมการอ่านและรับค่าข้อมูลในโมดูล FTDI_Control และส่งสัญญาณ USB_data เชื่อมต่อไปยังคอมพิวเตอร์ผ่านพอร์ตยูเอสบีเพื่อทำการประมวลผลจากเลขฐานสอง

ขนาด 24 บิตให้เป็นเลขฐานสิบใส่ลงในแต่ละแอดเดรสและแสดงสเปกตรัม โดยระบบจะหยุดการทำงานเมื่อครบ end_cycle ซึ่งในโหมดนี้ end_cycle จะถูกกำหนดไว้ที่ 1 รอบการทำงาน

ข. โหมดการนับแบบหลายช่องแบบวนรอบนับ (MCSR)

การทำงานในส่วนนี้จะคล้ายกันกับการทำงานในโหมดการนับแบบหลายช่อง เพียงแต่จะมีข้อแตกต่างกันตรงที่วงรอบของการทำงาน end_cycle จะไม่ใช่หนึ่งรอบแต่จะมีจำนวนรอบมากกว่าหนึ่งรอบขึ้นไป โดยสามารถป้อนค่ากำหนดรอบการทำงานได้จากโปรแกรมบนคอมพิวเตอร์ และสามารถกำหนดรอบได้สูงสุดที่ 100 รอบ หลักการทำงานยังคงใช้วงจรมัลติเพลกซ์ทำงานสลับกันตามสัญญาณลจิกของคาบเวลา (dw_Time) เช่นเดิม แต่เมื่อครบจำนวนรอบของ end_cycle ที่ตั้งค่าไว้ระบบจะหยุดการทำงาน หรือสามารถสั่งหยุดการทำงานได้จากคอมพิวเตอร์

ค. โหมดสแกนสเปกตรัมด้วยอุปกรณ์วิเคราะห์แบบช่องเดี่ยว (SCA Sweep mode)

การทำงานของโหมดนี้จะคล้ายกันกับการทำงานในโหมดการนับแบบหลายช่องแบบวนรอบนับ (MCSR) ข้อแตกต่างคือเมื่อรับคำสั่งจากคอมพิวเตอร์มาแล้วจะเหลือลจิกที่ถูกกำหนดไว้ตายตัวสัญญาณลจิกคาบเวลา (dw_Time) จะถูกตั้งค่าไว้ที่ $16 \mu s$ โดยจะเลือกจำนวนช่องการนับ (Channel) ได้เพียงแค่ 1024 ช่องวิเคราะห์เท่านั้น ข้อมูลจำนวนนับจะเป็นจำนวนนับพัลส์ที่คัดเลือกขนาดความสูงพัลส์จากอุปกรณ์วิเคราะห์แบบช่องเดี่ยว (SCA) ในแต่ละระดับสัญญาณอ้างอิง LLD ซึ่งกำเนิดจากสัญญาณจังหวะคาบเวลาที่ถูกนับด้วยวงจรมัลติเพลกซ์ 10 บิต ขณะเลื่อนแอดเดรสไปในทุก ๆ ขอบขาขึ้นและลงของคาบเวลา รหัสไบนารีจากวงจรมัลติเพลกซ์จะส่งออกภายนอกป้อนให้วงจรมัลติเพลกซ์สัญญาณดิจิทัลเป็นอนาล็อก (DAC) และทำการขยายแรงดันไฟฟ้าอ้างอิงให้ได้ $\pm 10 V$ เพื่อเชื่อมต่อกับอุปกรณ์วิเคราะห์แบบช่องเดี่ยว

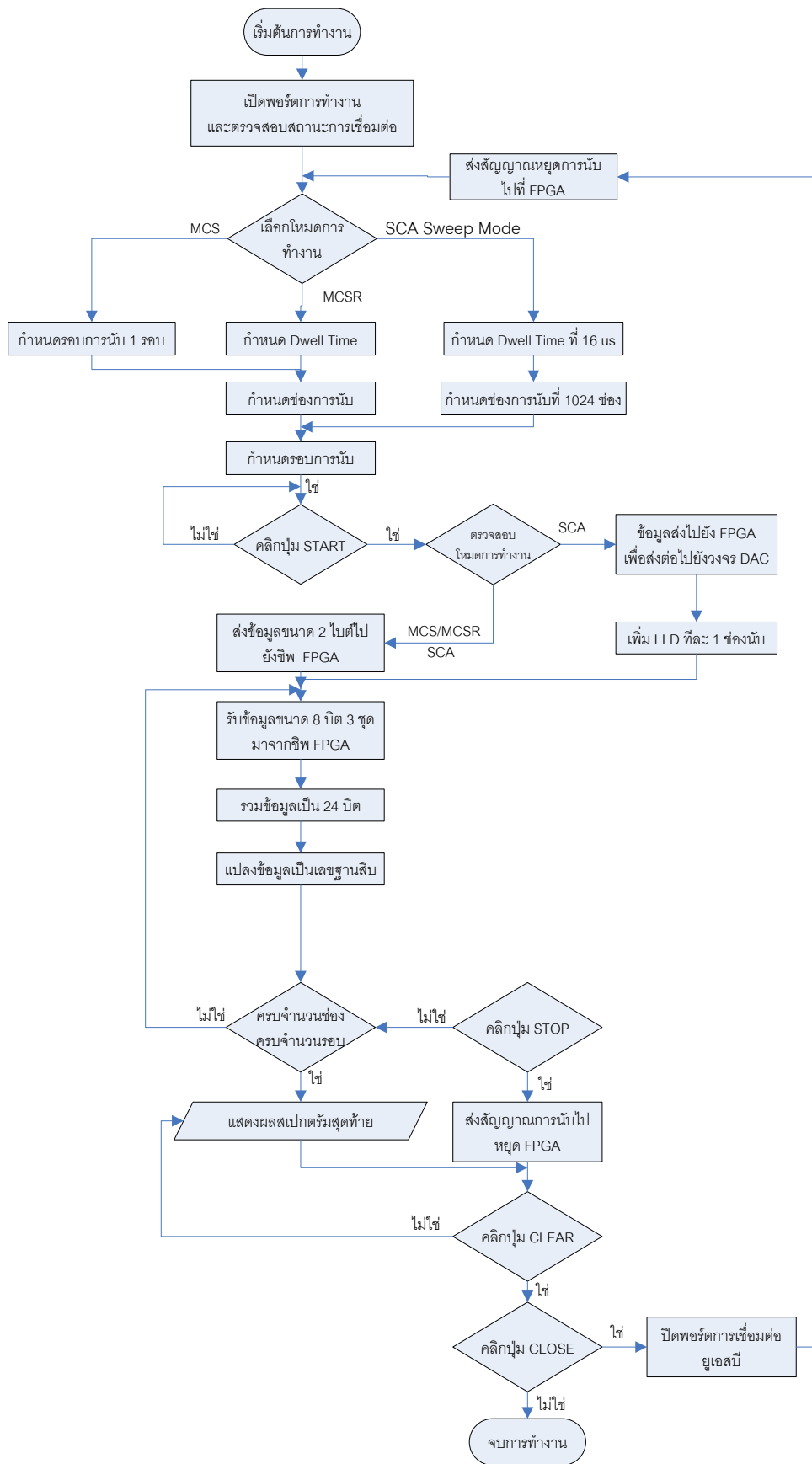
นอกจากนี้ได้ออกแบบการเริ่มและหยุดการทำงานด้วยการกระตุ้นด้วยสัญญาณจากภายนอก (External Start) เพื่อประยุกต์กับการเก็บโปรไฟล์นับสัญญาณแบบต่อเนื่องอัตโนมัติ

3.4 การพัฒนาโปรแกรมสำหรับควบคุมและแสดงผล

โปรแกรมสำหรับควบคุมการทำงานและแสดงผลพัฒนาขึ้นโดยใช้โปรแกรมภาษา Visual Basic 6.0 ซึ่งใช้งานร่วมกับระบบปฏิบัติการ Window XP มีส่วนประกอบหลักได้แก่ ส่วนรับ-ส่งข้อมูลและส่วนแสดงผลโปรไฟล์อัตรานับรังสีและสเปกตรัมพลังงาน แผนผังการทำงานของโปรแกรมแสดงดังภาพที่ 3.14 จากแผนผังการทำงาน เมื่อเริ่มทำงานโปรแกรมจะรับคำสั่งเปิดพอร์ตยูเอสบีและตรวจสอบสถานะการเชื่อมต่อพอร์ตยูเอสบี จากนั้นโปรแกรมจะให้ผู้ใช้งานเลือกโหมดการทำงาน ซึ่งมีทั้งหมด 3 โหมดด้วยกันคือ โหมดการนับแบบหลายช่อง (MCS) รวมกับโหมดการนับแบบหลายช่องแบบนับวนหลายรอบ (MCSR) โหมดเริ่มการทำงานจากอุปกรณ์

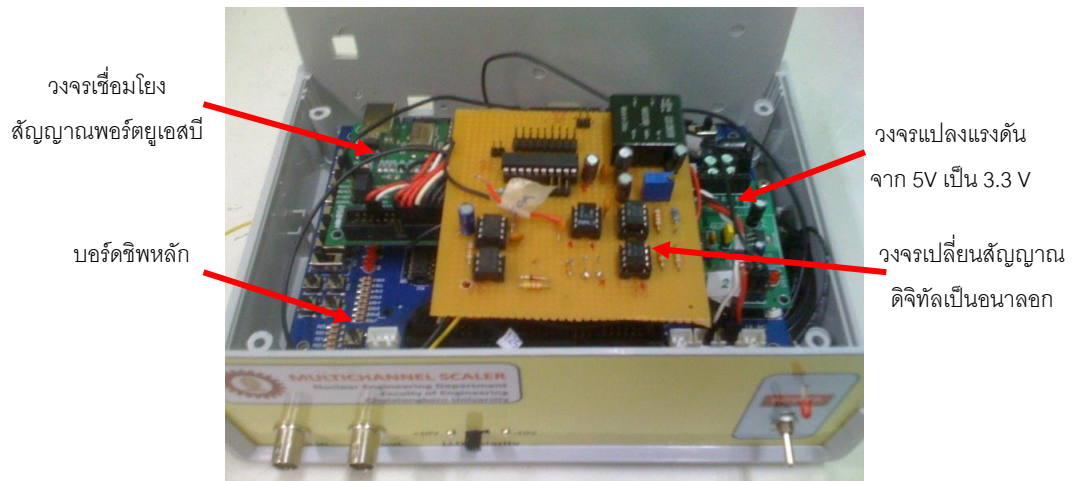
ภายนอก (MCS Application) และโหมดสแกนสเปกตรัมด้วยอุปกรณ์วิเคราะห์แบบช่องเดี่ยว (SCA Sweep mode) จากนั้นจะให้ผู้ใช้งานกำหนดคาบเวลา (Dwell time) กำหนดช่องการนับ (Channel) และ กำหนดรอบการนับ (Cycle) สำหรับในการแสดงผลโปรไฟล์หรือสเปกตรัมและรอการเริ่มต้น

เมื่อกดปุ่ม START ถูกคลิกโปรแกรมจะส่งสัญญาณไปยังชิพ FPGA ผ่านพอร์ตยูเอสบีทำการนับปริมาณรังสี ในขณะที่เดียวกันก็ทำการรับข้อมูลจากชิพ FPGA ขนาด 8 บิตจำนวน 3 ชุดข้อมูลที่เป็นสัญญาณพัลส์ของแต่ละช่องนับแล้วนำมาวมกันเป็นข้อมูลขนาด 24 บิต โปรแกรมจะทำการประมวลผลจากเลขฐานสองให้เป็นเลขฐานสิบ เพื่อแสดงค่าจำนวนพัลส์ที่เข้ามาในแต่ละช่องนับและนำไปแสดงผล จากนั้นโปรแกรมจะตรวจสอบว่ารับข้อมูลครบจำนวนรอบการนับและครบจำนวนช่องนับแล้วหรือไม่ ถ้าครบจะนำไปแสดงผลโปรไฟล์หรือสเปกตรัมสุดท้าย และโปรแกรมจะหยุดการรับข้อมูลและทำการส่งสัญญาณหยุดการนับไปยังชิพ FPGA หากยังไม่ครบจำนวนช่องและจำนวนรอบนับ โปรแกรมจะทำการรับข้อมูลแล้วพล็อตสเปกตรัมไปเรื่อย ๆ จนกระทั่งครบเวลาหรือปุ่ม STOP ถูกคลิก โปรแกรมจะหยุดการรับข้อมูลและทำการส่งสัญญาณหยุดการนับไปยังชิพ FPGA ถ้าปุ่ม CLEAR ถูกคลิกโปรแกรมจะทำการเคลียร์ข้อมูลที่อยู่ในแต่ละช่องการนับและส่งสัญญาณเคลียร์ข้อมูลไปยังชิพ FPGA เพื่อทำการเคลียร์ข้อมูลจำนวนการนับในวงจรนับและสุดท้ายเมื่อกดปุ่ม CLOSE จะเป็นการปิดพอร์ตการเชื่อมต่อกับยูเอสบี สำหรับโปรแกรมที่พัฒนาขึ้นแสดงในภาคผนวก ข.

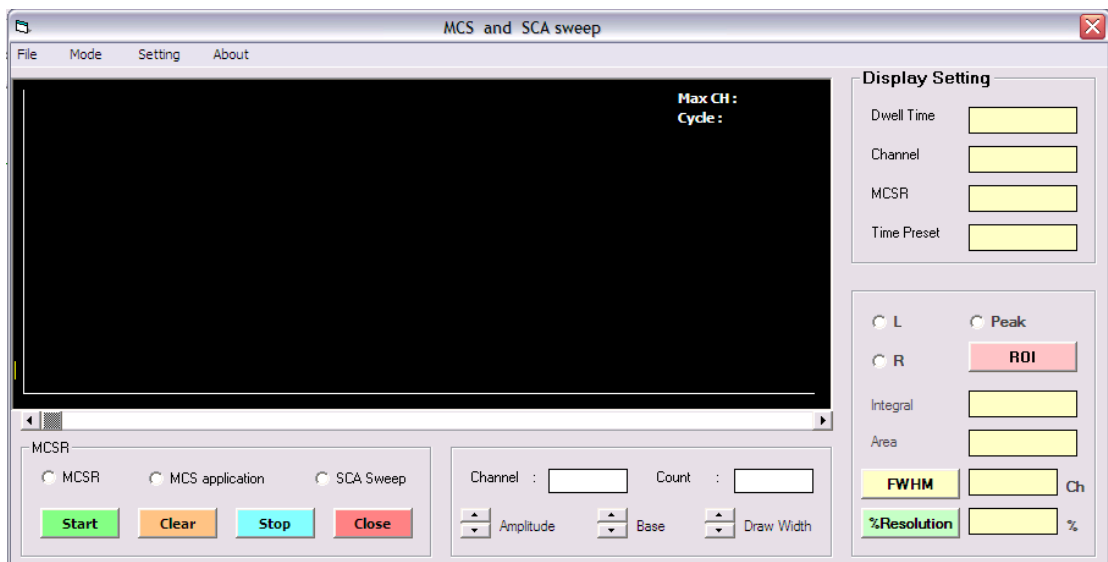


ภาพที่ 3.14 แผนผังการทำงานการทำงานของโปรแกรมควบคุมและแสดงผล

ในภาพที่ 3.15 เป็นภาพถ่ายของอุปกรณ์นับแบบหลายช่องที่รับอัตรานับสูงที่พัฒนาขึ้น และในภาพที่ 3.16 หน้าจอแสดงผลของอุปกรณ์นับแบบหลายช่อง ซึ่งสามารถคลิกเลือกโหมดทำงาน ป้อนพารามิเตอร์ก่อนใช้งาน สั่งทำงานและอ่านข้อมูลที่บันทึกได้



ภาพที่ 3.15 อุปกรณ์นับแบบหลายช่องที่รับอัตรานับสูงที่พัฒนาขึ้น



ภาพที่ 3.16 หน้าจอแสดงผลของอุปกรณ์นับแบบหลายช่องที่รับอัตรานับสูงที่พัฒนาขึ้น

บทที่ 4

การวิจัยและผลการวิจัย

การดำเนินงานวิจัยประกอบด้วยการพัฒนาระบบนับแบบหลายช่องที่สามารถรับอัตรานับพัลส์ได้สูงบน FPGA และการพัฒนาโปรแกรมสั่งการเชื่อมโยงสัญญาณพร้อมแสดงผลบนคอมพิวเตอร์ จากนั้นดำเนินการทดสอบอุปกรณ์นับหลายช่องที่พัฒนาขึ้นในโหมดการทำงานต่างๆ และประเมินการทำงานเพื่อเปรียบเทียบข้อมูลที่ได้นับกับระบบที่มีอยู่เดิม ได้แก่ ความสามารถในการนับและการสแกนกวาดสเปกตรัมเทียบกับอุปกรณ์วิเคราะห์แบบหลายช่อง (MCA) เป็นต้น มีลำดับขั้นตอนทดลองดังนี้

- ก. การคัดเลือกบอร์ด FPGA และการพัฒนาระบบ
- ข. การทดสอบระบบในโหมดการนับแบบหลายช่อง (MCS)
- ค. การทดสอบระบบในโหมดการนับแบบหลายช่องแบบวนรอบการนับ (MCSR)
- ง. การทดสอบระบบในโหมดสแกนกวาดสเปกตรัม (Sweep mode SCA)
- จ. การทดสอบสมรรถนะเปรียบเทียบกับระบบที่มีอยู่เดิม

4.1 การคัดเลือกบอร์ด FPGA และการพัฒนาระบบนับแบบหลายช่อง

4.1.1 การคัดเลือกบอร์ด FPGA

ในการดำเนินงานวิจัยได้เลือกใช้บอร์ด FPGA อเนกประสงค์ 2 แบบ ได้แก่ บอร์ดที่ใช้ชิพ FPGA ของบริษัท Altera ตระกูล FLEX10K เมอร์ EPF10K10LC84 (PLCC Socket) ที่มีจำนวนลอจิกอิเลิเมนต์ (Logic elements) 576 LEs มีความจุเกตประมาณ 10,000 เกต และมีหน่วยความจำขนาด 6,144 บิต ความถี่ออสซิลเลเตอร์ขนาด 1 MHz เปรียบเทียบกับบอร์ดที่ใช้ชิพ FPGA ของบริษัท Altera ตระกูล Cyclone III ที่มีลอจิกอิเลิเมนต์ 10,320 LEs (หรือประมาณ 575,800 เกต) มีหน่วยความจำขนาด 414 กิโลบิต เชื่อมต่อกับบอร์ดการเรียนรู้ WARRIOR CYCLONE DEV 02 (DEV Module) ของบริษัท Astron Logics ที่มีออสซิลเลเตอร์ขนาด 50 MHz มาประยุกต์ใช้ในการออกแบบวงจรนับรังสี โดยใช้โปรแกรม Quartus II เวอร์ชัน 7.2 ทำการออกแบบวงจรดิจิทัลไว้ภายในตัวชิพด้วยวิธีการเขียนผังวงจร (Schematic) ร่วมกับการเขียนโปรแกรมด้วยภาษา VHDL จากนั้นใช้มาตรฐานการโปรแกรมแบบ JTAG Programmer ทำการโปรแกรมวงจรที่ได้ออกแบบไว้ลงบนตัวชิพ FPGA

จากการดำเนินงานวิจัยพบว่าบอร์ดที่ใช้ชิพ FPGA ของบริษัท Altera ตระกูล FLEX10K เบอร์ EPF10K10LC84 จำนวนของลอจิกอีลิเมนต์ไม่เพียงพอต่อการใช้งานเพื่อรองรับคาบเวลาของ Dwell time ที่ต้องการให้อยู่ในระดับไมโครวินาที (μs) อีกทั้งจำนวนขาทางเข้าออกสัญญาณที่ต่อใช้งานไม่เพียงพอ จึงเลือกใช้ชิพ FPGA ของบริษัท Altera ตระกูล Cyclone III โดยมีผลของข้อมูลทางเทคนิคสรุปได้ดังนี้

1. มีบอร์ดการเรียนรู้ WARRIOR CYCLONE DEV 02 (DEV Module) ซึ่งมีการติดตั้งบอร์ดของชิพหลัก Cyclone III ไว้ แต่บอร์ดเดิมไม่มีโมดูลชิพหลัก โดยตัวชิพหลักได้ติดตั้งบนบอร์ดการเรียนรู้
2. สำหรับบอร์ดใหม่ que เลือกใช้หากมีการต่อกับอุปกรณ์ภายนอกที่มีแรงดัน 5 V จะต้องทำการเปลี่ยนแรงดันจากอุปกรณ์ภายนอก 5V ให้เหลือเพียงแค่ 3.3 V เพื่อปรับระดับสัญญาณให้ทำงานร่วมกันได้
3. มีหน่วยความจำภายใน 414 กิโลบิต ซึ่งมีขนาดหน่วยความจำมากกว่าบอร์ดเดิมที่มีหน่วยความจำภายในเพียง 6,144 บิต
4. สามารถออกแบบวงจรเฟสล็อกภายในชิพได้ 2 วงจร ในขณะที่บอร์ดเดิมไม่สามารถออกแบบวงจรเฟสล็อกอุปกรณ์ขึ้นมาได้
5. บอร์ดใหม่ que เลือกใช้มีความถี่ออสซิลเลเตอร์ 50 MHz สูงกว่าบอร์ดเดิมที่มีความถี่ออสซิลเลเตอร์ 1MHz
6. บอร์ดใหม่ que เลือกใช้มีขาทางเข้าออกสัญญาณแบบอิสระ รวมถึงสวิทช์การใช้งานมากกว่าบอร์ดเดิม

4.1.2 การพัฒนาระบบนับแบบหลายช่อง

อุปกรณ์นับแบบหลายช่องที่พัฒนาขึ้นได้ออกแบบมีขนาด 5" x 7.5" x 5" น้ำหนักประมาณ 1 กิโลกรัม ใช้กำลังไฟฟ้าจากแหล่งจ่ายไฟฟ้าขนาด 12 V สะดวกต่อการใช้งานระบบการทำงานของอุปกรณ์แบบหลายช่องและการสั่งการพร้อมแสดงโปรไฟล์หรือสเปกตรัมบนคอมพิวเตอร์ ด้วยโปรแกรมควบคุมการทำงานและแสดงผลที่พัฒนาขึ้น โดยมีรายละเอียดทางเทคนิคดังนี้

Mode: MCS, MCSR, SCA Sweep

Count in: TTL pulse from 15 ns pulse width up

Count rate: 15 Mcps (15 MHz)

Dwell time: 16 μs to 1,000 s

Channel: 1024, 2048 and 4096

MCSR Cycle: 1 – 100

Count capacity: 10^7-1 count / channel

Acquisition: click icon

Cursor: position and integral

LLD output: 0-10 V, positive and negative

Software: Emulation software 128 kB

4.2 การทดสอบระบบในโหมดการนับแบบหลายช่อง (MCS)

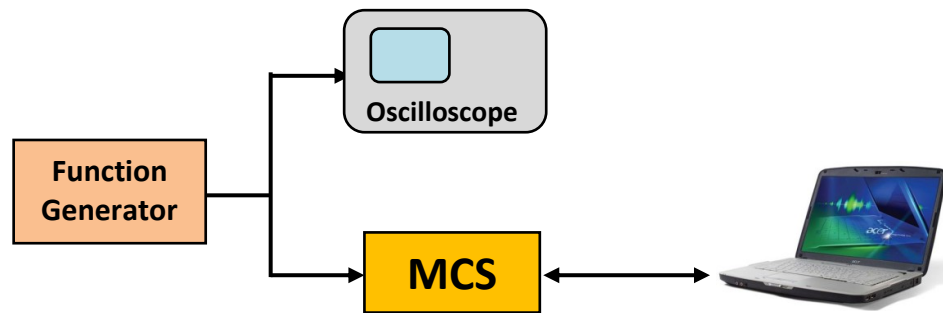
การทดสอบระบบในโหมดการนับแบบหลายช่องเป็นการทดสอบความเสถียรในการนับพัลส์ของระบบพร้อมทั้งการทดสอบความสามารถในการนับสัญญาณพัลส์ที่อัตรานับสูงและการวัดอัตรานับรังสีต่อเนื่องจากระบบวัดรังสีแบบรอบเดียว โดยมีรายละเอียดการทดลองดังนี้

4.2.1 เครื่องมือและอุปกรณ์ทดลอง

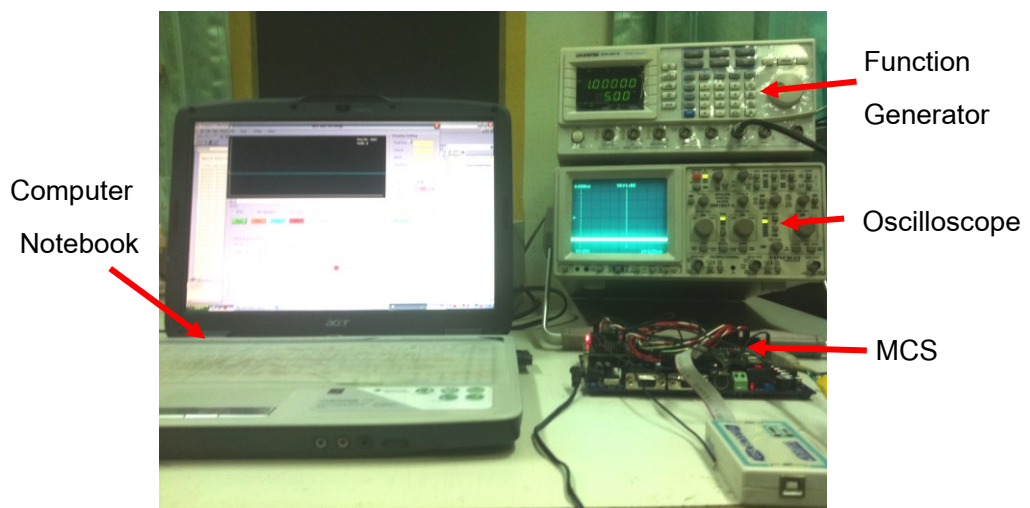
1. อุปกรณ์นับแบบหลายช่องที่พัฒนาขึ้น
2. คอมพิวเตอร์โน้ตบุ๊ก 1 ชุด
3. เครื่องกำเนิดรูปสัญญาณ ของ Gwinstek รุ่น GFG-3015
4. เครื่องอ่านรูปสัญญาณ ของ HAMEG Instrument รุ่น HM1507-3
5. ชุดระบบวัดรังสีแกมมามาตรฐาน NIM พร้อมหัววัดเรืองรังสี NaI(Tl) ขนาดผลึก
วัด 2" x 2" 1 ชุด
6. ต้นกำเนิดรังสี Cs-137 ความแรง 10 μ Ci 1 ตัว
7. สารกัมมันตรังสี Ba-137^m

4.2.2 การทดสอบความเสถียรและความสามารถในการนับสัญญาณพัลส์

จัดระบบทดสอบตามแผนภาพในภาพที่ 4.1 จากนั้นเลือกจำนวนช่องนับที่ 1024 ช่อง ทดสอบนับพัลส์ที่เกิดจากเครื่องกำเนิดสัญญาณที่อัตรานับ 1, 10 และ 15 Mcps โดยตั้งจังหวะคาบเวลานับ (Dwell time) ที่ 1 ms และ 16 μ s ตามลำดับ ผลการวัดจำนวน 10 ครั้งแสดงในตารางที่ 4.1 และ ตารางที่ 4.3



ภาพที่ 4.1 แผนภาพการจักระบบทดสอบระบบในโหมดการนับแบบหลายช่อง



ภาพที่ 4.2 การจักระบบการทดสอบระบบในโหมดการนับแบบหลายช่อง

ตารางที่ 4.1 ผลการนับสัญญาณพัลส์ที่อัตราพัลส์ต่าง ๆ ที่จังหวะคาบเวลา (Dwell time) 1 ms

ครั้งที่	จำนวนนับ/ช่อง ที่อัตราพัลส์ 1 Mcps		จำนวนนับ/ช่อง ที่อัตราพัลส์ 10 Mcps		จำนวนนับ/ช่อง ที่อัตราพัลส์ 15 Mcps	
	ค่าเฉลี่ย	± error	ค่าเฉลี่ย	± error	ค่าเฉลี่ย	± error
1	999	± 1 counts	9,991	± 9 counts	14,410	±590 counts
2	999	± 1 counts	9,990	± 10 counts	14,419	±581 counts
3	999	± 1 counts	9,991	± 9 counts	14,425	±575 counts
4	999	± 1 counts	9,990	± 10 counts	14,428	±572 counts
5	999	± 1 counts	9,990	± 10 counts	14,426	±574 counts
6	999	± 1 counts	9,991	± 9 counts	14,429	±571 counts
7	999	± 1 counts	9,991	± 9 counts	14,428	±572 counts

ครั้งที่	จำนวนนับ/ช่อง ที่อัตราพัลส์ 1 Mcps		จำนวนนับ/ช่อง ที่อัตราพัลส์ 10 Mcps		จำนวนนับ/ช่อง ที่อัตราพัลส์ 15 Mcps	
	8	999	± 1 counts	9,990	± 10 counts	14,431
9	999	± 1 counts	9,991	± 9 counts	14,431	±569 counts
10	999	± 1 counts	9,991	± 9 counts	14,431	±569 counts

จากข้อมูลในตารางที่ 4.1 สามารถคำนวณค่าเวลาทั้งหมดที่ใช้ในการนับอัตราพัลส์จากจำนวนช่องได้จากสมการ (4.1) คำนวณหาจำนวนสัญญาณพัลส์ทั้งหมดได้จากสมการ (4.2) และคำนวณหาเปอร์เซ็นต์ความผิดพลาดได้จากสมการ (4.3)

$$\text{เวลาที่ใช้ในการเก็บข้อมูลทั้งหมด} = \text{คาบเวลา} \times \text{จำนวนช่องนับ} \quad \dots (4.1)$$

$$\text{จำนวนสัญญาณพัลส์ทั้งหมด} = \text{เวลาทั้งหมด} \times \text{อัตราพัลส์} \times \text{จำนวนรอบ} \quad \dots (4.2)$$

$$\% \text{ ความผิดพลาด} = \left| \frac{\text{Count}_{Total} - \text{Count}}{\text{Count}_{Total}} \right| \times 100\% \quad \dots (4.3)$$

เมื่อ Count_{Total} = จำนวนสัญญาณพัลส์ทั้งหมด

Count = จำนวนสัญญาณพัลส์ที่นับได้

ที่อัตราพัลส์ 1Mcps แทนค่าลงในสมการได้

$$\% \text{ ความผิดพลาด} = \left| \frac{1023000 - 1022762}{1023000} \right| \times 100\% = 0.12 \%$$

จากข้อมูลในตารางที่ 4.1 สามารถคำนวณหาค่าเปอร์เซ็นต์ความผิดพลาดของแต่ละช่วงอัตราพัลส์ได้ดังตารางที่ 4.2

ตารางที่ 4.2 ค่าเปอร์เซ็นต์ความผิดพลาดมากที่สุดและเปอร์เซ็นต์ความผิดพลาดเฉลี่ยที่อัตราพัลส์ต่าง ๆ

ที่อัตราพัลส์	% ความผิดพลาดมากที่สุด	% ความผิดพลาดเฉลี่ย
1 Mcps	0.12	0.12
10 Mcps	0.28	0.20
15 Mcps	4.02	3.92

ตารางที่ 4.3 ผลการนับสัญญาณพัลส์ที่อัตราพัลส์ต่าง ๆ โดยตั้งคาบเวลา (Dwell time) ที่ 16 μ s

ครั้งที่	จำนวนนับ/ช่อง ที่อัตราพัลส์ 1 Mcps		จำนวนนับ/ช่อง อัตราพัลส์ 10 Mcps		จำนวนนับ/ช่อง ที่อัตราพัลส์ 15 Mcps	
1	16	± 1 counts	163	± 1 counts	231	± 9 counts
2	16	± 1 counts	160	± 1 counts	230	± 10 counts
3	16	± 1 counts	160	± 1 counts	230	± 10 counts
4	16	± 1 counts	160	± 1 counts	231	± 9 counts
5	16	± 1 counts	160	± 1 counts	231	± 9 counts
6	16	± 1 counts	160	± 1 counts	231	± 9 counts
7	16	± 1 counts	160	± 1 counts	231	± 9 counts
8	16	± 1 counts	160	± 1 counts	231	± 9 counts
9	16	± 1 counts	160	± 1 counts	231	± 9 counts
10	16	± 1 counts	160	± 1 counts	231	± 9 counts

จากข้อมูลในตารางที่ 4.3 สามารถคำนวณหาค่าเปอร์เซ็นต์ความผิดพลาดของแต่ละช่วงอัตราพัลส์ได้จากสมการที่ (4.3) และแสดงผลดังตารางที่ 4.4

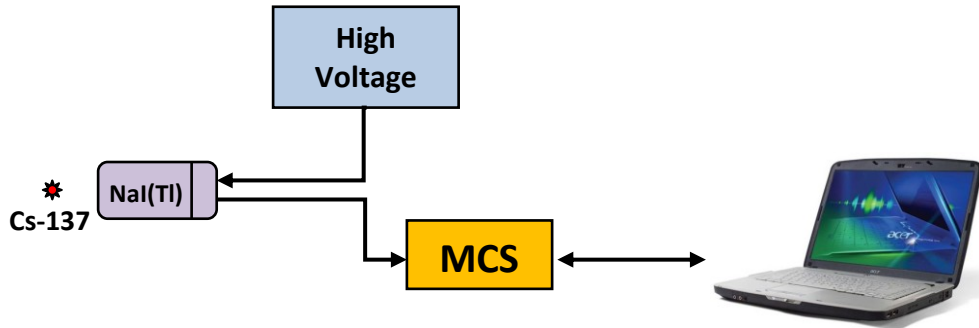
ตารางที่ 4.4 ค่าเปอร์เซ็นต์ความผิดพลาดมากที่สุดและเปอร์เซ็นต์ความผิดพลาดเฉลี่ยที่อัตราพัลส์ต่าง ๆ

ที่อัตราพัลส์	% ความผิดพลาดมากที่สุด	% ความผิดพลาดเฉลี่ย
1 Mcps	6.04	4.78
10 Mcps	1.93	1.65
15 Mcps	4.23	3.74

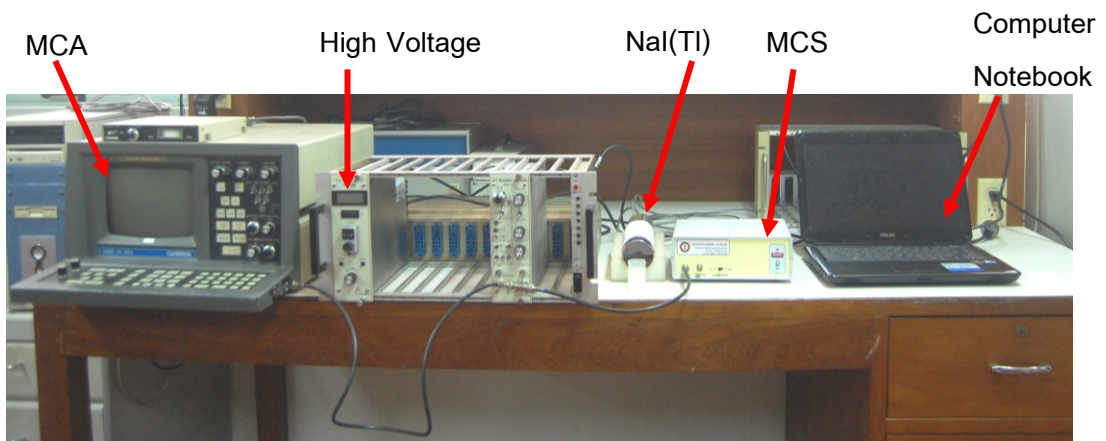
4.2.3 การทดสอบระบบในการวัดความแรงรังสี

จัดระบบทดสอบตามแผนภาพในภาพที่ 4.3 จากนั้นเลือกจำนวนช่องนับที่ 1024ช่อง ทดสอบนับสัญญาณพัลส์ที่กำเนิดจากการสลายตัวของสารกัมมันตรังสี Ba-137^m ซึ่งมีครึ่งชีวิตสั้น และวัดความแรงรังสีแกมมาจากต้นกำเนิดรังสี Cs-137 จากระบบวัดรังสีแกมมามาตรฐาน NIM พร้อมหัววัดเรืองรังสี NaI(Tl) ขนาดผลึกวัด 2" x 2" โดยตั้งจังหวะคาบเวลานับ (Dwell time) ที่

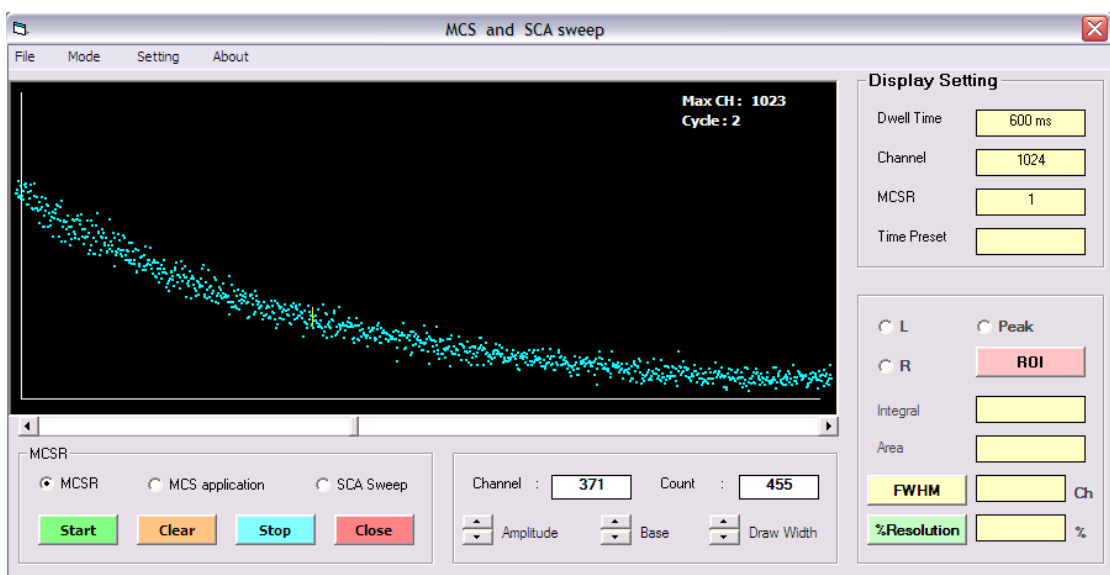
600 ms และ 5 ms ตามลำดับ ผลการวัดจำนวน 5 ครั้ง แสดงดังโปรไฟล์ภาพที่ 4.5 และภาพที่ 4.6



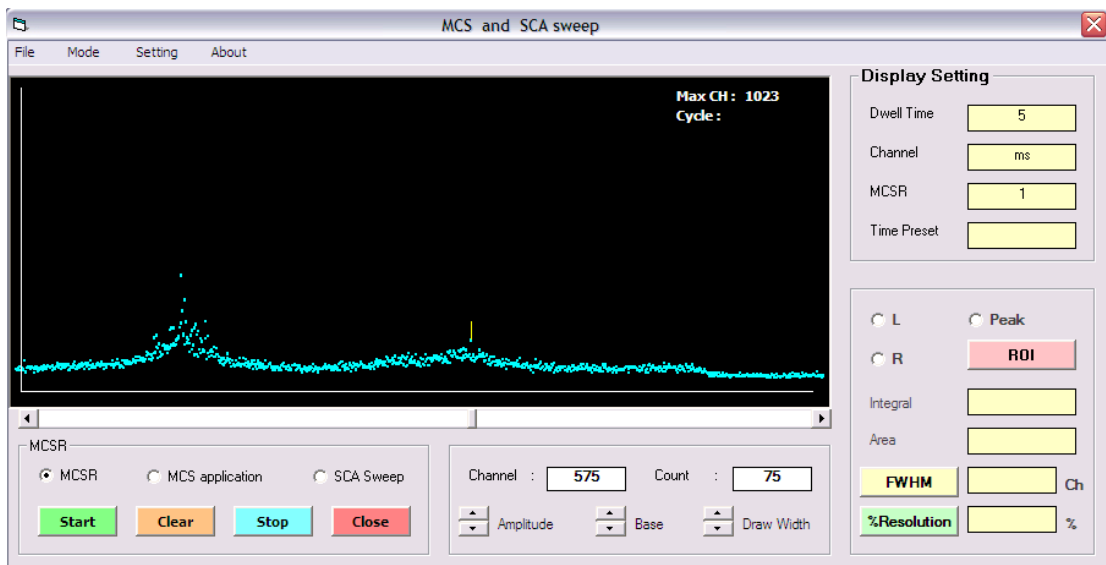
ภาพที่ 4.3 แผนภาพการจัดระบบทดสอบการวัดความแรงรังสีจากระบบวัดรังสี



ภาพที่ 4.4 การจัดระบบการนับความแรงรังสีจากระบบวัดรังสี



ภาพที่ 4.5 โปรไฟล์การสลายตัวของ Ba-137^m เมื่อตั้งค่าคาบเวลาที่ 600 ms



ภาพที่ 4.6 โปรไฟล์การนับรังสีที่อัตราการเปลี่ยนแปลงเมื่อตั้งค่าคาบเวลาที่ 5 ms

4.3 การทดสอบระบบในโหมดการนับแบบหลายช่องแบบวนรอบการนับ (MCSR)

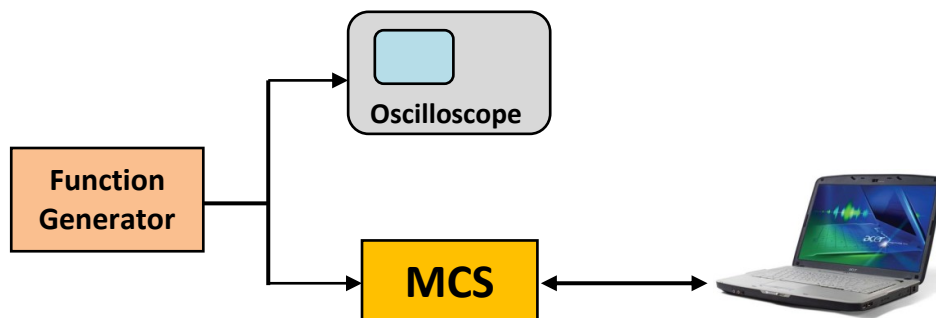
การทดสอบระบบในโหมดการนับแบบหลายช่องเป็นการทดสอบความเสถียรในการนับพัลส์ของระบบแบบวนรอบด้วยการตั้งจำนวนวนรอบภายในระบบและการทดสอบความสามารถในการนับพัลส์แบบวนรอบ โดยมีรายละเอียดการทดลองดังนี้

4.3.1 เครื่องมือและอุปกรณ์ทดลอง

1. อุปกรณ์นับแบบหลายช่องที่พัฒนาขึ้น
2. คอมพิวเตอร์โน้ตบุ๊ก 1 ชุด
3. เครื่องกำเนิดรูปสัญญาณ ของ Gwinstek รุ่น GFG-3015
4. เครื่องอ่านรูปสัญญาณ ของ HAMEG Instrument รุ่น HM1507-3
5. ชุดกำเนิดสัญญาณพัลส์กระตุ้นที่พัฒนาขึ้น

4.3.2 การทดสอบการนับสัญญาณพัลส์แบบวนรอบ

จัดระบบทดสอบตามแผนภาพในภาพที่ 4.7 จากนั้นเลือกจำนวนช่องนับที่ 1024 ช่องและจำนวนวนรอบ 5 รอบ นับพัลส์ที่กำเนิดจากเครื่องกำเนิดสัญญาณที่อัตราพัลส์ที่ 1, 10 และ 15 Mcps โดยตั้งจังหวะคาบเวลานับ (Dwell time) ที่ 1 ms และ 16 μ s ตามลำดับ ผลการวัดจำนวน 10 ครั้ง แสดงดังตารางที่ 4.5 และตารางที่ 4.7



ภาพที่ 4.7 แผนภาพการจักระบบทดสอบระบบในโหมดการนับแบบหลายช่องแบบวนรอบ

ตารางที่ 4.5 ผลการนับสัญญาณพัลส์ที่อัตราพัลส์ต่าง ๆ โดยตั้งคาบเวลา (Dwell time) ที่ 1ms
วน 5 รอบ

ครั้งที่	จำนวนนับ/ช่อง ที่อัตราพัลส์ 1 Mcps		จำนวนนับ/ช่อง ที่อัตราพัลส์ 10 Mcps		จำนวนนับ/ช่อง ที่อัตราพัลส์ 15 Mcps	
	ค่าเฉลี่ย	± ความผิดพลาด	ค่าเฉลี่ย	± ความผิดพลาด	ค่าเฉลี่ย	± ความผิดพลาด
1	4,999	± 5 counts	49,956	± 44 counts	72,039	± 2,961counts
2	4,998	± 5 counts	49,960	± 40 counts	72,200	± 2,800counts
3	4,999	± 5 counts	49,954	± 46 counts	72,226	± 2,774counts
4	4,999	± 5 counts	49,956	± 44 counts	72,249	± 2,751counts
5	4,998	± 5 counts	49,956	± 44 counts	72,251	± 2,749counts

จากข้อมูลในตารางที่ 4.5 สามารถคำนวณหาค่า เปอร์เซ็นต์ความผิดพลาดของแต่ละช่วง
อัตราพัลส์ได้จากสมการที่ (4.3) และแสดงดังตารางที่ 4.6

ตารางที่ 4.6 ค่าเปอร์เซ็นต์ความผิดพลาดและเปอร์เซ็นต์ความผิดพลาดเฉลี่ยที่อัตรา
พัลส์ต่าง ๆ

ที่อัตราพัลส์	% ความผิดพลาด	% ความผิดพลาดเฉลี่ย
1 Mcps	0.12	0.12
10 Mcps	0.19	0.18
15 Mcps	4.04	3.84

ตารางที่ 4.7 ผลการนับสัญญาณพัลส์ที่อัตราพัลส์ต่าง ๆ โดยตั้งคาบเวลา (Dwell time) ที่ $16\mu\text{s}$ วน 5 รอบ

ครั้งที่	จำนวนนับ/ช่อง ที่อัตราพัลส์ 1 Mcps		จำนวนนับ/ช่อง ที่อัตราพัลส์ 10 Mcps		จำนวนนับที่/ช่อง อัตราพัลส์ 15 Mcps	
	1	83	± 3 counts	802	± 2 counts	1,155
2	83	± 3 counts	802	± 2 counts	1,158	± 42 counts
3	84	± 4 counts	803	± 3 counts	1,159	± 41 counts
4	84	± 4 counts	803	± 3 counts	1, 159	± 41 counts
5	84	± 4 counts	802	± 2 counts	1, 159	± 41 counts

จากข้อมูลในตารางที่ 4.7 สามารถคำนวณหาค่าเปอร์เซ็นต์ความผิดพลาดของแต่ละช่วงอัตราพัลส์ได้จากสมการที่ (4.3) และแสดงดังตารางที่ 4.8

ตารางที่ 4.8 ค่าเปอร์เซ็นต์ความผิดพลาดมากที่สุดและเปอร์เซ็นต์ความผิดพลาดเฉลี่ยที่อัตราพัลส์ต่าง ๆ

ที่อัตราพัลส์	% ความผิดพลาดมากที่สุด	% ความผิดพลาดเฉลี่ย
1 Mcps	5.19	4.92
10 Mcps	0.29	0.27
15 Mcps	3.83	3.57

4.4 การทดสอบระบบในโหมดสแกนกวาดสเปกตรัม (Sweep mode SCA)

การทดสอบระบบในโหมดสแกนกวาดสเปกตรัมสำหรับการควบคุมการวิเคราะห์สเปกตรัมความสูงของพัลส์ของโมดูลเครื่องวิเคราะห์แบบช่องเดียว (SCA) ในระบบวัดรังสีแกมมามาตรฐาน NIM โดยมีรายละเอียดการทดลองดังนี้

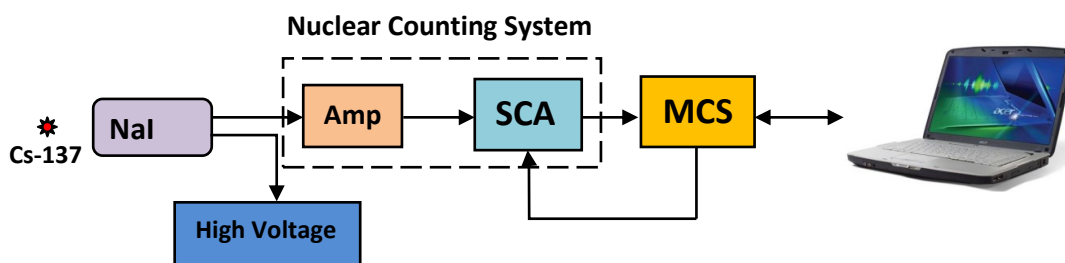
4.4.1 เครื่องมือและอุปกรณ์ทดลอง

1. อุปกรณ์นับแบบหลายช่องที่พัฒนาขึ้น
2. คอมพิวเตอร์โน้ตบุ๊ก 1 ชุด
3. เครื่องวิเคราะห์พลังงานแบบหลายช่อง 1 ชุด

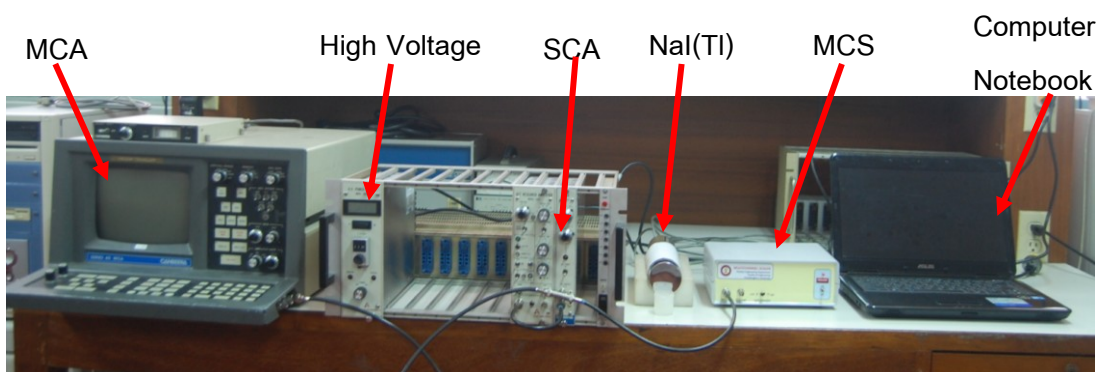
4. ชุดระบบวัดรังสีแกมมามาตรฐาน NIM พร้อมหัววัดเรืองรังสี NaI(Tl) ขนาดผลึกวัด 2" x 2" 1 ชุด
5. ต้นกำเนิดรังสี Cs-137 ความแรง 10 μCi 1 ตัว
6. ต้นกำเนิดรังสี Co-60 ความแรง 5 μCi 1 ตัว

4.4.2 การทดสอบการสแกนกวาดสเปกตรัม

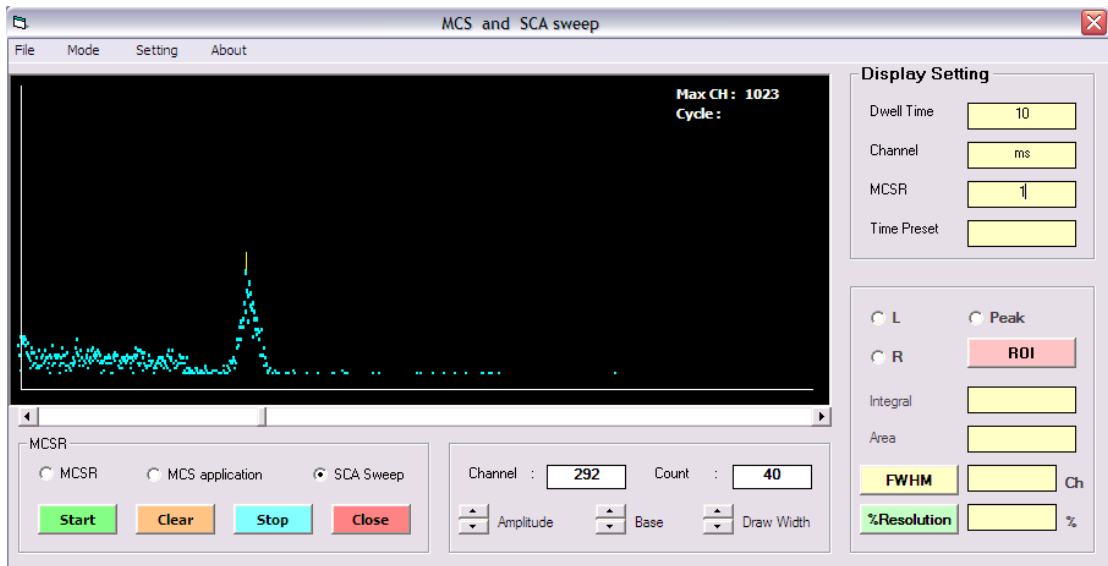
จัดระบบทดสอบตามแผนภาพในภาพที่ 4.8 จากนั้นเลือกจำนวนช่องนับที่ 1024 ช่อง ตั้งจังหวะคาบเวลานับ (Dwell time) ที่ 1ms วน 10 รอบและตั้งเวลานับรังสีที่ 10 s สำหรับ Cs-137 ตั้งคาบจังหวะคาบเวลานับ (Dwell time) ที่ 50 ms วน 10 รอบและตั้งเวลานับรังสีที่ 512 s สำหรับ Co-60 ทำการปรับเทียบระบบวัดรังสีแกมมามาตรฐาน NIM พร้อมหัววัดเรืองรังสี NaI(Tl) ขนาดผลึกวัด 2" x 2" ให้พลังงาน 662 keV ของ Cs-137 อยู่ที่ 3 V และตั้งค่า ΔE ที่ 100 mV จากนั้นทดลองสแกนกวาดสเปกตรัมพลังงานของ Cs-137 และ Co-60 เปรียบเทียบกับผลวิเคราะห์ด้วยเครื่องวิเคราะห์พลังงานแบบหลายช่อง (MCA) ด้วยเงื่อนไขการปรับเทียบเดียวกัน ผลการสแกนกวาดสเปกตรัมแสดงในภาพที่ 4.10 และภาพที่ 4.11 ตามลำดับ



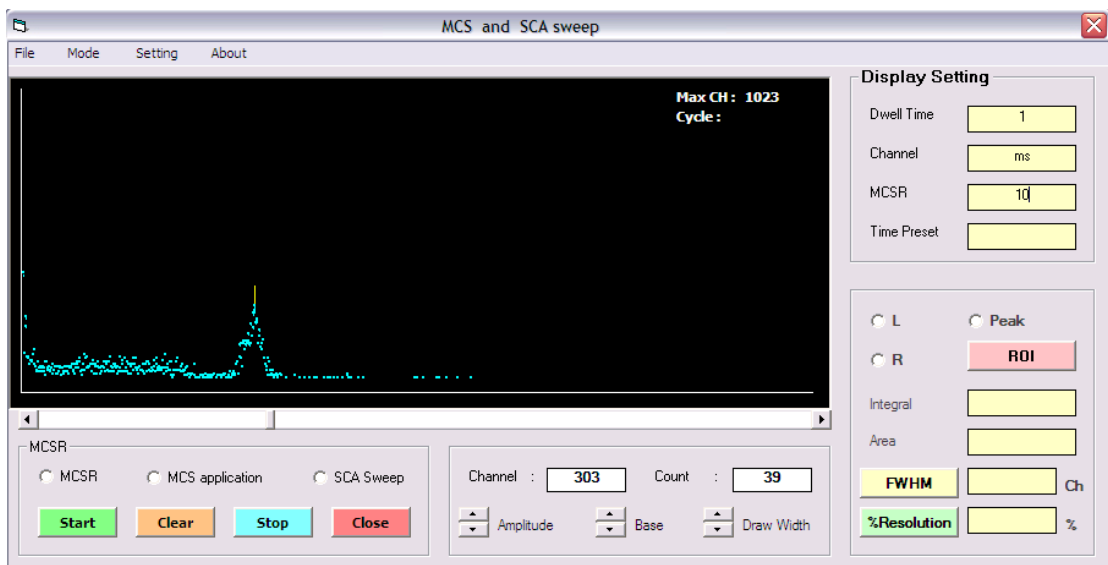
ภาพที่ 4.8 แผนภาพการจัดระบบสแกนกวาดสเปกตรัมด้วยอุปกรณ์นับแบบหลายช่อง



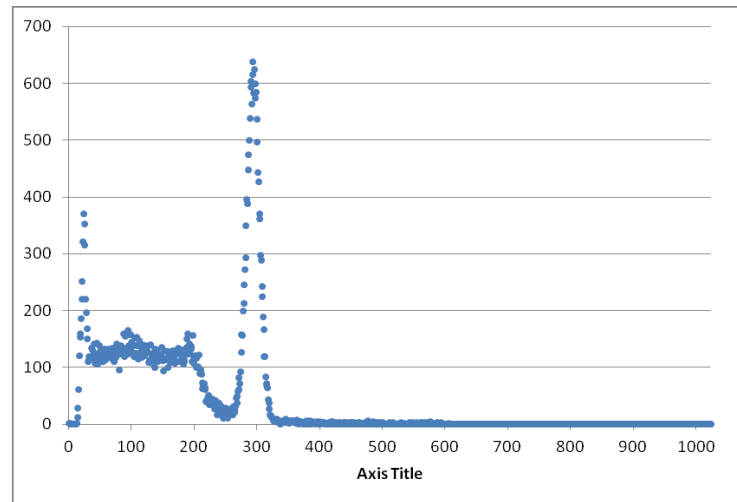
ภาพที่ 4.9 การจัดระบบสแกนกวาดสเปกตรัมด้วยอุปกรณ์นับแบบหลายช่อง



ก. วิเคราะห์ด้วยโหมดสแกนกวาดของ SCA ที่คาบเวลา 10 ms วง 1 รอบ



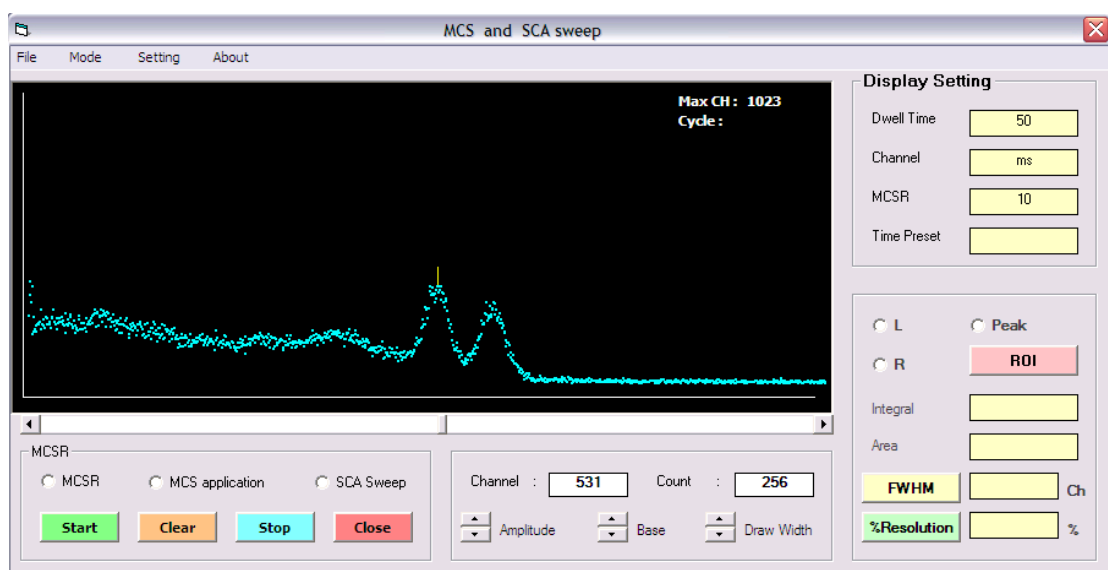
ข. วิเคราะห์ด้วยโหมดสแกนกวาดของ SCA ที่คาบเวลา 1 ms วง 10 รอบ



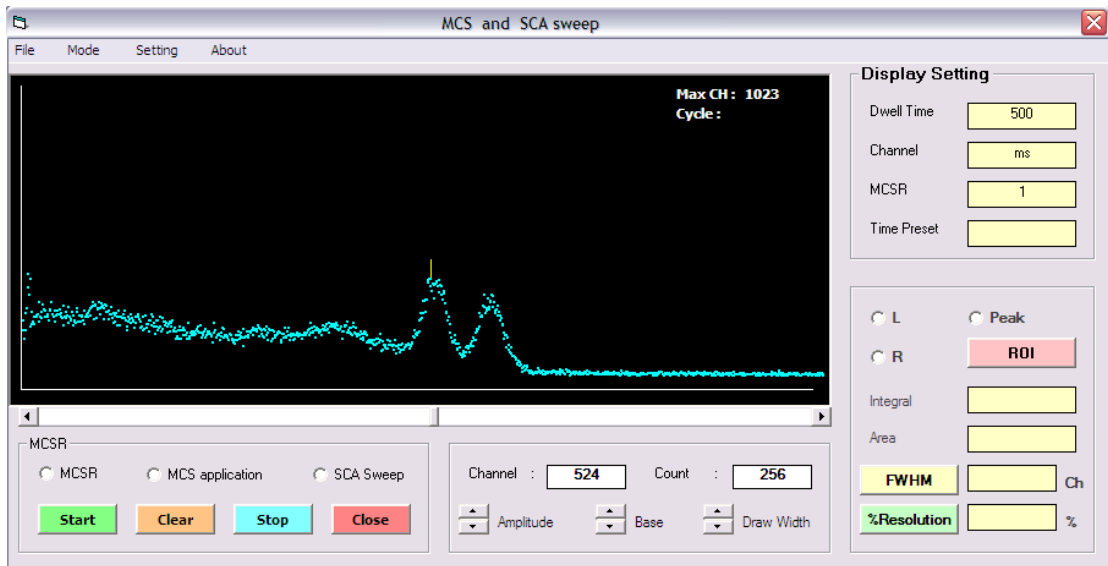
ค. วิเคราะห์ด้วยเครื่องวิเคราะห์พลังงานแบบหลายช่อง (MCA)

ภาพที่ 4.10 เปรียบเทียบผลวิเคราะห์สเปกตรัมพลังงานของ Cs-137

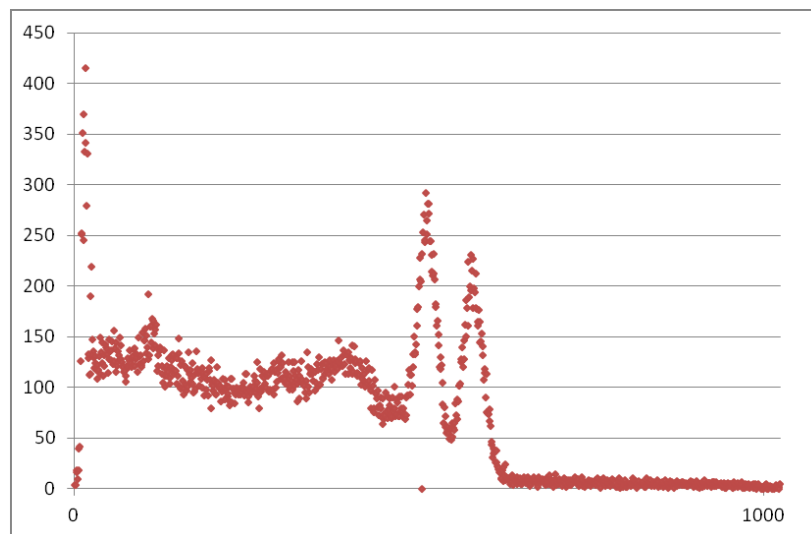
ผลการทดลองพบว่าเมื่อทำการวิเคราะห์ด้วยโหมดสแกนกวาดของ SCA เมื่อตั้งค่าเวลาที่ใช้ในการสแกนกวาดทั้งหมด 10 วินาที โดยทำการทดลองตั้งค่าเวลาที่ 1 ms วง 10 รอบและ 10 ms วง 1 รอบให้ผลการนับรังสีรวมตลอดสเปกตรัม (Entire Spectrum) ใกล้เคียงกัน แต่ผลการนับรังสีรวมตลอดสเปกตรัมเทียบกับเครื่องวิเคราะห์พลังงานแบบหลายช่อง ที่ตั้งเวลาวิเคราะห์ 2 วินาทีจะให้ผลการนับรังสีรวมตลอดสเปกตรัมที่สูงกว่าระบบที่พัฒนาขึ้น โดยระบบที่พัฒนาขึ้นนับรังสีรวมตลอดสเปกตรัมได้น้อยกว่า 90 เปอร์เซ็นต์



ก. วิเคราะห์ด้วยโหมดสแกนกวาดของ SCA ที่คาบเวลา 50 ms วง 10 รอบ



ข. วิเคราะห์ด้วยโหมดสแกนกวาดของ SCA ที่คาบเวลา 500 ms วงน 1 รอบ



ก. วิเคราะห์ด้วยเครื่องวิเคราะห์พลังงานแบบหลายช่อง (MCA)

ภาพที่ 4.11 เปรียบเทียบผลวิเคราะห์สเปกตรัมพลังงานของ Co-60

ผลการทดลองพบว่าเมื่อทำการวิเคราะห์ด้วยโหมดสแกนกวาดของ SCA เมื่อตั้งค่าเวลาที่ใช้ในการสแกนกวาดทั้งหมด 512 วินาที โดยทำการทดลองตั้งคาบเวลาที่ 50 ms วงน 10 รอบและ 500 ms วงน 1 รอบให้ผลการนับรังสีรวมตลอดสเปกตรัมใกล้เคียงกัน แต่ผลการนับรังสีรวมตลอดสเปกตรัมเทียบกับเครื่องวิเคราะห์พลังงานแบบหลายช่อง ตั้งเวลาวิเคราะห์ 2 วินาทีจะผลการนับรังสีรวม

ตลอดสเปกตรัมที่สูงกว่าระบบที่พัฒนาขึ้น โดยระบบที่พัฒนาขึ้นนับรังสีรวมตลอดสเปกตรัมได้น้อยกว่า 90 เปอร์เซ็นต์

4.5 การทดสอบสมรรถนะเปรียบเทียบกับระบบที่มีอยู่เดิม

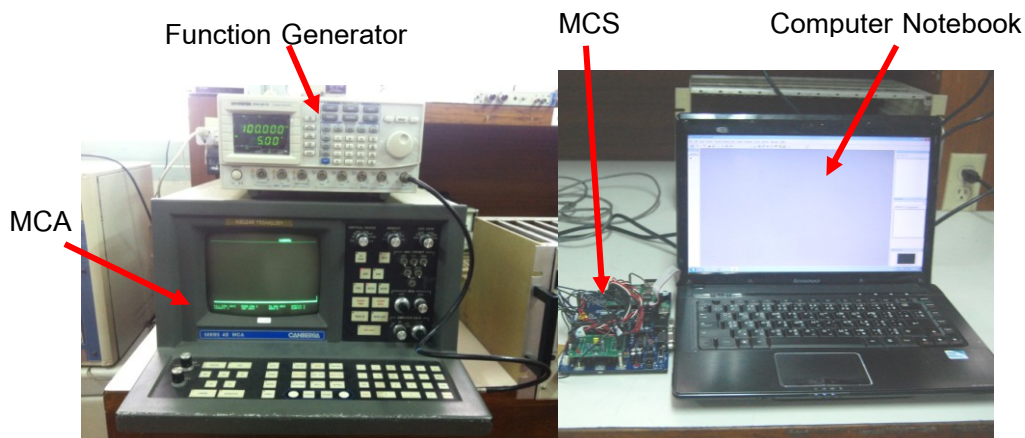
การทดสอบนี้เป็นการทดสอบเพื่อเปรียบเทียบสมรรถนะในโหมดการนับแบบหลายช่องแบบรอบเดียวของระบบที่พัฒนาขึ้นกับโหมดนับแบบหลายช่องที่มีอยู่ในอุปกรณ์วิเคราะห์พลังงานแบบหลายช่อง (MCA) โดยมีรายละเอียดการทดลองดังนี้

4.5.1 เครื่องมือและอุปกรณ์ทดลอง

1. อุปกรณ์นับแบบหลายช่องที่พัฒนาขึ้น
2. คอมพิวเตอร์โน้ตบุ๊ก 1 ชุด
3. เครื่องกำเนิดรูปลักษณ์ของ Gwinstek รุ่น GFG-3015
4. เครื่องวิเคราะห์พลังงานแบบหลายช่อง
5. ชุดระบบวัดรังสีแกมมามาตรฐาน NIM พร้อมหัววัดเรืองรังสี NaI(Tl) ขนาดผลึกวัด 2" x 2" 1 ชุด

4.5.2 การทดสอบเพื่อเปรียบเทียบโหมดนับแบบหลายช่อง

จัดระบบทดสอบตามแผนภาพในภาพที่ 4.12 จากนั้นเลือกจำนวนช่องนับที่ 1024 ช่อง ตั้งจังหวะคาบเวลานับ (Dwell time) ที่ 20 μ s (เป็นค่าต่ำสุดที่เครื่องที่มีตั้งเดิมตั้งได้และเทียบกับเครื่องมือที่พัฒนาขึ้น) ทดสอบนับพัลส์ที่เกิดจากเครื่องกำเนิดสัญญาณโดยแปรเปลี่ยนอัตราพัลส์จาก 100 kcps-300 kcps เปรียบเทียบการนับพัลส์กับโหมดนับแบบหลายช่องที่มีอยู่ในอุปกรณ์วิเคราะห์พลังงานแบบหลายช่อง (MCA) ที่ตั้งเงื่อนไขเดียวกัน ผลการนับพัลส์แสดงในตารางที่ 4.9



ภาพที่ 4.12 แผนภาพการจัดระบบวัดเพื่อเปรียบเทียบโหมคนับแบบหลายช่อง

ตารางที่ 4.9 ผลการนับสัญญาณพัลส์ที่อัตราพัลส์ต่าง ๆ โดยตั้งจังหวะคาบเวลา (Dwell time) ต่ำสุดของระบบ

อัตราพัลส์ (Kcps)	ระบบดั้งเดิม (จำนวนสัญญาณพัลส์รวม)	ระบบที่พัฒนาขึ้น (จำนวนสัญญาณพัลส์รวม)
100.0	2048	2044
200.0	3965	4236
300.0	5786	6344

จากข้อมูลในตารางที่ 4.9 สามารถคำนวณหาค่า เปอร์เซ็นต์ความผิดพลาดของแต่ละช่วงอัตราพัลส์ได้จากสมการที่ (4.3) ได้ผลดังนี้

ที่อัตราพัลส์ 100 kcps ระบบดั้งเดิมมีเปอร์เซ็นต์ความผิดพลาด 0.20% ส่วนระบบที่พัฒนาขึ้นมีความผิดพลาด 0%

ที่อัตราพัลส์ 200 kcps ระบบดั้งเดิมมีเปอร์เซ็นต์ความผิดพลาด 3.01% ส่วนระบบที่พัฒนาขึ้นมีความผิดพลาด 3.62%

ที่อัตราพัลส์ 300 kcps ระบบดั้งเดิมมีเปอร์เซ็นต์ความผิดพลาด 5.64% ส่วนระบบที่พัฒนาขึ้นมีความผิดพลาด 3.46%

หากตั้งที่อัตราพัลส์มากกว่า 400 kcps แล้วระบบดั้งเดิมจะไม่สามารถทำการนับได้ค่าที่ถูกต้องจึงเป็นขีดจำกัดในการเปรียบเทียบที่อัตราพัลส์สูงสุด 300 kcps

4.5.3 การทดสอบเพื่อเปรียบเทียบโหมดนับแบบหลายช่องในการวัดความแรงรังสี

จัดระบบทดสอบตามแผนภาพในภาพที่ 4.3 จากนั้นเลือกจำนวนช่องนับที่ 1024ช่อง ทดสอบนับพัลส์ที่เกิดจากการวัดรังสีแกมมาของ Cs-137 ระบบวัดรังสีแกมมามาตรฐาน NIM พร้อมหัววัด NaI(Tl) ขนาดผลึกวัด 2" x 2" โดยตั้งจังหวะคาบเวลานับ (Dwell time) ที่ 1 ms และ 20 μ s ตามลำดับ ผลการวัดจำนวน 5 ครั้งแสดงดังโปรไฟล์ภาพที่ 4.13 และภาพที่ 4.14 และเปรียบเทียบผลการวัดในตารางที่ 4.10 และ 4.11 ตามลำดับ

ตารางที่ 4.10 ผลการนับพัลส์รวมจากรังสีแกมมาของ Cs-137 ที่ 1024 ช่องที่คาบเวลา 1 ms เทียบกับเครื่องวิเคราะห์พลังงานแบบหลายช่อง

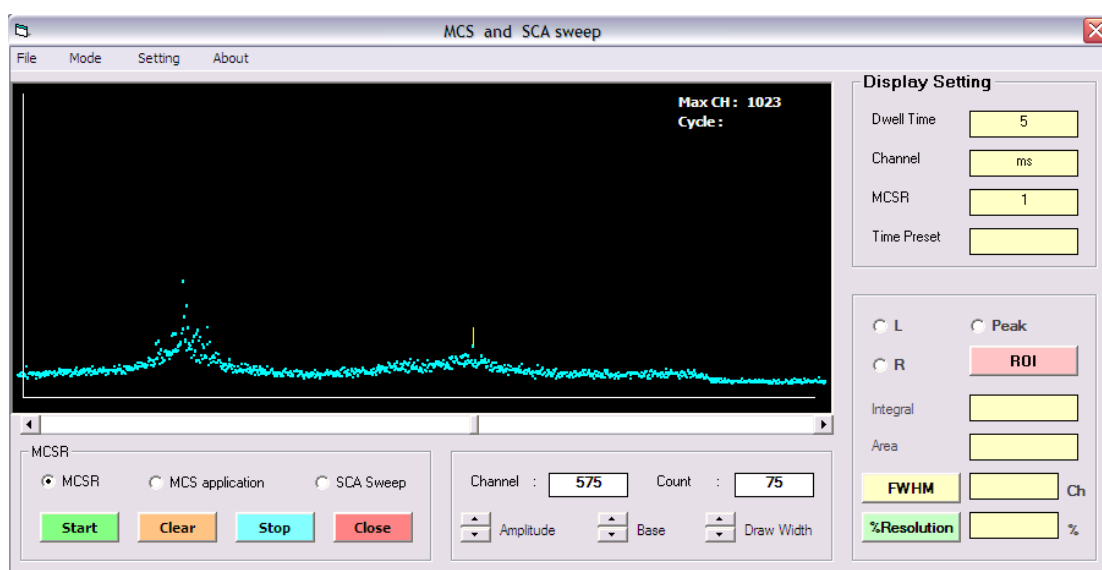
ครั้งที่	เครื่องวิเคราะห์พลังงานแบบหลายช่อง (จำนวนสัญญาณพัลส์รวม)	อุปกรณ์ที่พัฒนาขึ้น (จำนวนพัลส์สัญญาณรวม)
1	8458	8493
2	8402	8501
3	8490	8415
4	8324	8371
5	8580	8564

จากข้อมูลในตาราง 4.10 พบว่าอุปกรณ์ที่พัฒนาขึ้นมีค่านับเฉลี่ย 8469 จำนวนนับ และเครื่องวิเคราะห์พลังงานแบบหลายช่องมีค่านับเฉลี่ย 8451 จำนวนนับ มีผลความแตกต่างจากการนับ 18 จำนวนนับ โดยอุปกรณ์ที่พัฒนาขึ้นสามารถนับได้มากกว่า

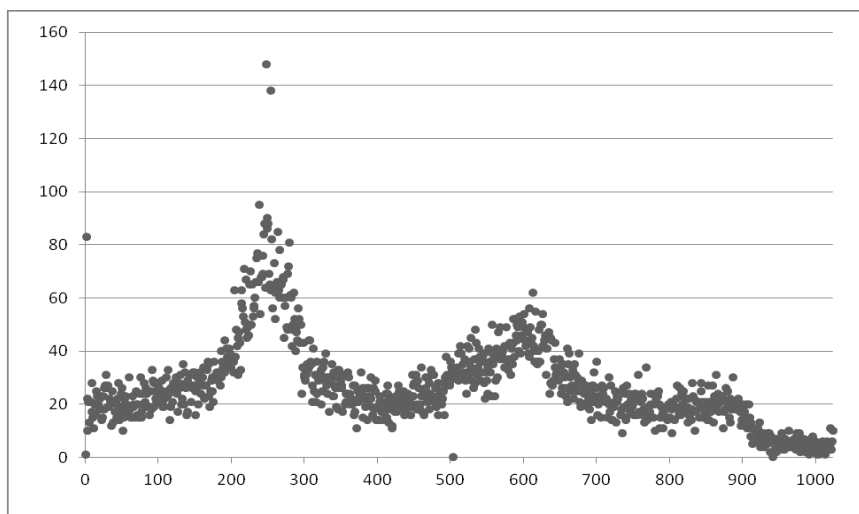
ตารางที่ 4.11 ผลการนับพัลส์รวมจากรังสีแกมมาของ Cs-137 ที่ 1024 ช่องที่คาบเวลา 20 μ s เทียบกับเครื่องวิเคราะห์พลังงานแบบหลายช่อง

ครั้งที่	เครื่องวิเคราะห์พลังงานแบบหลายช่อง (จำนวนสัญญาณพัลส์รวม)	อุปกรณ์ที่พัฒนาขึ้น (จำนวนสัญญาณพัลส์รวม)
1	155	164
2	144	178
3	179	169
4	181	172
5	151	158

จากข้อมูลในตาราง 4.11 พบว่าอุปกรณ์ที่พัฒนาขึ้นมีค่านับเฉลี่ย 168 จำนวนนับ และเครื่องวิเคราะห์พลังงานแบบหลายช่องมีค่านับเฉลี่ย 162 จำนวนนับ มีผลความแตกต่างจากการนับ 6 จำนวนนับโดยอุปกรณ์ที่พัฒนาขึ้นสามารถนับได้มากกว่า ผลเปรียบเทียบลักษณะของโปรไฟล์ที่บันทึกการเปลี่ยนแปลงระดับรังสีจากระบบวัดรังสีตามภาพที่ 4.13 และ 4.14 จะเห็นว่าเหมือนกันทุกประการ โดยค่านับรังสีที่ยอดพีคมีค่าใกล้เคียงกันระหว่างอุปกรณ์ที่พัฒนาขึ้นและเครื่องวิเคราะห์แบบหลายช่อง



ภาพที่ 4.13 โปรไฟล์การนับรังสีที่อัตรานับเปลี่ยนแปลงเมื่อตั้งค่าที่ 5 ms ของอุปกรณ์ที่พัฒนาขึ้น



ภาพที่ 4.14 โปรไฟล์การนับรังสีที่อัตรานับเปลี่ยนแปลงเมื่อตั้งค่าที่ 5 ms ของเครื่องวิเคราะห์พลังงานแบบหลายช่อง

4.5.4 การทดสอบเพื่อเปรียบเทียบโหมดนับแบบหลายช่องแบบวนรอบการนับในการวัดความแรงรังสี

จัดระบบทดสอบตามแผนภาพรูปที่ 4.4 จากนั้นเลือกจำนวนช่องนับที่ 1024 ช่อง ทดสอบนับพัลส์ที่เกิดจากการวัดรังสีแกมมาของ Cs-137 ระบบวัดรังสีแกมมามาตรฐาน NIM พร้อมหัววัด NaI(Tl) ขนาดผลึกวัด 2" x 2" โดยตั้งจังหวะคาบเวลานับ (Dwell time) ที่ 1 ms และ 20 μ s ตามลำดับ ผลการวัดจำนวน 5 ครั้ง และเปรียบเทียบผลการวัดในตารางที่ 4.12 และ 4.13 ตามลำดับ

ตารางที่ 4.12 ผลการนับพัลส์รวมจากรังสีแกมมาของ Cs-137 ที่ 1024 ช่องที่คาบเวลา 1 ms วน 5 รอบเทียบกับเครื่องวิเคราะห์พลังงานแบบหลายช่อง

ครั้งที่	เครื่องวิเคราะห์พลังงานแบบหลายช่อง (จำนวนสัญญาณพัลส์รวม)	อุปกรณ์ที่พัฒนาขึ้น (จำนวนพัลส์สัญญาณรวม)
1	41,810	42,113
2	41,747	42,115
3	41,545	42,249
4	41,940	42,221
5	41,591	42,219

จากข้อมูลในตาราง 4.12 พบว่าอุปกรณ์ที่พัฒนาขึ้นมีค่านับเฉลี่ย 42,183 จำนวนนับ และเครื่องวิเคราะห์พลังงานแบบหลายช่องมีค่านับเฉลี่ย 47,726 จำนวนนับ มีผลความแตกต่างจากการนับ 456 จำนวนนับ โดยอุปกรณ์ที่พัฒนาขึ้นสามารถนับได้มากกว่า

ตารางที่ 4.13 ผลการนับพัลส์รวมจากรังสีแกมมาของ Cs-137 ที่ 1024 ช่องที่คาบเวลา 20 μ s
วน 5 รอบ เทียบกับเครื่องวิเคราะห์พลังงานแบบหลายช่อง

ครั้งที่	เครื่องวิเคราะห์พลังงาน แบบหลายช่อง (จำนวนสัญญาณพัลส์รวม)	อุปกรณ์ที่พัฒนาขึ้น (จำนวนพัลส์สัญญาณรวม)
1	830	853
2	825	848
3	839	902
4	793	897
5	854	845

จากข้อมูลในตาราง 4.13 พบว่าอุปกรณ์ที่พัฒนาขึ้นมีค่านับเฉลี่ย 828 จำนวนนับ และเครื่องวิเคราะห์พลังงานแบบหลายช่องมีค่านับเฉลี่ย 869 จำนวนนับ มีผลความแตกต่างจากการนับ 41 จำนวนนับ โดยอุปกรณ์ที่พัฒนาขึ้นสามารถนับได้มากกว่า

บทที่ 5

สรุปผลและเสนอแนะ

5.1 สรุปผลการวิจัย

อุปกรณ์นับแบบหลายช่องชนิดรับอัตรานับรังสีสูงผ่านพอร์ตยูเอสบีทีได้ทำการพัฒนาขึ้นมีขนาดของเครื่องขนาดกะทัดรัด น้ำหนักไม่มาก สะดวกต่อการเคลื่อนย้ายเพื่อทำการใช้งานภาคสนาม มีความจุของช่องบันทึกจำนวนนับสูงถึง 4096 ช่องนับ สามารถเชื่อมต่อกับคอมพิวเตอร์โน้ตบุ๊กได้ง่าย เพื่อใช้ในการควบคุมการทำงานและแสดงผลโปรไฟล์นับรังสีหรือสเปกตรัมของรังสี โดยผลการทดสอบการทำงานของอุปกรณ์นับแบบหลายช่องที่พัฒนาขึ้นสรุปได้ดังนี้

5.1.1 ผลการพัฒนาระบบได้อุปกรณ์นับแบบหลายช่องที่สามารถนับอัตราพัลส์ของรังสีได้ 15 Mcps จากการนับอัตราพัลส์จากเครื่องกำเนิดสัญญาณของ Gwinstek รุ่น GFG-3015 ซึ่งสามารถกำเนิดอัตราพัลส์ได้มากที่สุดเพียงแค่ 15 Mcps สามารถเลือกช่องบันทึกจำนวนนับพัลส์ได้ตั้งแต่ 1024, 2048 และ 4096 ช่องนับ ตั้งค่าจังหวะคาบเวลา (Dwell time) ได้ตั้งแต่ 16 μ s ถึง 1,000 s ตั้งจำนวนการวนรอบนับได้มากที่สุด 100 รอบ และแต่ละช่องนับสามารถบันทึกจำนวนนับได้ 10^7 -1 counts/channel

5.1.2 การทดสอบการทำงานของระบบในโหมดการนับแบบหลายช่อง (MCS) เมื่อป้อนอัตราพัลส์ที่ 15 Mcps จากเครื่องกำเนิดสัญญาณและจังหวะคาบเวลาต่ำสุดที่ระบบสามารถตั้งได้ (16 μ s) พบว่าผลการนับรวมตลอดโปรไฟล์นับพัลส์มีคลาดเคลื่อนน้อยกว่า 4.23%

5.1.3 การทดสอบการทำงานของระบบในโหมดการนับแบบหลายช่องแบบวนรอบ (MCSR) เมื่อป้อนอัตราพัลส์ที่ 15 Mcps จากเครื่องกำเนิดสัญญาณ ตั้งจังหวะคาบเวลาต่ำสุดที่ระบบสามารถตั้งได้ (16 μ s) และตั้งจำนวนรอบวนนับ 5 รอบ พบว่าผลการนับรวมตลอดโปรไฟล์นับพัลส์มีคลาดเคลื่อนน้อยกว่า 3.83%

5.1.4 การทดสอบเพื่อเปรียบเทียบสมรรถนะในโหมดการนับแบบหลายช่องแบบรอบเดียวของระบบที่พัฒนาขึ้นกับโหมดนับแบบหลายช่องที่มีอยู่ในอุปกรณ์วิเคราะห์พลังงานแบบหลาย

ช่องพบว่าข้อจำกัดของอุปกรณ์ที่มีอยู่ดั้งเดิมสามารถรองรับอัตราพัลส์ได้สูงสุดเพียง 300 kcps ขณะที่ระบบที่พัฒนาขึ้นรองรับอัตราพัลส์ได้สูงถึง 15 Mcps เมื่อเปรียบเทียบผลการนับอัตราพัลส์ 300 kcps ที่จังหวะคาบเวลาต่ำสุดที่ระบบดั้งเดิมตั้งได้ (20 μ s) พบว่าอุปกรณ์ที่พัฒนาขึ้นมีผลการนับรวมตลอดโปรไฟล์คลาดเคลื่อน 3.46% ในขณะที่ระบบดั้งเดิมมีความคลาดเคลื่อน 5.64% โดยอุปกรณ์ที่พัฒนาขึ้นสามารถนับพัลส์ได้มากกว่าระบบดั้งเดิม

5.1.5 ผลการสแกนกวาดสเปกตรัมของ SCA ในอุปกรณ์ที่พัฒนาขึ้น พบว่าไม่สามารถทำงานได้เทียบเท่ากับระบบที่มีอยู่เดิม เนื่องจากการพัฒนาโปรแกรมแสดงผลมีข้อจำกัดในการรับค่าแล้วรอเวลาการแสดงผลก่อนทำการสแกนกวาดอีกครั้ง จึงทำให้วัดปริมาณรังสีได้น้อยกว่าการวิเคราะห์สเปกตรัมด้วยเครื่องวิเคราะห์พลังงานแบบหลายช่องที่มีอยู่เดิม อย่างไรก็ตามผลการวิเคราะห์สเปกตรัมที่ได้มีลักษณะเทียบเคียงกัน แต่โหมดสแกนกวาดร่วมกับอุปกรณ์ที่พัฒนาขึ้นสามารถนับรังสีรวมตลอดสเปกตรัมได้น้อยกว่า 90%

5.1.6 การใช้ FPGA ช่วยลดขนาดของอุปกรณ์ที่พัฒนาขึ้น สามารถทำให้มีขนาดกะทัดรัดสะดวกต่อการนำไปใช้งานภาคสนามและยังสามารถเชื่อมต่อกับคอมพิวเตอร์ในตลับได้งายโดยใช้เทคโนโลยีการเชื่อมต่อแบบพอร์ตยูเอสบีที่มีความสะดวก โดยขนาดของอุปกรณ์ที่พัฒนาขึ้นมีขนาดประมาณ 5" x 7.5" x 5" มีน้ำหนักประมาณ 1 กิโลกรัม ทำงานในโหมดทำงานได้ด้วยตัวเอง (Stand Alone) เมื่อเทียบกับเครื่องมือจากต่างประเทศที่มีอยู่เดิมจึงนับได้ว่าอุปกรณ์ที่พัฒนาขึ้นมีขนาดเล็กกลงกว่ามาก และทำงานในโหมดนับรังสีแบบหลายช่องได้ประสิทธิภาพสูงกว่า

5.2 วิจารณ์ผลการทดลอง

5.2.1 การใช้เทคโนโลยีการออกแบบวงจรถิจิตัลด้วยชิพ FPGA จึงทำให้ตัวฮาร์ดแวร์มีขนาดเล็กลงลดความซับซ้อนของวงจรมาก สามารถนำไปใช้งานร่วมกับการเชื่อมต่อผ่านพอร์ตยูเอสบีได้งายโดยทำงานผ่านโมดูลสำเร็จรูปทั่วไป แต่อาจจะมีข้อจำกัดในบางอย่างเช่น โมดูลของบอร์ดชิพ Cyclone III จำเป็นจะต้องในการจ่ายไฟจำนวน 3 ชุด จึงมีความยุ่งยากในการต่อวงจรและข้อจำกัดในเรื่องการป้อนแรงดันเมื่อเชื่อมต่อกับอุปกรณ์จากภายนอกจะต้องทำการลดแรงดันให้เหลือเพียง 3.3 V ก่อนที่จะป้อนแรงดันให้แก่บอร์ดชิพ Cyclone III

5.2.2 ความเร็วในการเชื่อมต่อของอุปกรณ์ที่พัฒนาขึ้นได้มีความสามารถในการรับ-ส่งข้อมูลได้ปริมาณมากและเร็วโดยใช้การเชื่อมต่อผ่านพอร์ตยูเอสบี แต่เนื่องจากโมดูลเชื่อมต่อผ่าน

พอร์ตยูเอสบีเป็นยูเอสบีเวอร์ชัน 1.1 และใช้ชิพ FT245BM ที่มีบัฟเฟอร์ FIFO ขนาด 384 ไบต์ สำหรับด้านส่ง และใช้เป็นการส่งข้อมูลแบบขนานขนาด 8 บิต ซึ่งข้อมูลที่ส่งออกมาจาก FPGA มีขนาด 24 บิต จึงจำเป็นจะต้องมีการเรียงข้อมูลให้ได้เป็น 8 บิต จำนวน 3 ชุดข้อมูล จึงใช้เวลามากในการส่งข้อมูลออกไปเพื่อประมวลผลบนโปรแกรม Visual Basic และโหมด Timer บนโปรแกรม Visual Basic มีอัตราเร็วมากที่สุดเพียงแค่ว่า 1 ms เท่านั้น รวมทั้งเวลาที่ใช้ในส่วนของฮาร์ดแวร์ของวงจรรายใน FPGA จึงทำให้ในการแสดงผลที่คาบเวลาต่ำในหน่วย μs ไม่สามารถแสดงผลแบบเรียลไทม์ (Real Time) ได้ โดยคาบเวลาต่ำสุดที่สามารถแสดงผลแบบเรียลไทม์ได้คือ 30 ms

5.2.3 สำหรับคาบเวลา (Dwell Time) ต่ำสุดที่ระบบสามารถพัฒนาขึ้นมาได้ คือ 16 μs โดยใช้ความถี่ที่ป้อนให้แก่ระบบคือ 1 MHz เพื่อใช้เป็นตัวหารในการคำนวณหน่วยของคาบเวลา หากว่าใช้ความถี่ที่มากขึ้นจะต้องทำการเปลี่ยนบอร์ดเชื่อมต่อยูเอสบี เนื่องจากบอร์ดยูเอสบีรองรับที่ความถี่ 1MHz

5.3 เสนอแนะ

5.3.1 เนื่องจากเทคโนโลยีการเชื่อมต่อผ่านพอร์ตยูเอสบีที่นำมาใช้เป็นโมดูลสำเร็จรูปที่มีการเชื่อมต่อกับชิพ FT245BM ไว้แล้ว ซึ่งเป็นยูเอสบี 1.1 ไม่ใช่แบบพูลสปีด จึงมีข้อจำกัดในเรื่องของความเร็วที่ใช้ในการรับ-ส่งข้อมูล ซึ่งหากใช้ชิพที่เป็นรุ่นใหม่ที่มีความเร็วสูงมาแทนจะทำให้มีความสามารถในการรับส่งข้อมูลปริมาณมากต่อครั้ง มีความเร็วสูงในการรับ-ส่งข้อมูลลดปัญหาการส่งข้อมูลไปแสดงผล

5.3.2 เนื่องจากได้ทำการเขียนโปรแกรมภาษา Visual Basic โดยใช้โหมด Timer เป็นตัวช่วยในการรับข้อมูลมาแสดงผลจึงทำให้เวลาที่ใช้ประมวลผลช้า จึงควรเขียนโปรแกรมให้เก็บเป็นฐานข้อมูล (Database) ร่วมกับการใช้หน่วยความจำภายนอกเช่น Dual Port RAM แล้วจึงค่อยนำข้อมูลนั้นมาแสดงผลที่เดียว และจะช่วยแก้ปัญหาเรื่องการสแกนกวาดซ้ำได้

5.3.3 หากไม่ทำการใช้บอร์ดเรียนรู้ แต่นำบอร์ดของชิพหลัก Cyclone III มาทำการเชื่อมต่อ โดยออกแบบสายสัญญาณที่สำคัญเพื่อการใช้งานจริง จะทำให้อุปกรณ์ที่พัฒนาขึ้นมีขนาดและน้ำหนักเล็กกว่านี้