

การวิเคราะห์สมรรถนะเครื่องคอมพิวเตอร์แบบหลายซีพียู



นางสาว วิมล เรืองพีระศิริ

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

วิทยานพนธ์นี้เป็นส่วนหนึ่งของการศึกษาคตามหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต

ภาควิชาวิศวกรรมคอมพิวเตอร์

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย


พ.ศ. 2537

ISBN 974-583-626-5

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

I14040260

PERFORMANCE ANALYSIS ON A MULTIPLE-CPU COMPUTER SYSTEM



MISS WIMON RUENGPIRASIRI

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

**A thesis Submitted in Partial Fulfillment of the Requirements
for the Degree of Master of Science
Department of Computer Engineering
Chulalongkorn University**

1994

ISBN 974-583-626-5



หัวข้อวิทยานิพนธ์
โดย
ภาควิชา
อาจารย์ที่ปรึกษา

การวิเคราะห์สมรรถนะเครื่องคอมพิวเตอร์แบบหลายซีพียู
นางสาววิมล เรืองพีระศิริ
วิศวกรรมคอมพิวเตอร์
รองศาสตราจารย์ สมชาย ทยานอง

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้บัณฑิตวิทยาลัยรับเป็น
ส่วนหนึ่งของการศึกษาดำเนินการตามหลักสูตรปริญญาโท

..... คณบดีบัณฑิตวิทยาลัย
(รองศาสตราจารย์ ดร.ถาวร วิสารักษ์)

คณะกรรมการสอบวิทยานิพนธ์

..... ประธานกรรมการ
(รองศาสตราจารย์ เดือน สิ้นสุพันธ์ประทุม)

..... อาจารย์ที่ปรึกษา
(รองศาสตราจารย์ สมชาย ทยานอง)

..... กรรมการ
(รองศาสตราจารย์ มีศรุต ปรากฏการสมุทร)

..... กรรมการ
(อาจารย์ จารุมาศ ปิ่นทอง)



พิมพ์ต้นฉบับบทคัดย่อวิทยานิพนธ์ภายในกรอบสี่เหลี่ยมนี้เพียงหน้าเดียว

วิมล เรื่องพีระศิริ : การวิเคราะห์สมรรถนะเครื่องคอมพิวเตอร์แบบหลายซีพียู
(PERFORMANCE ANALYSIS ON A MULTIPLE-CPU COMPUTER SYSTEM)

อ.ที่ปรึกษา : รองศาสตราจารย์ สมชาย ทานอง, 181 หน้า. ISBN 974-583-626-5

งานวิจัยนี้มีจุดมุ่งหมาย เพื่อออกแบบการวิเคราะห์สมรรถนะ เครื่องคอมพิวเตอร์แบบหลายซีพียู อันเป็นแนวโน้มในอนาคตของเทคโนโลยีด้านนี้ พร้อมทั้งดำเนินการเก็บข้อมูลการทำงาน ของระบบเครื่องดังกล่าว แล้วทำการวิเคราะห์ และปรับเปลี่ยนระบบ เพื่อให้การประมวลผลสิ้นวันเสร็จสิ้นเร็วขึ้น จุดสำคัญของการวิเคราะห์สมรรถนะของระบบคอมพิวเตอร์ข้างต้น คือ การหลีกเลี่ยงภาวะการช่วงชิงและส่งเสริมให้เกิดภาวะการเกิดพร้อมกัน หรือคู่ขนานในทุกระดับขององค์ประกอบ โดยเริ่มจากการจัดการโครงสร้างของระบบ ทั้งด้านฮาร์ดแวร์และซอฟต์แวร์ กรรมวิธีที่ใช้ คือ การสมดุลภาระ ซึ่งคือ ขบวนการในการปรับสมดุล ของระบบในสภาพแวดล้อม ของการประมวลผลรายการเปลี่ยนแปลง การแผ่กระจายภาระต่างๆ ไปตามทุกส่วนของฮาร์ดแวร์ และทรัพยากรต่างๆ ทั้งทั้งระบบ นั่นคือ กระจายการใช้ซีพียูไปตามซีพียู งานแม่เหล็ก และเส้นทางการสื่อสาร นอกจากนี้ ยังต้องสนใจปัจจัยจากงานประยุกต์ระบบตัวเก็บพัก พารามิเตอร์ต่างๆ ในระบบ และการปรับเปลี่ยนฮาร์ดแวร์ จากงานวิจัย ซึ่งใช้วิธีการเฝ้าคุมระบบ พบว่าภาวะคอขวด ของระบบอยู่ที่กิจกรรมงานแม่เหล็ก และหน่วยความจำ ผลการวิจัยสามารถทำให้การประมวลผลเสร็จสิ้น เร็วกว่าเดิมประมาณ 1-2 ชั่วโมง เนื่องจากใช้กรรมวิธี การพาร์ทิชันเพิ่มข้อมูลและปรับขนาดแคชเป็นหลัก อันเป็นการประยุกต์ทฤษฎี การสมดุลภาระ

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา วิศวกรรมคอมพิวเตอร์
สาขาวิชา วิศวกรรมคอมพิวเตอร์
ปีการศึกษา ๒๕๖๖

ลายมือชื่อนิสิต ๑๑๑ ๑๕๖๖๖๖
ลายมือชื่ออาจารย์ที่ปรึกษา
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม

C417858 MAJOR COMPUTER SCIENCE

KEY WORD:

PERFORMANCE ANALYSIS / MULTIPLE-CPU

WIMON RUENGPIRASIRI : PERFORMANCE ANALYSIS ON A MULTIPLE-CPU
COMPUTER SYSTEM. THESIS ADVISOR : ASSO. PROF. SOMCHAI THAYARNYONG,
181 pp. ISBN 974-583-626-5

The objective of this thesis was to design the methodology of performance analysis on the Multiple-CPU system. Which is one of the future trends of this new technology. And to collect the system activities for analyzing and tuning to minimize the batch processing time. The important part of performance analysis is the avoidance of contention and promotion of concurrence (or parallelism) in all levels by system configuration management both hardware and software. A well-known approach is the Load Balancing. The Load Balancing is a method to balance system in a transaction processing environment, spread the workload evenly across all of the hardware and software resource on the system. That is; to distribute CPU, disk and line utilization. Other factors from applications, spooling systems, system parameters and the hardware upgrading must be under consideration. Results from the thesis which used system monitoring method found that the bottleneck of system was disk activity and memory. The results of this thesis could decrease batch processing time 1-2 hours due to partition files and tuning cache that were applied from Load Balancing theory.

ภาควิชา..... วิศวกรรมคอมพิวเตอร์.....

สาขาวิชา..... วิศวกรรมคอมพิวเตอร์.....

ปีการศึกษา..... 2536.....

ลายมือชื่อผู้ผลิต..... วิชา 18071001.....

ลายมือชื่ออาจารย์ที่ปรึกษา.....

ลายมือชื่ออาจารย์ที่ปรึกษาร่วม.....



กิตติกรรมประกาศ

ขอกราบขอบพระคุณ รองศาสตราจารย์ สมชาย ทานอง ที่กรุณาเสียสละเป็นอาจารย์ที่ปรึกษาให้กับผู้วิจัยพร้อมทั้งให้คำแนะนำที่เป็นประโยชน์อย่างยิ่งต่อการวิจัยด้วยดีตลอดมา

ขอกราบขอบพระคุณ รองศาสตราจารย์ เคือน สิ้นชัยนิตย์ประทุม รองศาสตราจารย์ มีพัฒนา ปราการสมุทร และอาจารย์ จารุมาต ปิ่นทอง ที่กรุณาเสียสละเป็นกรรมการ พร้อมทั้งให้คำแนะนำในการเขียนวิทยานิพนธ์และแนวทางการวิจัย

การวิจัยครั้งนี้สำเร็จด้วยดีก็เนื่องจากอาจารย์ท่านต่างๆที่กล่าวข้างต้นและกำลังใจจากเพื่อนร่วมงาน หัวหน้าหน่วยงานของผู้วิจัย และที่ละเว้นจะกล่าวถึงไม่ได้ คือ คุณเฉลิมศักดิ์ ฉัตรดอกไม้ไพร คุณสุภาว วิไลมงคล คุณวชิระนันท์ สีลมัญญ์ และคุณอริยชัย วงศ์พร้อมมูล ผู้เอื้อเฟื้อทางด้านวิชาการ พร้อมทั้ง คุณบุญมา เทศวงทอง คุณจิราพร ศิริภักดิ์ ที่เอื้อเฟื้อในด้านการพิมพ์วิทยานิพนธ์

สุดท้ายนี้ขอกราบขอบพระคุณ บิดา มารดา ที่ให้กำเนิดชีวิตกับผู้วิจัยและเลี้ยงดูด้วยดีตลอดมา จนกระทั่งประสบความสำเร็จทางการศึกษาในครั้งนี้

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย



สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	ง
บทคัดย่อภาษาอังกฤษ.....	จ
กิตติกรรมประกาศ.....	ล
สารบัญตาราง.....	อ
สารบัญภาพ.....	ข
บทที่	
1	บทนำ..... 1
	- ความเป็นมา..... 1
	- แนวความคิดและทฤษฎีที่เกี่ยวข้อง..... 7
	- วัตถุประสงค์..... 13
	- ขอบเขตการวิจัย..... 14
	- ขั้นตอนการวิจัย..... 14
	- ประโยชน์ที่คาดว่าจะได้รับ..... 15
2	สถาปัตยกรรมของระบบคอมพิวเตอร์หลายซีพียู..... 16
	- แนวความคิดและเป้าหมายของการออกแบบระบบเครื่องคอมพิวเตอร์..... 16
	- โครงสร้างระบบฮาร์ดแวร์..... 17
	- ตัวประมวลผลหลายตัวที่เป็นอิสระ..... 17
	- เส้นทางข้อมูลบัสคู่..... 19
	- ตัวควบคุมอุปกรณ์ทางรับเข้าส่งออกคู่..... 19
	- ทางเข้า/ออกคู่และมิราเรอร์คัสก์..... 19
	- หลายแหล่งจ่ายไฟ..... 20
	- คุณลักษณะอื่นๆ..... 20
	- องค์ประกอบของซีพียู..... 21
	- ไอพียู..... 21
	- หน่วยความจำ..... 22
	- ช่องทางรับเข้า-ส่งออก..... 23
	- บัสประสานระหว่างซีพียู..... 23

บทที่

หน้า

- องค์ประกอบอื่นๆ..... 25
- โครงสร้างระบบปฏิบัติการ..... 28
 - ลักษณะทั่วไป..... 28
 - องค์ประกอบหลักของระบบปฏิบัติการ..... 29
 - กระบวนการซึ่งผู้ใช้เรียกใช้ในคำสั่งโปรแกรม..... 29
 - กระบวนการระบบ..... 30
 - ใจกลาง..... 35
 - โครงสร้างข้อมูลระบบ..... 38
- ระบบข้อความ..... 40
- การจัดการหน่วยความจำ..... 43
- สภาพแวดล้อมของกระบวนการ..... 57

- 3 ปัจจัยที่ส่งผลกระทบต่อสมรรถนะระบบคอมพิวเตอร์..... 69
 - โครงแบบของระบบ..... 69
 - บริมภาพของกระบวนการ..... 74
 - พารามิเตอร์ในการสร้างแฟ้มข้อมูล..... 77
 - ขนาดของบล็อกข้อมูลบนแฟ้มจาน..... 80
 - การใช้บีฟเฟอว์..... 83
 - พาร์ทิชั่นนิ่ง..... 84
 - โครงแบบตัวควบคุมจานแม่เหล็ก..... 85
 - ปัจจัยจากอุปกรณ์..... 88

- 4 ขั้นตอนการวิเคราะห์สมรรถนะเครื่องคอมพิวเตอร์แบบหลายผู้ใช้..... 90
 - ลักษณะงาน..... 90
 - ซอฟต์แวร์ที่ใช้..... 90
 - เบส24..... 92
 - เน็ตแบทซ์..... 94
 - เมเซอว์..... 96
 - จีทีเอ..... 98
 - ขั้นตอนการวิเคราะห์สมรรถนะ..... 100

บทที่

	หน้า
- ศึกษาเกี่ยวกับระบบและงานประยุกต์.....	101
- กำจัดปัญหาที่ค้างอยู่.....	108
- เก็บข้อมูลของระบบ.....	109
- การสืบค้นมีมากเกินไปหรือไม่.....	113
- กิจกรรมของงานแม่เหล็กได้สมดุลหรือไม่.....	115
- การปรับสมดุลของกระบวนการงานแม่เหล็ก.....	117
- การตรวจสอบกิจกรรมรับเข้า-ส่งออก.....	117
- การปรับสมดุลกิจกรรมงานแม่เหล็ก.....	121
- กิจกรรมของซีพียูได้สมดุลหรือไม่.....	132
- เวลาตอบสนองน่าพอใจหรือไม่.....	133
- ปัญหาค้างมีอยู่หรือไม่.....	133
- ตัวอย่างโปรแกรมที่ใช้ในการตรวจสอบสมรรถนะ.....	143
- แทคเคิล สเตตัส.....	143
- พีค.....	145
- พัพ ลิสต์พี.....	147
- พัพ ลิสต์แคช.....	148
- คีแน็บ.....	149
- คีคอม.....	151
5 สรุปและข้อเสนอนนะ.....	152
บรรณานุกรม.....	165
ประวัติผู้เขียน.....	166

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญตาราง

ตารางที่		หน้า
3.1	โครงสร้างที่ทำให้เกิดการช่วงชิงค่า.....	73
3.2	แสดงความสัมพันธ์ของปริมาณของกระบวนการในระบบ.....	75
3.3	แสดงผลกระทบของการบีบอัดข้อมูลและดัชนี.....	79
3.4	ผลกระทบของขนาดบล็อกต่อสมรรถนะของระบบคอมพิวเตอร์.....	81
3.5	เปรียบเทียบโครงสร้างแบบ 2 และ 4 ตัวควบคุม.....	86
3.6	แสดงคุณลักษณะของวีพียู.....	87
3.7	แสดงอัตราส่วนสมรรถนะของวีพียูรุ่นต่างๆ.....	87
3.8	คุณลักษณะของจานแม่เหล็กรุ่นต่างๆ.....	89
4.1	การเข้าถึงแฟ้มข้อมูลไว้โครงสร้าง.....	103
4.2	การเข้าถึงแฟ้มข้อมูลมีโครงสร้าง.....	104
4.3	การเข้าถึงแฟ้มข้อมูลมีโครงสร้างโดยการใช้กฎแฉง.....	104
4.4	จำนวนรายการเปลี่ยนแปลงในแต่ละวัน.....	109
4.5	ตารางค่าการสืบค่าแต่ละวีพียู.....	114
4.6	ตัวอย่างสถิติการใช้แฉง.....	120
4.7	การจัดสรรจานแม่เหล็กเข้ากับงานประยุกต์.....	125
4.8	การจัดสรรจานแม่เหล็กแบบ 2 พาร์ทิชั่น.....	127
4.9	แสดงจานแม่เหล็กแต่ละวีพียู.....	130
4.10	แสดงสมรรถนะของจานแม่เหล็ก.....	131
4.11	แสดงสมรรถนะของการใช้แฉง.....	132
4.12	แสดงเวลาในแต่ละขั้นตอนการทำงานสั้นวัน.....	136-140
5.1	แสดงตัวชี้บอกของสมรรถนะขององค์ประกอบต่างๆ.....	153
5.2	ตารางตรวจสอบสมรรถนะ.....	154
5.3	ตารางตรวจสอบปัญหาสมรรถนะและการแก้ไข.....	156

สารบัญภาพ

รูปที่		หน้า
1.1	ระดับของการวิเคราะห์ที่สามารถนะ.....	2
1.2	โครงสร้างของระบบคอมพิวเตอร์ธนาคารออมสิน.....	5
1.3	ขั้นตอนการทำงานประจำวัน.....	6
1.4	ความสัมพันธ์ระหว่างเวลาตอบสนองและบริการ.....	8
1.5	ประเภทของการมาของคำขอใช้บริการ.....	9
1.6	ความสัมพันธ์ระหว่างอัตราประโยชน์กับความขาดดุล.....	10
2.1	องค์ประกอบของโครงสร้างระบบฮาร์ดแวร์.....	18
2.2	ช่องทางนำเข้า-ส่งออก.....	24
2.3	บัลลูนประสานระหว่างซีพียู.....	26
2.4	บล็อกไดอะแกรมของคิวประมวลผล.....	27
2.5	ระบบตรวจจับความผิดพลาดโดยการส่งข้อความ.....	28
2.6	องค์ประกอบของระบบปฏิบัติการเชิงตรรกะ.....	30
2.7	กระบวนการงานประยุกต์ที่เข้าถึงการบริการของระบบ.....	31
2.8	การกระจายของกระบวนการระบบ.....	32
2.9	กระบวนการผู้จัดการหน่วยความจำ.....	33
2.10	กระบวนการเฝ้าคุม.....	34
2.11	การจัดการการขัดจังหวะ.....	36
2.12	การใช้เซมาฟอร์เพื่อการจัดการทรัพยากร.....	37
2.13	การถ่ายโอนข้อความภายในซีพียู.....	38
2.14	โครงสร้างข้อมูลระบบ.....	39
2.15	มาตรฐานการถ่ายโอนข้อความ.....	41
2.16	การถ่ายโอนข้อความที่มีบัฟเฟอร์.....	42
2.17	หน่วยความจำเชิงกายภาพและเลขที่อยู่.....	43
2.18	หน่วยความจำเสมือน.....	45
2.19	หน่วยความจำเชิงตรรกะ.....	47
2.20	การใช้แผนที่.....	48
2.21	ระเบียบแผนที่.....	49
2.22	การแปลงส่ง.....	50
2.23	ตารางเชกเมนต์และตารางหน้าเชกเมนต์.....	51

รูปที่		หน้า
2.24	แผนภาพการจัดการหน่วยความจำ.....	52
2.25	การฝึกพร้อมของหน้าและการสืบค่า.....	54
2.26	ขั้นตอนวิธีในการจัดการหน่วยความจำ.....	55
2.27	ขั้นตอนวิธีของผู้จัดการหน่วยความจำในรอบนาฬิกา.....	56
2.28	องค์ประกอบของกระบวนการ.....	57
2.29	การสร้างกระบวนการ คำเนิการ และการหยุดกระบวนการ.....	59
2.30	การสร้างแฟ้มข้อมูลต้นฉบับ.....	60
2.31	การสร้างหลายกระบวนการ.....	63
2.32	วงจรชีวิตของกระบวนการ.....	64
2.33	กระบวนการคู่.....	66
3.1	โครงแบบที่ไม่ได้สมดุล.....	70
3.2	โครงแบบที่สมดุล.....	71
3.3	โครงแบบที่สมดุลและมีสมรรถนะสูง.....	72
3.4	โครงแบบ 4 ตัวควบคุม.....	85
3.5	แสดงแผนภูมิสมรรถนะของพีซียูที่แตกต่างกัน.....	88
4.1	โครงแบบระบบเบส24.....	91
4.2	โครงแบบของเน็ตเวิร์ก.....	96
4.3	โครงแบบของเมเทอ์.....	97
4.4	โครงแบบของจีพีเอ.....	99
4.5	ขั้นตอนการวิเคราะห์สมรรถนะเครื่องคอมพิวเตอร์แบบหลายพีซียู.....	100
4.6	รายงานแสดงโครงแบบฮาร์ดแวร์.....	101
4.7	โครงแบบของอุปกรณ์ต่างๆ.....	102
4.8	ขั้นตอนการทำงานสัันวัน.....	105-107
4.9	ตัวอย่างการตรวจสอบระดับคัษนี้ของแฟ้ม.....	108
4.10	ตัวอย่างแฟ้มข้อมูลค้อกของการทำงานสัันวัน.....	109
4.11	แผนภูมิแสดงการทำงานของพีซียูใน 1 วัน.....	111-112
4.12	ลักษณะประจำของแฟ้มรายการเปลี่นแปลง.....	123
4.13	โครงแบบจานแม่เหล็กของแฟ้มหลายพาร์ทิตััน.....	126
4.14	รายละเอียดแฟ้มข้อมูลหลายพาร์ทิตััน (CA).....	128
4.15	โครงแบบสำหรับแก้ปัญหาเน้อที่และเข้าถึงแฟ้มเร็วขึ้น.....	129

รูปที่		หน้า
4.16	โครงสร้างของการทำงานสั้นวัน.....	135
4.17	แผนภูมิแสดงการทำงานที่หยุดหลังการปรับเปลี่ยนระบบ.....	141-142
4.18	คำสั่งแทคเคิล สเตตัส.....	143
4.19	คำสั่งพีค.....	145
4.20	คำสั่งหนีลิสต์ฟรี.....	147
4.21	คำสั่งหนีลิสต์แคช.....	148
4.22	คำสั่งคั้นบีบ.....	150
4.23	คำสั่งคี่คอม.....	151



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย