

ระบบการพัฒนา PAL



นางสาววิภา แสงพิสิทธิ

วิทยานิพนธ์เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

พ.ศ. 2537

ISBN 974-584-423-3

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

118223003

PAL Development System

Miss.Wipa Sangpisit

A Thesis Submitted in Partial Fulfillment of the Requirements

for the Degree of Master of Engineering

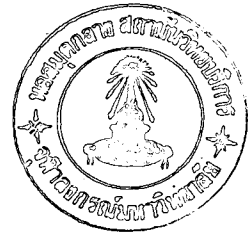
Graduate School

Chulalongkorn University

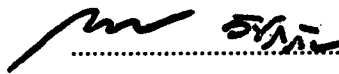
1994

ISBN 974-584-423-3

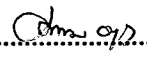
หัวข้อวิทยานิพนธ์      ระบบการพัฒนา PAL  
โดย                              นางสาววิภา แสงพิสิทธิ์  
ภาควิชา                        วิศวกรรมไฟฟ้า  
อาจารย์ที่ปรึกษา         รศ. กฤษดา วิศวธีรานนท์




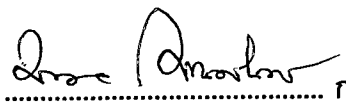
บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้รับวิทยานิพนธ์ฉบับนี้เป็นส่วน  
หนึ่งของการศึกษาตามหลักสูตรปริญญามหาบัณฑิต

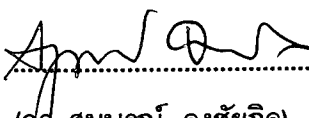
  
..... คณบดีบัณฑิตวิทยาลัย  
(ศาสตราจารย์ ดร. ถาวร วัชรภักย์)

คณะกรรมการสอบวิทยานิพนธ์

  
..... ประธานกรรมการ  
(รองศาสตราจารย์ ดร. โคทม อารียา)

  
..... อาจารย์ที่ปรึกษา  
(รองศาสตราจารย์ กฤษดา วิศวธีรานนท์)

  
..... กรรมการ  
(ศาสตราจารย์ ดร.มงคล เดชนครินทร์)

  
..... กรรมการ  
(ดร. สมบูรณ์ จงชัยกิจ)



## กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จลุล่วงไปได้ด้วยความช่วยเหลืออย่างดียิ่งของ รองศาสตราจารย์ กฤษดา วิศวรธีรานนท์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ และ ดร. สมบูรณ์ จงชัยกิจ ที่ได้ให้คำปรึกษาให้คำแนะนำ ข้อคิดเห็น ตลอดจนจัดหาตำรา ค่าใช้จ่ายในการวิจัยและอุปกรณ์ต่างๆ จึงใคร่ขอกราบขอบพระคุณมา ณ ที่นี้ และเนื่องจากทุนวิจัยครั้งนี้บางส่วนได้รับจากทุนอุดหนุน การวิจัยของบัณฑิตวิทยาลัย จึงขอขอบพระคุณบัณฑิตวิทยาลัยมา ณ ที่นี้ด้วย

ข้าพเจ้าขอขอบพระคุณ ห้องปฏิบัติการระบบวัดคุมทางอุตสาหกรรม (Instrument Laboratory) และห้องปฏิบัติการออกแบบอิเล็กทรอนิกส์ (EDL) ที่เป็นสถานที่ทำวิจัย คุณกิตติคุณ ไพธิวนากุล คุณอมร ตันวรรณรักษ์ คุณสาโรช หว่างนุ่ม คุณอุริช อัชโคสิต และคุณประภาพร เชาวีวิวัฒน์กุล ที่ได้ให้ความช่วยเหลือในการให้คำปรึกษา และช่วยในการพิมพ์วิทยานิพนธ์ และขอขอบคุณน้องๆ ทุกคนที่ช่วยให้กำลังใจมาตลอด

ท้ายนี้ ข้าพเจ้าใคร่ขอขอบพระคุณ บิดา-มารดา และพี่น้องทุกคน ซึ่งให้การสนับสนุน และให้กำลังใจข้าพเจ้าเสมอมาจนสำเร็จการศึกษา

วิภา แสงพิสิทธิ์



## สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	ง
บทคัดย่อภาษาอังกฤษ.....	จ
กิตติกรรมประกาศ.....	ฉ
สารบัญตาราง.....	ญ
สารบัญภาพ.....	ฎ
บทที่ 1 บทนำ	
1.1 ความเบื้องต้น.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	3
1.3 ขอบเขตการวิจัย.....	4
1.4 วิธีวิจัยโดยย่อ.....	4
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	4
บทที่ 2 แนวคิดทฤษฎีและงานวิจัยที่เกี่ยวข้อง	
2.1 บทนำ.....	5
2.2 ทฤษฎีของ PLD.....	6
2.2.1 พื้นฐานของ PLD.....	6
2.2.2 Programmable AND-Fixed OR : การโปรแกรมทางด้านแอนด์.....	8
2.2.2.1 อุปกรณ์ PAL.....	8
2.2.2.2 อุปกรณ์ EPLD.....	14
2.2.2.3 อุปกรณ์ GAL.....	17
2.2.3 Fixed AND-Programmable OR : การโปรแกรมทางด้านออร์.....	17
2.2.3.1 อุปกรณ์ PROM.....	17
2.2.4 Programmable AND-Fixed OR : การโปรแกรมทั้งด้านแอนด์ และด้านออร์.....	20
2.2.4.1 อุปกรณ์ FPLA.....	20

2.3	ซอฟต์แวร์ที่ช่วยพัฒนา PLD (PLD Development Software).....	21
2.4	การพัฒนาเกี่ยวกับ PLD ในปัจจุบัน.....	25
2.4.1	FPGA : The Field Programmable Gate Array.....	25
2.4.2	การพัฒนาเครื่องโปรแกรม PAL (PAL Programmer).....	27
บทที่ 3 หลักการทำงานของเครื่องโปรแกรม PAL ที่ออกแบบขึ้น		
3.1	ข้อกำหนดรายละเอียดของเครื่องโปรแกรม PAL ที่ออกแบบ.....	29
3.2	แนวคิดในการออกแบบ.....	30
3.3	การออกแบบระบบเป็นระดับบล็อก.....	30
3.2.1	โครงสร้างทางฮาร์ดแวร์.....	30
3.2.2	โครงสร้างทางซอฟต์แวร์.....	32
บทที่ 4 การทำงานของฮาร์ดแวร์		
4.1	วงจรอินเตอร์เฟซระหว่างคอมพิวเตอร์.....	37
4.2	วงจรไอโอพอร์ต พีซี8255.....	38
4.3	วงจรควบคุมขาของการโปรแกรม PAL.....	40
4.3.1	วงจร On-Off Transistor Switches.....	40
4.3.2	ส่วนที่เป็นเด้ารับ 40 ขา แบบดิป.....	42
4.4	วงจรจ่ายระดับแรงดันหลายระดับ.....	43
4.5.1	วงจรทระดับแรงดัน.....	43
4.5.2	วงจรสร้างระดับแรงดันแบบปรับค่าได้.....	45
4.6	วงจรรวมทั้งหมด.....	47
บทที่ 5 การทำงานของซอฟต์แวร์		
5.1	การออกแบบระบบของซอฟต์แวร์.....	48
5.1.1	โปรแกรมในส่วนที่เกี่ยวข้องกับอุปกรณ์.....	48
5.1.1.1	โปรแกรมโมดูลการโปรแกรม (Program).....	48
5.1.1.2	โปรแกรมโมดูลการทวนสอบ (Verify).....	63
5.1.1.3	โปรแกรมโมดูลการอ่าน (Read).....	67
5.1.1.4	โปรแกรมโมดูลการตรวจสอบแบลงก์ (Blank Check).....	69
5.1.1.5	โปรแกรมโมดูลการป้องกันการเลียนแบบ (Security).....	70
5.1.2	การติดต่อกับผู้ใช้โดยผ่านทางหน้าจอ (Menu Driven).....	71

บทที่ 6 การสร้างเครื่องต้นแบบ และทดสอบการทำงาน	
6.1 การสร้างเครื่องต้นแบบ.....	79
6.2 การทดสอบเครื่องต้นแบบ.....	81
6.2.1 การทดสอบฮาร์ดแวร์.....	81
6.2.2 การทดสอบซอฟต์แวร์.....	83
บทที่ 7 ข้อสรุปและเสนอแนะ	
7.1 ข้อสรุปในการวิจัย.....	93
7.2 ข้อเสนอแนะ.....	94
รายการอ้างอิง.....	95
ภาคผนวก.....	97
คู่มือการใช้งาน.....	98
ประวัติผู้เขียน.....	103

## สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดง PLD Compilers ที่ใช้บนเครื่องคอมพิวเตอร์ IBM Compatible.....	23
ตารางที่ 2.2 เปรียบเทียบเครื่องโปรแกรม PLD ของแต่ละบริษัทผู้ผลิต.....	28
ตารางที่ 5.1 เป็นค่าพารามิเตอร์ต่างๆ ที่ใช้ในการโปรแกรมของบริษัท AMD.....	52
ตารางที่ 5.2 แสดงค่าพารามิเตอร์ต่างๆ ที่ใช้ในการโปรแกรมของบริษัท MMI และ NS...	53
ตารางที่ 5.3 แสดงการบ่อนค่าตำแหน่งที่ต้องการด้วยค่าแรงดันต่างๆ ของ PAL แบบ 20 ขา.....	54
ตารางที่ 5.4 แสดงการบ่อนค่าตำแหน่งที่ต้องการด้วยค่าแรงดันต่างๆ ของ PAL แบบ 24 ขา.....	55
ตารางที่ 5.5 แสดงค่าพารามิเตอร์ของตารางที่ใช้ในการส่งค่าเพื่อเลือกตำแหน่งของ PAL 20 ขา เบอร์ 16L8, 16R4, 16R6 etc. ....	58
ตารางที่ 5.6 แสดงค่าพารามิเตอร์ของตารางที่ใช้ในการส่งค่าเพื่อเลือกตำแหน่งของ PAL 24 ขา เบอร์ 20L10 .....	59
ตารางที่ 5.7 แสดงค่าพารามิเตอร์ของตารางที่ใช้ในการส่งค่าเพื่อเลือกตำแหน่งของ PAL 24 ขา เบอร์ 20L8, 20R4, 20R6 etc. ....	60



รูปที่ 2.17 แสดงโครงสร้างภายในของ FPGA.....	27
รูปที่ 3.1 แสดงแผนภาพบล็อกของโครงสร้างทางฮาร์ดแวร์.....	31
รูปที่ 3.2 แสดงแผนภาพบล็อกของโครงสร้างทางซอฟต์แวร์.....	32
รูปที่ 4.1 แสดงแผนภาพรวมของวงจรทั้งหมด.....	36
รูปที่ 4.2 แสดงวงจรอินเตอร์เฟซ.....	37
รูปที่ 4.3 แสดงรูปดิพลวิทซ์ที่เซตค่าตำแหน่งที่จะใช้งาน.....	38
รูปที่ 4.4 แสดงรูปลักษณะขาของไอซี 8255.....	39
รูปที่ 4.5 แสดงตำแหน่งไอโอแมป (I/O Address Map).....	39
รูปที่ 4.6 แสดงรูปวงจร On-Off Transistor Switches.....	41
รูปที่ 4.6 แสดงรูปโมดูลของชอกเกตที่ใช้แบบดิป.....	42
รูปที่ 4.7 แสดงรูปของ Package Module ในแบบที่เป็น SMD (Surface Mount Devices).....	43
รูปที่ 4.8 แสดงวงจรทบระดับแรงดัน (Boost Circuit).....	44
รูปที่ 4.9 แสดงรูปวงจรการสร้างระดับแรงดันโดยใช้วงจรสร้างระดับแรงดัน.....	46
รูปที่ 4.10 แสดงวงจรรวมทั้งหมดของเครื่องโปรแกรม PAL.....	47
รูปที่ 5.1 แสดงรูปคลื่นของการโปรแกรม พร้อมทั้งตารางกำหนดค่าที่ จะใช้โปรแกรมของบริษัท AMD.....	49
รูปที่ 5.2 แสดงรูปคลื่นของการโปรแกรมของบริษัท MMI และ NS.....	50
รูปที่ 5.3 แสดงโครงร่างขาของ PAL แบบ 20 ขา ที่ใช้ในการโปรแกรม.....	51
รูปที่ 5.4 แสดงรูป Layout ขาของ PAL แบบ 24 ขา ที่ใช้ในการทำโปรแกรม.....	52
รูปที่ 5.5 แสดงแผนภาพบล็อกของโมดูลการทำโปรแกรม.....	57
รูปที่ 5.6 แสดงแผนภาพบล็อกของโมดูลการทำทวนสอบ.....	65
รูปที่ 5.7 แสดงผังงานของโปรแกรมโมดูลการทำทวนสอบ.....	67
รูปที่ 5.8 แสดงแผนภาพบล็อกของโมดูลการอ่าน.....	68
รูปที่ 5.9 แสดงผังงานของโปรแกรมโมดูลการตรวจสอบแบลงก์ (Blank Check).....	70
รูปที่ 5.10 แสดงรูปคลื่นของการป้องกันการเลียนแบบ.....	71
รูปที่ 5.11 แสดงหน้าจอที่ติดต่อกับผู้ใช้ (User Interface).....	71
รูปที่ 5.12 แสดงผังงานการทำงานของเมนู (Menu Driven).....	73
รูปที่ 5.13 แสดงผังงานฟังก์ชันการทำงานของ "Load".....	74

รูปที่ 5.14 แสดงผังงานการทำงานของฟังก์ชัน “Save”.....	75
รูปที่ 5.15 แสดงผังงานการทำงานของฟังก์ชัน “Directory”.....	76
รูปที่ 5.16 แสดงผังงานการทำงานของฟังก์ชัน “Os Shell”.....	77
รูปที่ 5.17 แสดงผังงานการทำงานของฟังก์ชัน “Exit”.....	78
รูปที่ 6.1 แสดงการต่อเครื่องต้นแบบเครื่องโปรแกรม PAL กับระบบคอมพิวเตอร์.....	80
รูปที่ 6.2 แสดงแผ่นวงจรพิมพ์ของบอร์ดในส่วนวงจรอินเทอร์เฟซ.....	80
รูปที่ 6.3 แสดงแผ่นวงจรพิมพ์ของบอร์ดรวมในส่วนวงจรเครื่องโปรแกรม PAL.....	81
รูปที่ 6.4 แสดงการต่อบอร์ดของเครื่องโปรแกรม กับการ์ดอินเทอร์เฟซ.....	82
รูปที่ 6.5 (ก) แสดงรูปหน้าจอที่ติดต่อกับผู้ใช้ เมื่อเรียกใช้โปรแกรม.....	83
รูปที่ 6.5 (ข) แสดงเมนู “File”.....	84
รูปที่ 6.5 (ค) แสดงเมนู “Buffer”.....	84
รูปที่ 6.5 (ง) แสดงเมนู “Chip”.....	85
รูปที่ 6.5 (จ) แสดงเมนู “Set”.....	85
รูปที่ 6.6 แสดงการออกแบบเป็นระบบการพัฒนา PAL.....	86
รูปที่ 6.7 แสดงการเขียนสเตตแมชีนของการออกแบบวงจรนับ 0 ถึง F.....	87
รูปที่ 6.8 แสดงแผนภาพของการเขียนแฟ้มอินพุตของโปรแกรม PALASM2.....	88
รูปที่ 6.8 (ต่อ) แสดงแผนภาพของการเขียนแฟ้มอินพุตของโปรแกรม PALASM2.....	89
รูปที่ 6.8 (ต่อ) แสดงแผนภาพของการเขียนแฟ้มอินพุตของโปรแกรม PALASM2.....	90
รูปที่ 6.8ข แสดงแฟ้มข้อมูล HEXCNT.JED.....	91
รูปที่ ๗.1 แสดงเมนูหลักของเครื่องโปรแกรม.....	99