

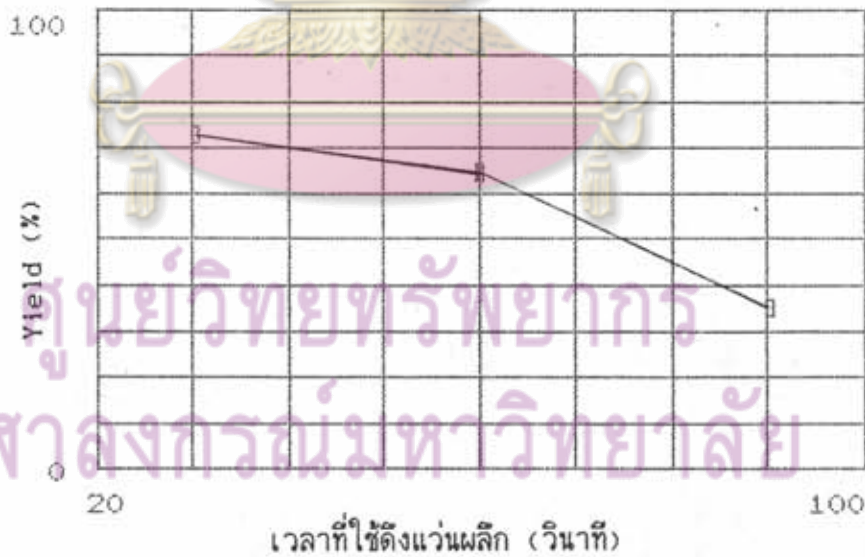


บทที่ 7

ผลการทดลองและวิเคราะห์ผลการทดลอง

7.1 ผลการทดลองการศึกษาอัตราเร็วในการลดอุณหภูมิของแวนแดลิกหลังทำเกตออกไซด์ต่อคุณภาพของเกตออกไซด์

จากการวัดและวิเคราะห์ลักษณะสมบัติของตัวเก็บประจุโมสที่ผลิตขึ้นพบว่า แวนแดลิกที่ถูกลดอุณหภูมิหลังจากทำเกตออกไซด์อย่างรวดเร็ว จะมีตัวเก็บประจุโมสที่มีลักษณะสมบัติมีความหนาของเกตออกไซด์ประมาณ 1000 Å และมีความหนาแน่นของ Interface state ต่ำประมาณ  $6.3 \times 10^{11} \text{ cm}^{-2}$  อยู่มากกว่าแวนแดลิกที่ถูกลดอุณหภูมิลงอย่างช้า ๆ ดังแสดงในรูปที่ 7.1 ซึ่งเป็นกราฟแสดงความสัมพันธ์ระหว่างเปอร์เซ็นต์ของตัวเก็บประจุโมสที่มีลักษณะสมบัติดีและความหนาแน่นของ Interface state ต่ำ กับเวลาที่ใช้ในการดึงแวนแดลิกออกจากเตาออกซิเดชัน



รูปที่ 7.1 ความสัมพันธ์ระหว่างเปอร์เซ็นต์จำนวนตัวเก็บประจุโมสที่มีคุณภาพดีกับเวลาที่ใช้ในการดึงแวนแดลิกออกจากเตาออกซิเดชันหลังทำเกตออกไซด์

ซึ่งข้อมูลนี้ได้จากการวัดตัวเก็บประจุอนุสมบนแวนเพลิก 3 ชั้น (ที่มีเงื่อนไขเวลาในการดึงแวนเพลิกออกจากเตาหลังการทำเกตออกไซด์ต่างกัน) ชั้นละ 48 ตัว อัตราเร็วในการลดอุณหภูมิของแวนเพลิกหลังการทำเกตออกไซด์นี้จะไม่ส่งผลต่อความหนาแน่นของ Interface state และค่าแรงดันแถบราบของตัวเก็บประจุอนุสมที่มีลักษณะสมบัติดี ตัวอย่างของลักษณะสมบัติและผลการวิเคราะห์ผลการทดลองของตัวเก็บประจุอนุสมที่ดีและไม่ดีแสดงดังในรูป 7.2 และ 7.3 ตามลำดับ

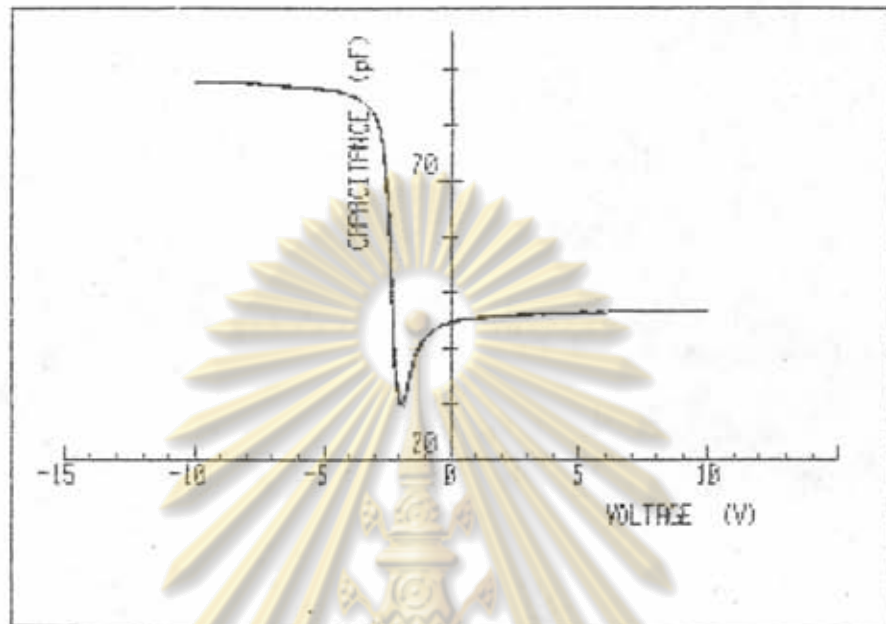
สาเหตุที่การลดอุณหภูมิของแวนเพลิกหลังจากการทำเกตออกไซด์ลงอย่างรวดเร็ว ทำให้มีจำนวนของตัวเก็บประจุอนุสมที่มีลักษณะสมบัติดีและความหนาแน่นของ Interface state ต่ำมากชิ้นนั้น เป็นเพราะถ้าลดอุณหภูมิของแวนเพลิกจากอุณหภูมิในการทำออกซิเดชัน ( $1000^{\circ}\text{C}$ ) ลงอย่างรวดเร็ว จะทำให้การเกิดชั้นออกไซด์ที่อุณหภูมิต่ำกว่า  $1000^{\circ}\text{C}$  ในขณะที่ดึงแวนเพลิกออกจากเตามีน้อย จึงทำให้ปริมาณของ Oxide fixed charge และ Interface trap บริเวณรอยต่อระหว่างซิลิกอนและซิลิกอนไดออกไซด์ต่ำ (28) แต่ถ้าลดอุณหภูมิของแวนเพลิกลงอย่างช้า ๆ จะทำให้การเกิดชั้นออกไซด์ที่อุณหภูมิต่ำกว่า  $1000^{\circ}\text{C}$  มีมาก ดังนั้นปริมาณของ Oxide fixed charge และ Interface trap บริเวณรอยต่อซิลิกอนและซิลิกอนไดออกไซด์จะสูง (28)

จากการวัดลักษณะสมบัติความจุไฟฟ้า-แรงดันของตัวเก็บประจุอนุสมที่มีความถี่สูงพบว่า ลักษณะสมบัติของตัวเก็บประจุอนุสม ซึ่งมีคุณภาพดีที่ผลิตขึ้นทั้งหมด แสดงพฤติกรรมดังแสดงในรูปที่ 7.2 กล่าวคือ ค่าความจุไฟฟ้าของตัวเก็บประจุอนุสมในย่าน Inversion มีค่าสูงกว่าค่า  $C_{\text{min}}$  แม้ว่าความถี่ที่ใช้วัดจะเป็น 100 kHz ลักษณะสมบัติความจุไฟฟ้า-แรงดันในลักษณะนี้เกิดขึ้นเช่นเดียวกัน เมื่อทำการวัดลักษณะสมบัติความจุไฟฟ้า-แรงดันด้วยเครื่องมือวัดค่าความจุไฟฟ้า ยี่ห้อ Boonton รุ่น 72BD ที่ความถี่ 1 MHz ดังแสดงในรูปที่ 7.4 ซึ่งเป็นลักษณะสมบัติความจุไฟฟ้า-แรงดันที่วัดจากตัวเก็บประจุอนุสมตัวเดียวกับในรูปที่ 7.2

สาเหตุที่ลักษณะสมบัติความจุไฟฟ้า-แรงดันของตัวเก็บประจุอนุสมมีลักษณะดังกล่าวนี้นั้น เนื่องจากลักษณะโครงสร้างของตัวเก็บประจุอนุสมที่ผลิตขึ้นถูกล้อมรอบด้วย Field oxide เพื่อทำหน้าที่แยกอุปกรณ์ต่าง ๆ บนแวนเพลิกออกจากกัน Field oxide นี้ถูกผลิตขึ้นด้วยกระบวนการ Wet oxidation จึงทำให้คุณภาพของออกไซด์ที่ได้ไม่ดีเท่ากับเกตออกไซด์ คือมีจำนวน Oxide fixed charge และ Interface trap ภายในเนื้อออกไซด์มาก เนื่องจากแวนเพลิกที่ใช้ใน

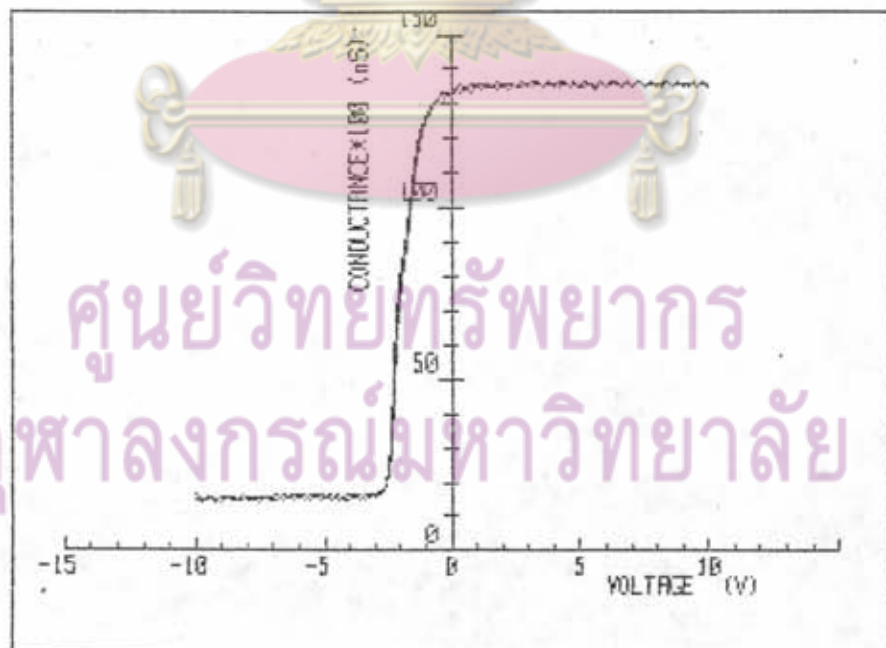
## C-V CHARACTERISTICS

Measured at 100 kHz



## G-V CHARACTERISTICS

Measured at 100 kHz



รูปที่ 7.2 ลักษณะสมบัติและผลการวิเคราะห์ผลการทดลองของตัวเก็บประจุโมสที่ดี



THE IMPORTANT PARAMETER OF MOS CAP.

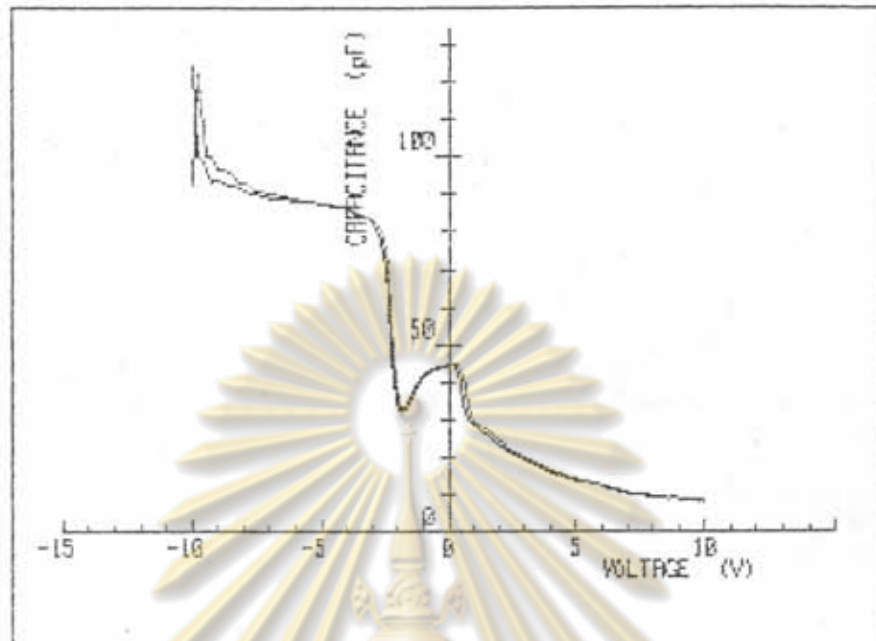
Type of the sample substrate is	P-type.	
Maximum capacitance, $C_{max}$ or $C_{ox}$ , is	86.25	pF
Minimum capacitance, $C_{min}$ , is	27	pF
Relative permittivity of gate oxide is	3.9	
Gate area is	.0025	cm <sup>2</sup>
Oxide layer thickness is	1000.88695652	angst.
Relative permittivity of substrate is	11.7	
Doping concentration is	1.80062241351E+15	/cm <sup>3</sup>
Silicon surface capacitance per unit area at flatband is	107531.661629	pF/cm <sup>2</sup>
Silicon surface capacitance at flatband is	268.829154073	pF
Flatband capacitance is	65.2995656682	pF
Flatband voltage is	-2.34550010232	V
Vacuum work function of gate metal is	4.2	V
Work function difference is	.53	V
Interfacial state density is	6.19255640012E+11	/cm <sup>2</sup>

ศูนย์วิจัยทรัพยากร  
จุฬาลงกรณ์มหาวิทยาลัย

รูปที่ 7.2 (ต่อ)

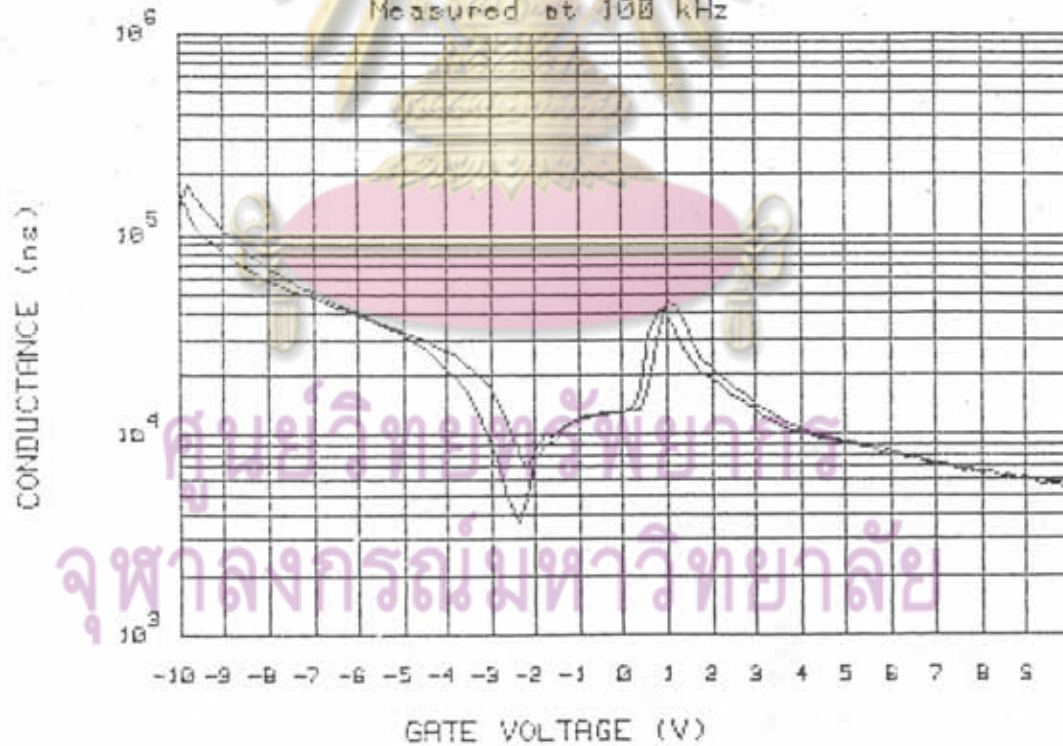
## C-V CHARACTERISTICS

Measured at 100 kHz



## G-V CHARACTERISTICS

Measured at 100 kHz



รูปที่ 7.3 ลักษณะสมบัติและผลการวิเคราะห์ผลการทดลองของตัวเก็บประจุโมลที่ไม่ดี

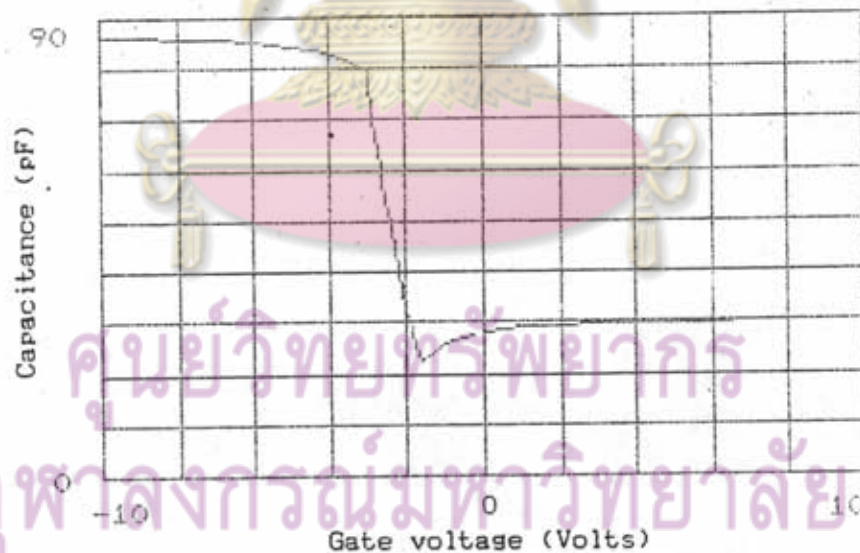
THE IMPORTANT PARAMETER OF MDS CAP.

Type of the sample substrate is P-type.		
Maximum capacitance, Cmax or Cox, is	121.84	pF
Minimum capacitance, Cmin, is	8.46	pF
Relative permittivity of gate oxide is	3.9	
Gate area is	.0025	cm2
Oxide layer thickness is	708.523473408	angst.
Relative permittivity of substrate is	11.7	
Doping concentration is	6.95343907932E+13	/cm3
Silicon surface capacitance per unit area at flatband is	21131.2339335	pF/cm2
Silicon surface capacitance at flatband is	52.8280848339	pF
Flatband capacitance is	36.8503144824	pF
Flatband voltage is	-1.97928197365	V
Vacuum work function of gate metal is	4.2	V
Work function difference is	.53	V
Interfacial state density is	7.63373072834E+11	/cm2

รูปที่ 7.3 (ต่อ)



การผลิตทำด้วยสารกึ่งตัวนำชนิด P ดังนั้นประจุไฟฟ้าภายใน Field oxide ซึ่งเป็นประจุไฟฟ้าบวกจึงดึงดูดพาหะข้างน้อย (อิเล็กตรอน) ขึ้นมาที่ผิวของสารกึ่งตัวนำ ทำให้เกิดชั้นอินเวอร์ชันขึ้นแม้ว่าไม่มีการป้อนแรงดันไบอัสให้แก่ Field oxide ชั้นอินเวอร์ชันภายใต้ Field oxide นี้จะเป็นทางผ่านให้แก่กระแสอิเล็กตรอน ซึ่งมีการรั่วไหลมาจาก Back contact บริเวณขอบของแวนผลึก การรั่วไหลที่บริเวณขอบของแวนผลึกนี้เกิดขึ้นเนื่องมาจากการเกิดชั้นออกไซด์บางๆ (โดยธรรมชาติ) ที่บริเวณขอบของแวนผลึก และความชื้นที่อยู่บนแวนผลึกทำให้เกิดชั้นอินเวอร์ชันขึ้นบริเวณขอบของแวนผลึก ซึ่งจะทำให้อิเล็กตรอนสามารถวิ่งจาก Back Contact มายังผิวด้านบนของแวนผลึกโดยผ่านชั้นอินเวอร์ชันนี้ได้ กระแสอิเล็กตรอนนี้จึงไหลผ่านชั้นอินเวอร์ชันภายใต้ Field oxide และเข้าไปในชั้นอินเวอร์ชันภายใต้เกตขณะไบอัสเกตในย่านอินเวอร์ชันได้ จึงทำให้ในขณะที่มีการไบอัสเกตในย่านอินเวอร์ชันที่ความถี่สูง มีจำนวนพาหะข้างน้อยในชั้นอินเวอร์ชันมากกว่าที่ควรจะเป็นซึ่งเกิดจาก Recombination และ Generation ภายในย่านปลอดพาหะเพียงอย่างเดียว ดังนั้นค่าความจุไฟฟ้าที่ผิวของสารกึ่งตัวนำจึงมีค่ามากกว่าค่า  $C_{sm1n}$  จึงทำให้ค่าความจุไฟฟ้าของตัวเก็บประจุมีค่าสูงขึ้นด้วย



รูปที่ 7.4 ลักษณะสมบัติความจุไฟฟ้า-แรงดันวัดที่ความถี่ 1.0 MHz

## 7.2 ผลการทดลองการศึกษาเงื่อนไขของเวลาที่ใช้ในการแพร่ซึมฟลักสารเจือปนฟอสฟอรัสต่อความลึกของหัวต่อ

จากการวัดค่าความต้านทานของตัวต้านทานแพร่ซึมบนแวนผลึก 4 ชั้น โดยแวนผลึกทั้งหมดใช้เงื่อนไขในการผลิตเหมือนกับที่ใช้ในการศึกษาการผลิตตัวเก็บประจุของแวนผลึกที่พบว่า มีตัวเก็บประจุที่มีคุณภาพดีมากที่สุด และนำค่าความต้านทานที่วัดได้ไปคำนวณหาค่าความลึกของหัวต่อ ตามความสัมพันธ์ในสมการที่ (5.18) และ (5.19) ผลของการวัดค่าความต้านทานของตัวต้านทานแพร่ซึมบนแวนผลึกแต่ละชั้นที่มีเวลาในการแพร่ซึมฟลักต่างกันแวนผลึกละ 48 ตัว แสดงไว้ในตารางที่ 7.1

ตารางที่ 7.1

ผลการศึกษาเงื่อนไขเวลาในการแพร่ซึมฟลักสารเจือปนฟอสฟอรัส  
ต่อความลึกของหัวต่อ

$$C_s = 4.0 \times 10^{20} \text{ cm}^{-3}$$

แวนผลึก	เวลาที่ใช้ในการแพร่ซึมฟลัก (นาที)	ค่าความต้านทานของตัวต้านทานแพร่ซึม ( $\Omega$ )	ค่าความลึกของหัวต่อ ( $\mu\text{m}$ )
F	15	100 - 105	1.14 - 1.08
G	20	90 - 100	1.26 - 1.14
H	25	70 - 90	1.62 - 1.26
A	30	40 - 60	2.84 - 1.89

จากผลที่ได้จะเห็นว่ายิ่งใช้เวลามากขึ้นความลึกของหัวต่อจะมากขึ้น แต่ความลึกของหัวต่อที่ต้องการประมาณ  $1.0 \mu\text{m}$  ซึ่งจะใช้เวลาประมาณ 15 นาทีในการแพร่ซึมฟลัก การใช้เวลาในการแพร่ซึมมากขึ้นถึงแม้จะทำให้ความลึกของหัวต่อมากขึ้น แต่ไม่มีผลดีต่อตัวเก็บประจุเพราะทำให้ลักษณะสมบัติของตัวเก็บประจุที่ผลิตขึ้นไม่ดี



### 7.3 ผลการทดลองการศึกษาผลของขนาดของเกตต่อลักษณะสมบัติของทรานซิสเตอร์แบบมอส

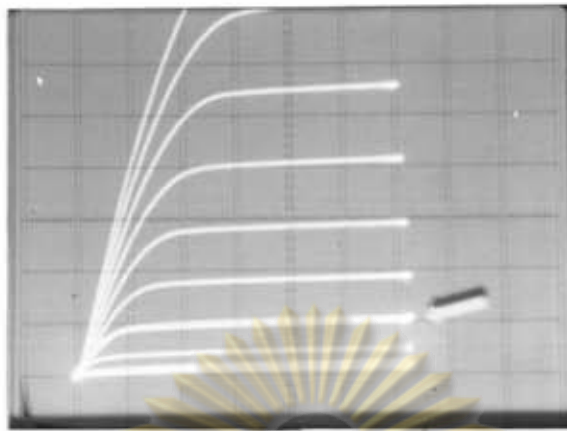
จากการสร้างทรานซิสเตอร์แบบมอสให้มีระยะห่างระหว่างเดรนและซอร์สหรือความยาวเกตต่างกัน โดยมีความกว้างของเกตเป็น  $700 \mu\text{m}$  ความหนาของเกตออกไซด์ประมาณ  $1000 \text{ \AA}$  ผลของขนาดของความยาวเกตที่มีต่อลักษณะสมบัติของทรานซิสเตอร์แบบมอสแสดงดังตารางที่ 7.2 ผลการทดลองนี้ได้จากการวัดลักษณะสมบัติของทรานซิสเตอร์แบบมอสบนแผ่นผลึกที่มีคุณภาพของตัวเก็บประจุมอสดีที่สุด โดยการลุ่มวัดทรานซิสเตอร์ทั้งหมด 11 ชุด แต่ละชุดมีทรานซิสเตอร์ 3 ตัว ตัวอย่างของลักษณะสมบัติขาออกของทรานซิสเตอร์แบบมอสที่มีความยาวเกตขนาดต่าง ๆ กัน แสดงในรูปที่ 7.5, 7.6 และ 7.7

ตารางที่ 7.2

ผลการศึกษาลักษณะสมบัติขาออกของทรานซิสเตอร์แบบมอสที่มีเกตขนาดต่าง ๆ กัน

$$W = 700 \mu\text{m}$$

ความยาวของเกต (L) ( $\mu\text{m}$ )	$g_m(\text{min}) - g_m(\text{max})$ $V_{DS} = 5 \text{ V}$ $I_{DS} = 500 \mu\text{A}$ ( $10^{-4} \text{ mho}$ )	$g_m$ ( $10^{-4} \text{ mho}$ )	$I_{DSS}(\text{min}) - I_{DSS}(\text{max})$ $V_{DS} = 5 \text{ V}$ $V_{GS} = 0 \text{ V}$ ( $\mu\text{A}$ )	$I_{DSS}$ ( $\mu\text{A}$ )
50	5.0 - 5.8	5.475	840 - 1,290	998.5
75	4.0 - 4.8	4.38	330 - 690	478.2
100	3.6 - 3.8	3.67	190 - 370	269.1



$$V_{GS} = 0.5 \text{ v/step} \quad V_{DS} = 1 \text{ v/div} \quad I_{DS} = 0.2 \text{ mA/div}$$

รูปที่ 7.7 ลักษณะสมบัติของทรานซิสเตอร์แบบมอส

$$W = 700 \text{ } \mu\text{m} \quad L = 100 \text{ } \mu\text{m}$$

$$g_m = 3.8 \times 10^{-4} \text{ mho} \text{ ที่ } V_{DS} = 5 \text{ V} \quad I_{DS} = 500 \text{ } \mu\text{A}$$

$$I_{DSS} = 193 \text{ } \mu\text{m} \text{ ที่ } V_{DS} = 5 \text{ V} \quad V_{GS} = 0 \text{ V}$$

$$V_{TH} = -1.4 \text{ V}$$

Yield ที่พบทรานซิสเตอร์แบบมอสที่มีลักษณะสมบัติขาออกดังแสดงในรูปที่ 7.5, 7.6 และ 7.7 และใช้ในการวิเคราะห์ค่า  $g_m$  และ  $I_{DSS}$  เป็น 82% จากผลการทดลองในตารางที่ 7.2 พบว่าค่า  $g_m$  ของทรานซิสเตอร์แบบมอสมีค่าขึ้นอยู่กับขนาดของ

เกิดโดยที่

$$\bar{g}_m(50) > \bar{g}_m(75) > \bar{g}_m(100)$$

และอัตราส่วนของค่า  $g_m$  ของทรานซิสเตอร์แบบมอสที่มีขนาดเกิดต่าง ๆ กันที่กระแสเดรน 500  $\mu\text{A}$  มีค่าเป็น

$$\frac{\bar{g}_m(50)}{\bar{g}_m(100)} = 1.49, \quad \frac{\bar{g}_m(75)}{\bar{g}_m(100)} = 1.2$$

อัตราส่วนทั้งสองค่านี้มีค่าใกล้เคียงกับค่าที่คำนวณทางทฤษฎี ซึ่งมีค่าเป็น 1.42 และ 1.16 ตามลำดับ (ดูภาคผนวก ค.) แต่ค่า  $g_m$  ของทรานซิสเตอร์แต่ละตัวที่ได้จากการทดลองมีค่าน้อยกว่าค่าที่ควรจะเป็นทางทฤษฎีที่ค่ากระแสเดรน 500  $\mu\text{A}$  นอกจากนี้แล้วค่ากระแส  $I_{DSS}$

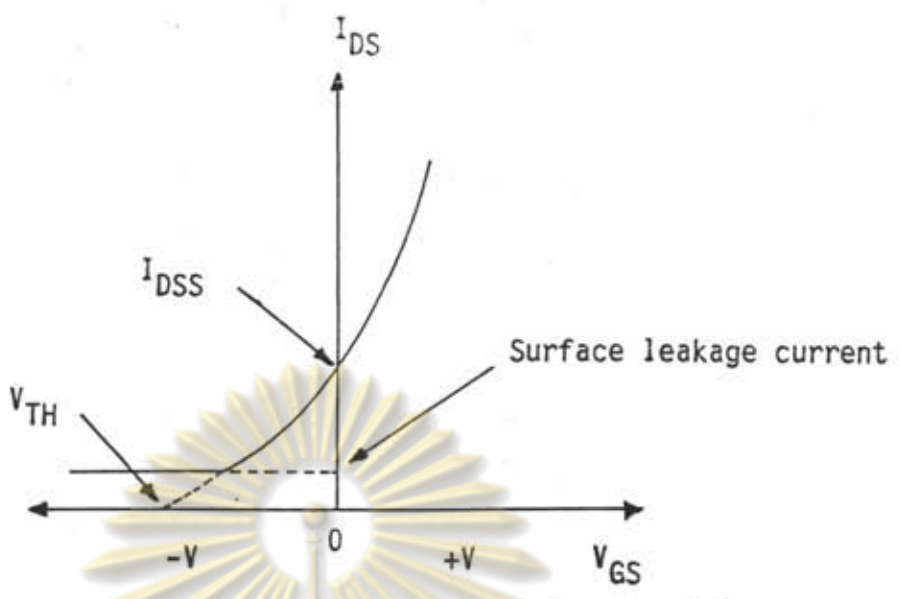
ของทรานซิสเตอร์แบบมอสที่ได้จากการทดลองยังมีค่าน้อยกว่าค่าที่ควรจะเป็นทางทฤษฎีที่ค่าแรงดันขีดเริ่มเปลี่ยน  $-1.81$  V (ค่าเฉลี่ยของแรงดันขีดเริ่มเปลี่ยนที่ได้จากการทดลอง) ความคลาดเคลื่อนจากค่าทางทฤษฎีทั้งสองประการนี้เกิดขึ้นเนื่องจากมี Interface state บริเวณรอยต่อระหว่างซิลิกอนและซิลิกอนไดออกไซด์ของทรานซิสเตอร์แบบมอสที่ผลิตขึ้น ซึ่งมีผลทำให้ความคล่องตัวของพาหะข้างน้อย (อิเล็กตรอน) ภายในช่องนำไฟฟ้าลดลง ดังได้กล่าวไว้ในหัวข้อ 3.4 จึงทำให้ค่า  $\theta_m$  และ  $I_{DSS}$  ต่ำกว่าที่ควรจะเป็น

จากผลการวัดค่าแรงดันขีดเริ่มเปลี่ยน ( $V_{TH}$ ) ของทรานซิสเตอร์แบบมอสด้วยวิธีการดังได้กล่าวไว้ในหัวข้อ 5.3 (แต่กระแสเดรนที่ใช้ในการวิเคราะห์หาค่าแรงดันขีดเริ่มเปลี่ยนมีค่าเป็น  $100 \mu A$  และ  $400 \mu A$ ) พบว่าทรานซิสเตอร์แบบมอสที่ผลิตขึ้นทั้งหมดเป็นทรานซิสเตอร์แบบ Depletion mode คือมีช่องนำไฟฟ้าอยู่แล้ว และมีค่าแรงดันขีดเริ่มเปลี่ยนเฉลี่ย ( $V_{TH}$ ) มีค่าเป็น  $-1.806$  V โดยมีค่า  $V_{TH}(min) = -2.22$  V และ  $V_{TH}(max) = -1.32$  V ค่า  $V_{TH}$  ของทรานซิสเตอร์แบบมอสที่ผลิตขึ้นแต่ละตัวมีความแตกต่างกันแทนที่จะมีค่าเท่ากัน เนื่องมาจากในกระบวนการผลิตนั้นเกิดความไม่สม่ำเสมอ (nonuniformity) ขึ้นบนเวเนอผลึก ซึ่งความไม่สม่ำเสมอที่เกิดขึ้นนี้ไม่ได้เกิดมากมายเกินไปจนทำให้ลักษณะสมบัติทางไฟฟ้าของทรานซิสเตอร์แบบมอสที่ผลิตขึ้นแตกต่างกันมาก แต่ความไม่สม่ำเสมอนี้ก็ทำให้ค่าพารามิเตอร์ต่าง ๆ ได้แก่  $V_{TH}$ ,  $\theta_m$  และ  $I_{DSS}$  ของทรานซิสเตอร์แบบมอสที่ผลิตบนเวเนอผลึกเดียวกัน และเงื่อนไขในการผลิตเดียวกันมีค่าแตกต่างกัน ค่า  $V_{TH}$  ที่ได้จากการทดลองมีค่าต่ำกว่าค่าที่คำนวณได้ทางทฤษฎีซึ่งมีค่าเป็น  $-1.416$  V สาเหตุเนื่องมาจาก Interface state บริเวณรอยต่อระหว่างซิลิกอนและซิลิกอนไดออกไซด์ของทรานซิสเตอร์แบบมอสที่ผลิตขึ้นมีค่ามากกว่าที่คาดไว้ (4)

หมายเหตุ การคำนวณลักษณะสมบัติขาออกและพารามิเตอร์ต่าง ๆ ของทรานซิสเตอร์แบบมอสทางทฤษฎีแสดงไว้ในภาคผนวก ค.

ในการวัดค่าแรงดันขีดเริ่มเปลี่ยนของทรานซิสเตอร์แบบมอสที่ผลิตขึ้นพบว่า กระแสเดรนรั่วไหลที่มีค่าค่อนข้างสูงจนทำให้ไม่สามารถทำการวัดค่าแรงดันขีดเริ่มเปลี่ยนโดยใช้ค่ากระแสเดรน  $10 \mu A$  และ  $40 \mu A$  ได้ ลักษณะสมบัติกระแสเดรน-แรงดันเกตของทรานซิสเตอร์แบบมอสที่ผลิตขึ้นมีลักษณะดังในรูปที่ 7.8





รูปที่ 7.8 ลักษณะสมบัติกระแสเดรน-แรงดันเกตเมื่อมีกระแสรั่วที่ผิว



ศูนย์วิทยทรัพยากร  
จุฬาลงกรณ์มหาวิทยาลัย