

การออกแบบและสร้าง เครื่องมือตรวจสอบโทรศัพท์เคลื่อนที่ SDLC



นาย เบญจทัต วิภาตะวนิช

วิทยานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

พ.ศ. 2530

ISBN 974-568-361-2

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

013036

DESIGN AND CONSTRUCTION OF SDLC PROTOCOL MONITORING SET

Mr. Kemathat Vibhatavanij

A Thesis Submitted in Partial Fulfillment of the Requirements

for the Degree of Master of Engineering

Department of Electrical Engineering

Graduate School

Chulalongkorn University

1987

หัวข้อวิทยานิพนธ์ การออกแบบและสร้างเครื่องมือตรวจสอบโทรศัพท์เคลื่อนที่
SDLC
โดย นาย เอกมະทัต วิภาตะวนิช
ภาควิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษา รองศาสตราจารย์ ดร. บัณฑิต ใจรุ่งอารยานนท์

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้นับวิทยานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของ
การศึกษาตามหลักสูตรปริญญามหาบัณฑิต

คณบดีบัณฑิตวิทยาลัย

(ศาสตราจารย์ ดร. ถาวร วัชราภัย)

คณะกรรมการสอบวิทยานิพนธ์

ประธานกรรมการ

(รองศาสตราจารย์ ดร. ประเสริฐ ประพิพัฒคลการ)

กรรมการ

(รองศาสตราจารย์ ดร. สุริยัน ติยะธิคม)

กรรมการ

(รองศาสตราจารย์ กฤดา วิสาธารานนท์)

กรรมการ

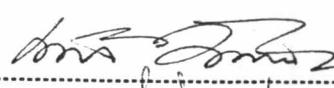
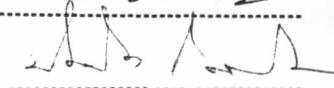
(รองศาสตราจารย์ ดร. บัณฑิต ใจรุ่งอารยานนท์)

เขมมาศ วิภาวดีวนิช : การออกแบบและสร้างเครื่องมือตรวจสอบไฟร์โทคอลชนิด
SDLC (DESIGN AND CONSTRUCTION OF SDLC PROTOCOL MONITORING SET)
อ. ที่ปรึกษา : รศ.ดร. มัณฑิต ใจจน อารยานนท์, 104 หน้า

วิทยานิพนธ์นี้เป็นการนำเสนอวิธีการออกแบบและสร้างเครื่องมือตรวจสอบไฟร์โทคอลชนิด SDLC (Synchronous Data Link Control) ที่สามารถใช้ในการตรวจสอบความผิดพลาดของ การรับส่งไฟร์โทคอลและข้อมูล สำหรับในสภาวะปกติสามารถตรวจสอบลักษณะความ เป็นไปของคำสั่งและผลตอบที่ใช้ในการรับส่งไฟร์โทคอล เครื่องมือตรวจสอบไฟร์โทคอลที่สร้างขึ้นมาได้สามารถตรวจสอบการรับส่งข้อมูลทั้งชนิดที่เป็นhalf-duplex และfull-duplex ส่วนจุดที่น่าสนใจของมาตราการตรวจสอบการรับส่งข้อมูลอุปกรณ์ที่ใช้ในการตรวจสอบนั้นอยู่ระหว่างอุปกรณ์ข้อมูลปลายทาง (DTE) และอุปกรณ์สื่อสารข้อมูล (DCE) การตรวจสอบกระทำโดยแยกเพื่อของไฟร์โทคอล SDLC ออกเป็นเขตต่าง ๆ หลังจากนั้นเชื่อมโยงมาทำภาระที่ ข้อมูลเหล่านี้เพื่อจัดให้อยู่ในรูปที่เหมาะสมและสะดวกต่อการเก็บลงหน่วยความจำ ฮาร์ดแวร์ (hardware) ในส่วนนี้ถูกออกแบบให้ต่อเข้ากับเครื่องไมโครคอมพิวเตอร์ IBM PC ซึ่งเป็นส่วนที่ใช้ในการแสดงผลและบันทึกข้อมูล การแสดงผลนั้นเป็นการนำข้อมูลที่อยู่ในหน่วยความจำมาแปลงรหัสจาก EBCDIC ให้เป็น ASCII เสียก่อน นอกจากนี้การจัดข้อมูลในการแสดงผลถูกแบ่งเป็น 2 ลักษณะ คือ ลักษณะแรกจะแสดงผลของข้อมูลทั้งหมดที่ถูกเก็บอยู่ในหน่วยความจำ ลักษณะที่สองแสดงเฉพาะชุดคำสั่งหรือผลตอบต่าง ๆ ที่ใช้ในไฟร์โทคอล SDLC



ภาควิชา วิศวกรรมไฟฟ้า
สาขาวิชา วิศวกรรมไฟฟ้า
ปีการศึกษา 2530

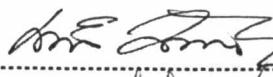
ลายมือชื่อนิสิต 
ลายมือชื่ออาจารย์ที่ปรึกษา 

KEMATHAT VIBHATAVANIJ : DESIGN AND CONSTRUCTION OF SDLC PROTOCOL
MONITORING SET. THESIS ADVISOR : ASSO. PROF. BANDHIT ROJARAYANONT,
D.Eng. 104 PP.

This thesis presents the design and construction of SDLC protocol monitoring set. This instrument is used not only for error detection of protocol and data but also for display the sequence of command and response in SDLC protocol. It is connected between DTE and DCE regardless of communication mode. It is designed to separate the fields from each frame, interpret them and convey to the memory unit. The hardware of this part is designed to be a card that can be inserted into the slot in the IBM PC which is used as the recorder and display unit. The IBM PC will read out the data from memory unit and convert from EBCDIC code to ASCII code and display on the screen. The display is prepared in 2 formats, ie; display all data in the memory unit, and display only command and response in SDLC protocol.



ภาควิชา วิศวกรรมไฟฟ้า
สาขาวิชา วิศวกรรมไฟฟ้า
ปีการศึกษา 2530

ลายมือชื่อนิสิต 
ลายมือชื่ออาจารย์ที่ปรึกษา 



กิตติกรรมประกาศ

ผู้วิจัยขอขอบพระคุณท่านอาจารย์ที่ปรึกษา รองศาสตราจารย์ ดร. นัมพิท الرحمن อารยานนท์
ที่ได้กรุณาสละเวลาให้คำปรึกษา, แนะนำ, จัดซื้ออุปกรณ์ต่างๆและช่วยผลักดันวิทยานิพนธ์นี้ให้
สำเร็จลุล่วงไปด้วยดี ขอขอบพระคุณท่านรองศาสตราจารย์ ดร. สุริยัน ติมยาธิคม
รองศาสตราจารย์ กฤชดา วิศวะรานนท์ ที่ได้อนุญาตให้ผู้วิจัยใช้อุปกรณ์ภายในห้องปฏิบัติการ
วิจัยระบบเชิงเลข

ขอขอบคุณ คุณ พยุง หอสกพงษ์ หัวหน้าแผนกอุปกรณ์รับส่งข่าวสาร ฝ่ายระบบสื่อสาร
การไฟฟ้าฝ่ายผลิตแห่งประเทศไทย ที่ให้คำแนะนำทางด้านฮาร์ดแวร์ คุณ นวลศิริ ชัยลือกิจ,
คุณ ปala Watson ศุภฤกษ์ วิศวกรประจำส่วนระบบสื่อสารคอมพิวเตอร์ ฝ่ายคอมพิวเตอร์ ธนาคาร
กสิกรไทย ที่ให้ข้อมูลเกี่ยวกับเครื่องมือวิเคราะห์พอร์ทโฟลิโอและรายละเอียดของพอร์ทโฟลิโอ^{SDLC} คุณ สมกพ คานูนเศรษฐ คุณ กุชังค์ อุทอยากาศ ที่ให้คำแนะนำทางด้านซอฟต์แวร์

ขอขอบคุณ คุณ มีรพงษ์ ประทุมศิริ ที่ช่วยอ่านเรื่องความสัมภัยในการใช้ห้องปฏิบัติการ
ไฟฟ้าสื่อสารในการท่าวิทยานิพนธ์



สารบัญ

หน้า

บทคัดย่อภาษาไทย	๗
บทคัดย่อภาษาอังกฤษ	๘
กิตติกรรมประกาศ	๙
สารบัญตาราง	๙
สารบัญภาพ	๙

บทที่

1. บทนำ	1
2. โพร์โทคอล SDLC	
2.1 ความจำเป็นและชนิดของโพร์โทคอล	5
2.2 ลักษณะของโพร์โทคอลชนิด SDLC	6
2.3 สถานะในการรับส่งข้อมูล	7
2.4 การจัดเฟรมของ SDLC	9
2.4.1 Flag field	9
2.4.2 Address field	10
2.4.3 Control field	10
2.4.4 Information field	12
2.4.5 Frame Check Sequence field	12
2.5 การแทรกบิตศูนย์	14
3. การออกแบบและสร้างเครื่องมือตรวจสอบโพร์โทคอลชนิด SDLC	
3.1 ความสามารถของเครื่องมือตรวจสอบโพร์โทคอลที่ต้องการ	15
3.2 หลักการในการออกแบบ	15
3.3 การออกแบบส่วนชาร์ดแวร์	17
3.3.1 ส่วนซีพียู	18

สารบัญ(ต่อ)

	หน้า
3.3.2 ส่วนพอร์ท	18
3.3.3 หน่วยความจำ	18
3.3.4 ส่วน bus transceiver	19
3.4 รายละเอียดในส่วนของชาร์ดแวร์	20
3.5 การออกแบบทางด้านซอฟต์แวร์	27
3.5.1 ซอฟต์แวร์ที่ใช้ในการตรวจสอบ	27
3.5.2 ซอฟต์แวร์ที่ใช้ในการแสดงผล	28
4. การทำงานของเครื่องมือตรวจสอบไฟโรโทคอล	
4.1 ส่วนอ่านและวิเคราะห์ข้อมูล	30
4.2 ส่วนแสดงผลและบันทึกข้อมูล	32
4.2.1 การแสดงผลในแบบ layer 1	32
4.2.2 การแสดงผลในแบบ layer 2	32
4.2.3 การบันทึกผลลงบนจานแม่ เหล็ก	33
4.3 การพิมพ์ผลข้อมูล	34
5. การทดสอบและการทดสอบ	
5.1 การทดสอบในส่วนชาร์ดแวร์	35
5.1.1 การทดสอบหน่วยความจำ	35
5.1.2 การทดสอบพอร์ทต่าง ๆ	36
5.1.3 การทดสอบบัฟเฟอร์และลัษณะควบคุมบัฟเฟอร์.	36
5.2 การทดสอบในส่วนซอฟต์แวร์	36
5.2.1 ภาษาแอสเซมบลี	37
5.2.2 ภาษาเทอร์บินป่าสกอล	37
5.3 ผลการทดสอบระบบ	37

6. บทสรุป	
6.1 สรุปงานที่ทำ	39
6.2 วิจารณ์และเสนอแนะ	40
 เอกสารอ้างอิง	42
 ภาคผนวก ก. พอร์ทที่ใช้ในการตรวจสอบพอร์ตโคล SDLC	44
ก.1 ส่วนประกอบของ 8273	45
ก.2 รีจิสเตอร์ภายใน 8273	45
ก.3 การทำงานของ 8273	47
ก.4 หน้าที่ของแต่ละบิตภายใน command register	49
ก.5 การเขียนและลบคำสั่งที่ใช้ควบคุม 8273	51
ก.6 คำสั่งที่ใช้ในการรับข้อมูล	54
ก.6.1 General receive	54
ก.6.2 Selective receive	54
ก.6.3 Selective loop receive	55
ก.6.4 Receive disable	55
 ภาคผนวก ข. แผนภูมิสายงานของโปรแกรมภาษาแอกซ์เชมบลีและเทอร์โบ-	
ป่าสกาล	56
ภาคผนวก ค. โปรแกรมภาษาแอกซ์เชมบลีและเทอร์โบป่าสกาล	63
ภาคผนวก ง. แผนผังแสดงตำแหน่งของไอซ์เบอร์ต่าง ๆ	102
 ประวัติผู้เขียน	104

สารบัญตาราง

ตารางที่	หน้า
3.1 ตัวแทนงของพอร์ทในเครื่องมือตรวจสอบพาหะทคอล SDLC	27
3.2 ส่วนสำคัญของโปรแกรมที่ใช้ในการตรวจสอบ	28
3.3 ส่วนสำคัญของโปรแกรมที่ใช้ในการแสดงผล	29
ก.1 ตัวแทนงของรีสเทอร์	47
ก.2 แสดงการส่งข้อมูล เมื่อ DO="1"	52
ก.3 แสดงการส่งข้อมูล เมื่อ DO="0"	52

สารบัญภาพ

ภาพ	หน้า
2.1 การกำหนดชื่นของสถาปัตยกรรมระบบสื่อสารข้อมูลในระบบ SNA ...	6
2.2 transient state	8
2.3 active state	9
2.4 การจัดลำดับของเบตภายใต้ไฟร์โพรโทคอล SDLC	9
2.5 flag field	10
2.6 unnumbered format	11
2.7 supervisory format	11
2.8 information transfer format	12
2.9 คำสั่งและผลตอบที่ใช้ในไฟร์โพรโทคอล SDLC	13
2.10 การแทรกบิตศูนย์ลงในข้อมูล	14
3.1 จุดที่นำข้อมูลออกมาราชสกุล	16
3.2 แผนภาพกรอบของเครื่องมือตรวจสอบไฟร์โพรโทคอล SDLC	17
3.3 ชาร์ดแวร์ที่ใช้ติดต่อกับซีพียู3	21
3.4 หน่วยความจำที่ใช้เก็บข้อมูลทางด้าน DTE	23
3.5 หน่วยความจำที่ใช้เก็บข้อมูลทางด้าน DCE	24
3.6 พอร์ทที่ใช้ในการตรวจสอบไฟร์โพรโทคอลทางด้าน DTE	25
3.7 พอร์ทที่ใช้ในการตรวจสอบไฟร์โพรโทคอลทางด้าน DCE	26
4.1 แสดงรายการให้เลือกของโปรแกรม SDLC.COM	30
4.2 การแสดงผลในแบบ layer 1	33
4.3 การแสดงผลในแบบ layer 2	33
4.4 แสดงรายการให้เลือกของโปรแกรม PSDLC.COM	34
5.1 ชาร์ดแวร์ที่ใช้ในการตรวจสอบไฟร์โพรโทคอลชนิด SDLC	35
ก.1 แสดงส่วนประกอบภายใน 8273	46
ก.2 แสดงขั้นตอนการทำงานของ 8273	47

สารบัญภาพ

ภาพ

หน้า

ก.3 การเขียน command phase	49
ก.4 บิตที่ 7 แสดงสถานะของ 8273	49