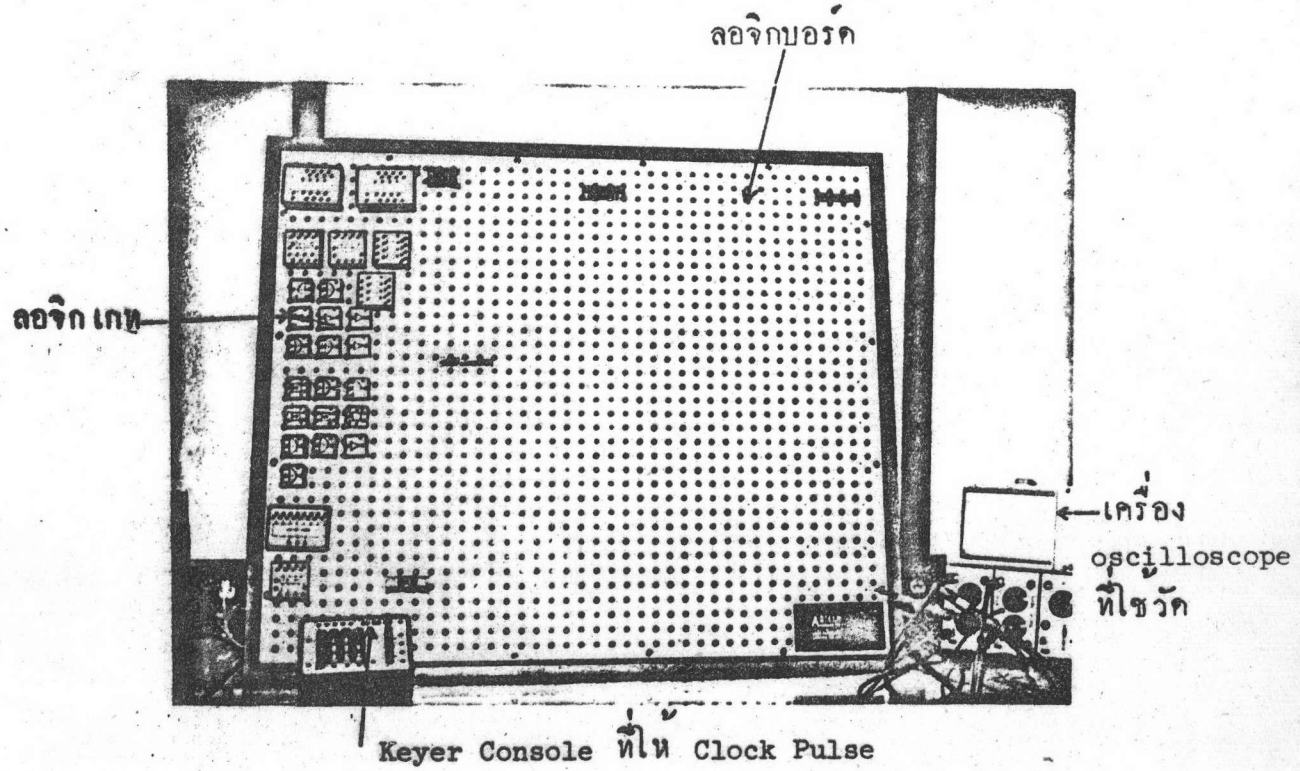
บทที่ 6

การสร้างและทดลองลอจิก เกท

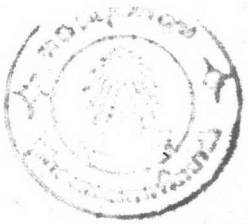
ลอจิก เกทที่สร้าง เป็นลอจิก เกทพื้นฐาน AND, OR และ NOT การสร้างได้ใช้วงจรอินติเกรตแบบ TTL มาต่อบน printed circuit เป็นฟังชั่นของลอจิก เกทตามที่ต้องการ วงจรแต่ละวงจรที่สร้างขึ้นจะบรรจุอยู่ในกล่องสี่เหลี่ยมเล็ก ๆ โดยมี Jack สำหรับ เสียบกับลอจิกบอร์ด ซึ่งจะทำหน้าป้อนไฟให้แก่ลอจิก เกท วงจรนี้จะมีหลอดไฟซึ่งจะติด เมื่อ output ของ เกทมีระดับลอจิกบวก เท่ากับ 1 ลอจิก เกทที่สร้างจะได้นำไปใช้ร่วมกับ เครื่องไมโครคอมพิว เตอร์ของ ADTECH โมเดล 40 เพื่อประกอบการศึกษาวงจรคอมพิว เตอร์



การสร้างลอจิก เกท

เนื่องจากวงจรอินติ เกรตจะถูกบรรจุอย่างมิดชิด และทางผู้ผลิตจะ เป็นผู้กำหนดฟังชั่นการ ทำงานของวงจรอินติ เกรตแต่ละอันไว้ จึงไม่สามารถแก้ไขส่วนประกอบภายในวงจรได้ ดังนั้นการ เลือกวงจรอินติ เกรต เพื่อนำมาประกอบ เป็นลอจิก เกทจึงมีความสำคัญ การ เลือกจะต้อง เลือก เอาวงจรที่มีฟังชั่นการทำงานตามที่ต้องการไปใช้ ในกรณีที่ไม่มีวงจรอินติ เกรตที่มีฟังชั่นการทำงานตามที่ต้องการก็ต้อง เลือก เอาวงจรที่สามารถดัดแปลงให้ได้ฟังชั่นตามที่ต้องการโดยอาศัย Boolean Algebra

วงจรอินติ เกรตที่จะใช้นี้ เป็นวงจร TTL series 74 ของ Texas Instrument คุณสมบัติของวงจร เป็นดังนี้



supply voltage	5.0 V
logical 0 output voltage	0.2 V
logical 1 output voltage	3.0 V
noise immunity	1.0 V

ระดับโวลต์เตจทาง input และ output ที่วงจรอินติ เกรตยอมทำงานให้ เป็นดังนี้

V_{IL} เป็นโวลต์เตจทาง input ที่อยู่ระดับ 0 จะมีค่าไม่สูงกว่า 0.8 V กระแสจะไหลออกจากวงจร

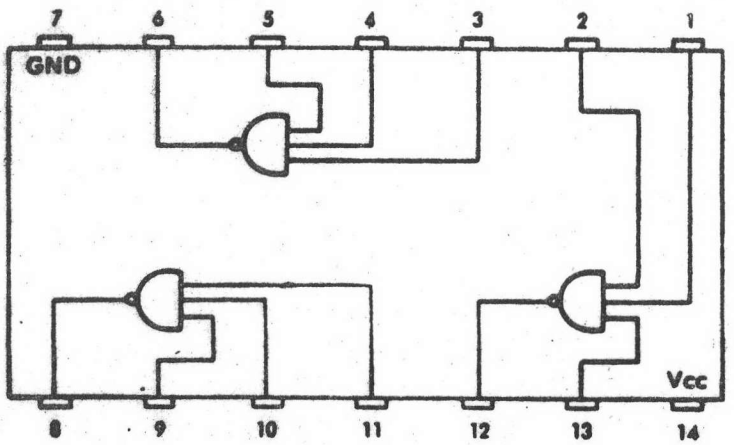
V_{IH} เป็นโวลต์เตจทาง input ที่อยู่ระดับ 1 จะมีค่าไม่ต่ำกว่า 2 V กระแสไหล เข้าทางวงจร

V_{OL} เป็นโวลต์เตจทาง output ที่อยู่ระดับ 0 จะมีค่าไม่สูงกว่า 0.4 V กระแสจะไหล เข้าทางวงจร

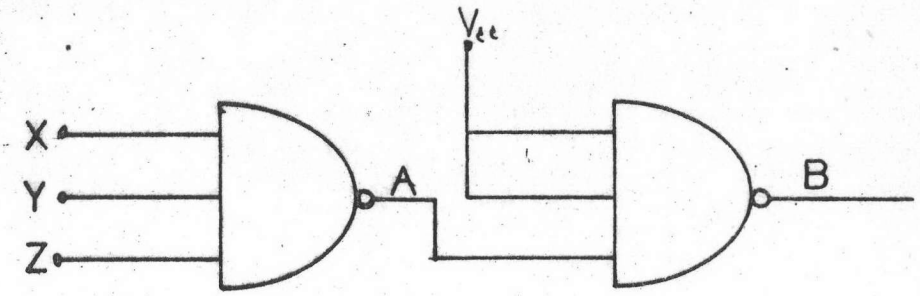
V_{OH} เป็นโวลต์เตจทาง output ที่อยู่ระดับ 1 จะมีค่าไม่ต่ำกว่า 2.4 V กระแสจะไหลออกจากวงจร

วงจร AND เกท

วงจร AND เกทที่สร้างนี้มี 3 input และ 1 output ใช้กับลอจิกบวก วงจรอินติเกรตที่ใช้เป็นแบบ SN 7410 ซึ่งประกอบด้วย NAND เกท 3 input 3 ตัว ดังไดอะแกรม



จากวงจรอินติเกรต SN 7410 เราสามารถต่อเป็น AND เกทได้ดังนี้



output ของ NAND เกทตัวแรกจะมีค่า

$$A = \overline{X \cdot Y \cdot Z}$$

output ของ NAND เกทตัวที่สองมีค่า

$$B = \overline{A \cdot 1 \cdot 1}$$

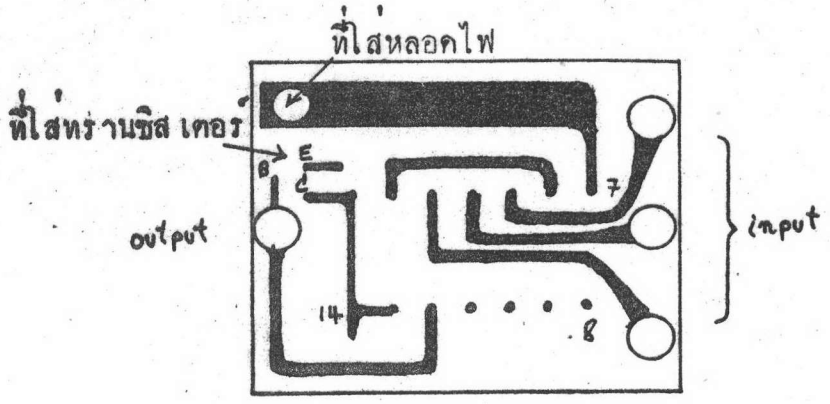
$$= \overline{\overline{X \cdot Y \cdot Z} \cdot 1 \cdot 1}$$

$$= X \cdot Y \cdot Z$$

เนื่องจาก input สองตัวของ NAND เกทตัวที่ 2 ถูกต่อกับ V_{cc} ซึ่งเป็นลอจิกระดับ 1 ทำให้ค่าของ NAND เกทขึ้นอยู่กับค่าของ A เพียงตัวเดียว ถ้า A มีค่าเป็น 1 B ก็มีค่าเป็น 0 ถ้า A มีค่าเป็น 0 B จะมีค่าเป็น 1 ดังนั้น NAND เกทตัวที่สองจะทำหน้าที่เหมือน inverter เราสามารถเขียนฟังชั่นทั้งหมดออกเป็น Truth Table ได้ดังนี้

X	Y	Z	A	B
0	0	0	1	0
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	1	0
1	0	1	1	0
1	1	0	1	0
1	1	1	0	1

เมื่อได้วงจรอินติเกรตที่ต้องการ ขั้นต่อมาก็ทำการต่อขาของวงจรอินติเกรตเป็นวงจรที่ต้องการ การต่อขาของวงจรอินติเกรตต่าง ๆ จะทำบน printed circuit ดังรูปที่ 27 จากนั้นก็ต่อสาย power supply , สายดิน, input และ output ทาง output จะมีทรานซิสเตอร์ทำหน้าที่ปิดเปิดหลอดไฟที่ต่อไว้เพื่อแสดงระดับลอจิกทาง output ทรานซิสเตอร์ที่ใช้เบอร์ 2 SC 369

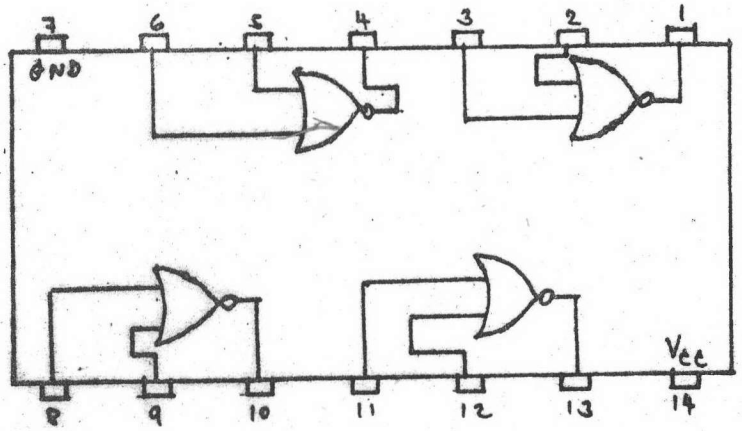


รูปที่ 27 printed circuit ของ AND เกท

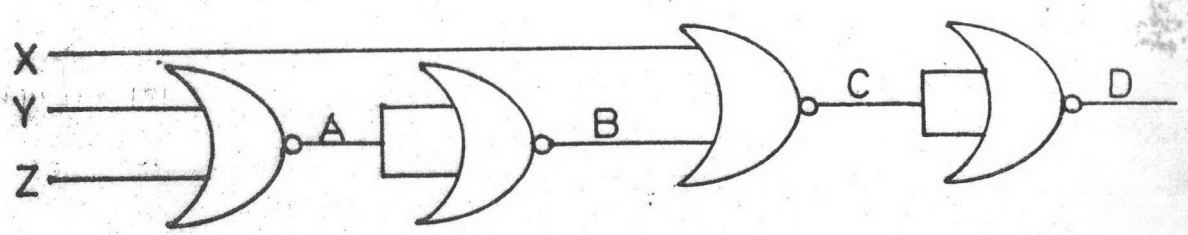
วงจรที่ต่อเรียบร้อยแล้ว จะบรรจุในกล่องสี่เหลี่ยมเล็ก

<u>วงจร OR เกท</u>

วงจร OR เกทที่สร้างขึ้นมี 3 input และ 1output ใช้กับลอจิกบวก วงจรอินติเกรตที่ใช้เป็นแบบ SN 7402 ซึ่งประกอบด้วย NOR เกท 2 input 4 ตัว ดังไดอะแกรม



จากวงจรอินติเกรต SN 7402 เราสามารถต่อเป็น OR เกทได้ดังนี้



Y และ Z เป็น input ของ NOR เกทตัวแรก ได้ output A มีค่า

$$A = \overline{Y + Z}$$

output ของ NOR เกทตัวที่สอง

$$B = \overline{A + A}$$

$$= \bar{A}$$

$$= \overline{\overline{(Y + Z)}}$$

$$= Y + Z$$

output ของ NOR เกทตัวที่สาม

$$C = \overline{X + B}$$

$$= \overline{X + Y + Z}$$

output ของ NOR เกทตัวที่สี่

$$D = \overline{(C + C)}$$

$$= \bar{C}$$

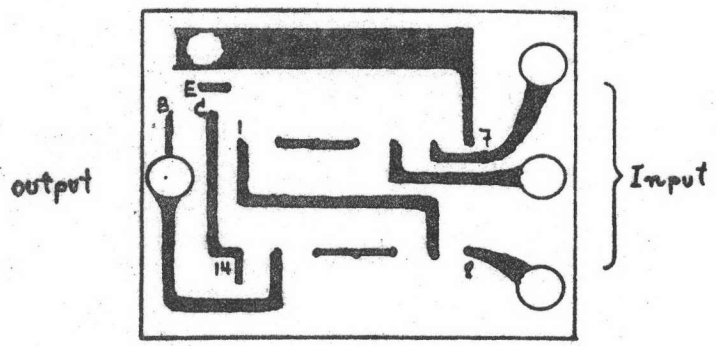
$$= \overline{\overline{X + Y + Z}}$$

$$= X + Y + Z$$

จากฟังชั่นข้างบนจะเห็นว่า NOR เกทตัวที่สองและตัวที่สี่ จะทำหน้าที่เหมือนเป็น inverter เราสามารถเขียนเป็น Truth Table ได้ดังนี้

X	Y	Z	A	B	C	D
0	0	0	1	0	1	0
0	0	1	0	1	0	1
0	1	0	0	1	0	1
0	1	1	0	1	0	1
1	0	0	1	0	0	1
1	0	1	0	1	0	1
1	1	0	0	1	0	1
1	1	1	0	1	0	1

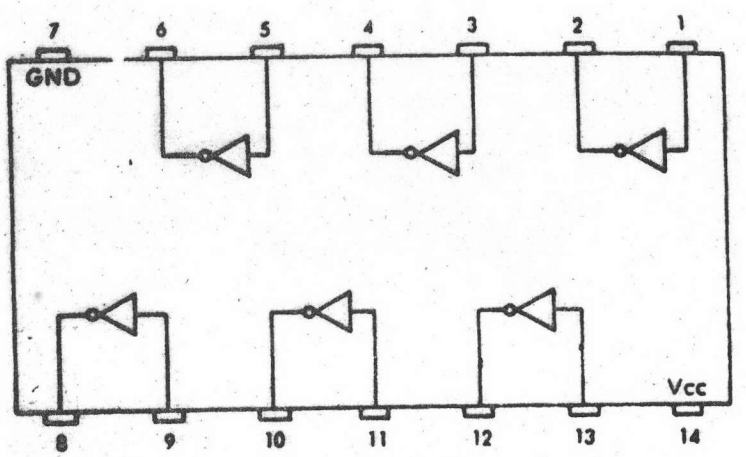
ขั้นต่อไปก็คือการทำ printed circuit สำหรับต่อขาของวงจรอินติเกรต ดังรูป 28



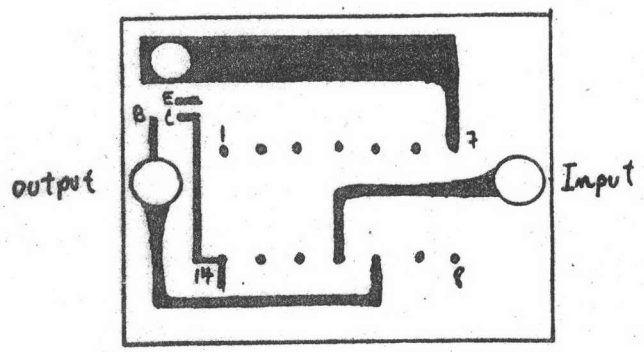
รูปที่ 28 printed circuit ของ OR เกท

วงจร NOT เกท

วงจร NOT เกทจะมี 1 input และ 1 output ใช้กับลอจิกบวก วงจรอินติเกรตที่ใช้เป็นแบบ SN 7404 ซึ่งประกอบด้วย inverter 6 ตัว ดังไดอะแกรม



เนื่องจากฟังชั่นของวงจรอินติเกรต เป็นฟังชั่นของ NOT เกทตามที่ต้องการแล้ว เวลาใช้งานจึง เพียงแต่ต่อขาของวงจรอินติเกรตโดยใช้ printed circuit ดังรูปที่ 29



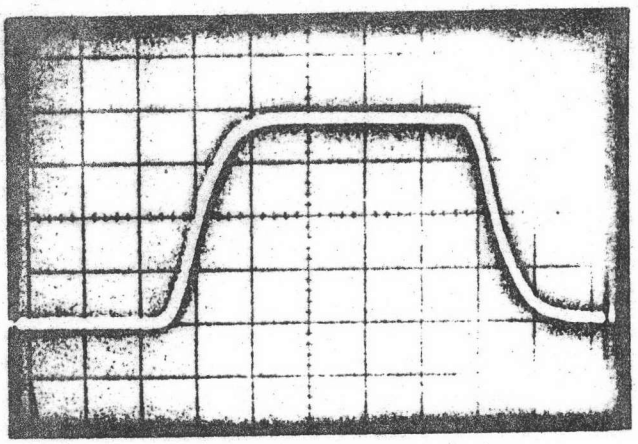
รูปที่ 29 printed circuit ของ NOT เกท

การทดลอง

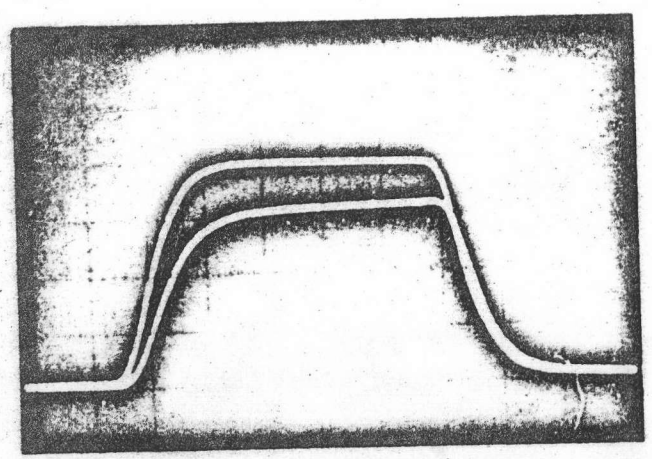
ค่าที่น่าสนใจของลอจิกเกทที่สร้างขึ้นนี้ได้แก่ ค่า delay time , ค่า rise time และค่า fan out ของลอจิกเกท วิธีการหาค่าเหล่านี้เป็นดังนี้

การหาค่า delay time และ rise time

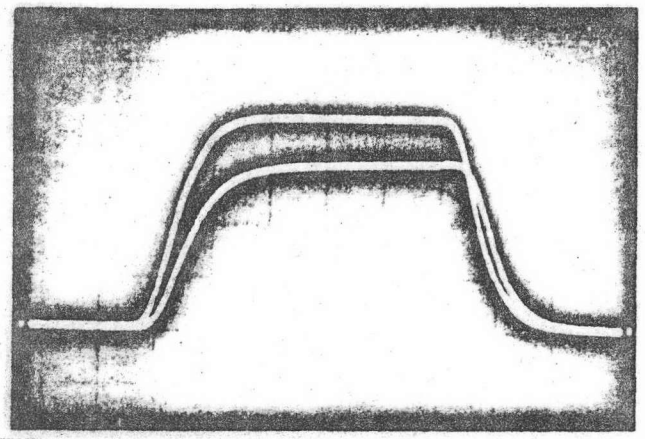
เราจะป้อน pulse ขนาด 500,000 cycle per sec. เข้าทาง input ทุกตัวของลอจิกเกท แล้วใช้เครื่อง oscilloscope จับรูป pulse ทั้ง input และ outpt pulse ที่ได้เป็นค่าของ เวลา เทียบกับค่าโวลต์เตจ ดังรูปที่ 30 จาก pulse นี้สามารถหาค่า delay time และ rise time ได้



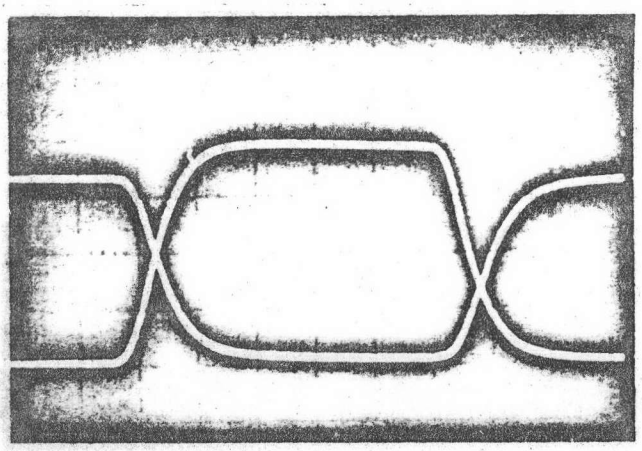
รูปที่ 30 (ก)



รูปที่ 30 (ข)



รูปที่ 30 (ค)



รูปที่ 30 (ง)

รูปที่ 30 clock pulse และ transient response ของลอจิก เกท เทียบกับ clock pulse

(ก) clock pulse (ข) AND เกท (ค) OR เกท

(ง) NOT เกท

โดยแกนตั้งมีหน่วย เป็นโวลต์ แกนนอนมีหน่วย เป็น 10^{-7} วินาที

ถ้าให้[1]

t_{on} = เวลาจากจุดที่ output มีค่าร้อยละ 0 ถึงจุดที่โวลต์เตจมีค่าร้อยละ 90 ของค่าสูงสุด

t_d = ค่า delay time เป็นเวลาจากจุดที่ output มีค่าร้อยละ 0 ถึงจุดที่โวลต์เตจมีค่าร้อยละ 10 ของค่าสูงสุด

t_r = ค่า rise time เป็นเวลาจากจุดที่โวลต์เตจมีค่าร้อยละ 10 ถึงจุดที่โวลต์เตจมีค่าร้อยละ 90 ของค่าสูงสุด

เกท	t_{on}	t_d	$t_r = t_{on} - t_d$
AND	160	40	120
OR	170	50	120
NOT	150	30	120

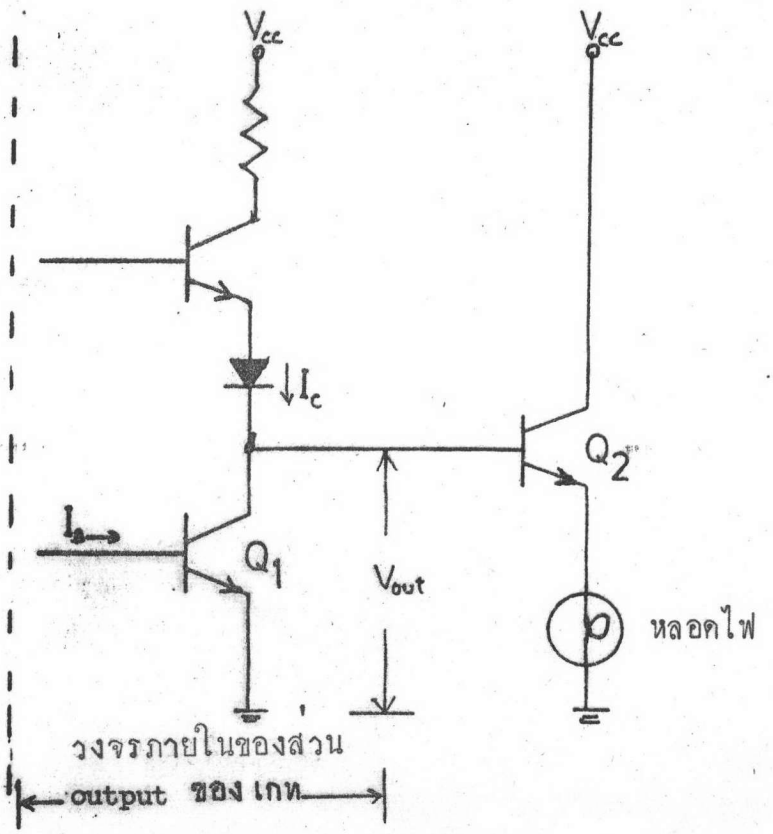
เวลาที่วัดได้มีหน่วยเป็น nanosecond(10^{-9} sec.)

---

1 Burroughs Corporation, Digital Computer Principle 2d nd. (New York: McGraw-Hill Book Company, Inc., 1969), p.155-157.

Millman, Jacob and Halkias, Christos, C., Electronic Divices and Circuits. (Tokyo: Mcgraw-Hill Kogakusha, Ltd., 1967), p.257-259.

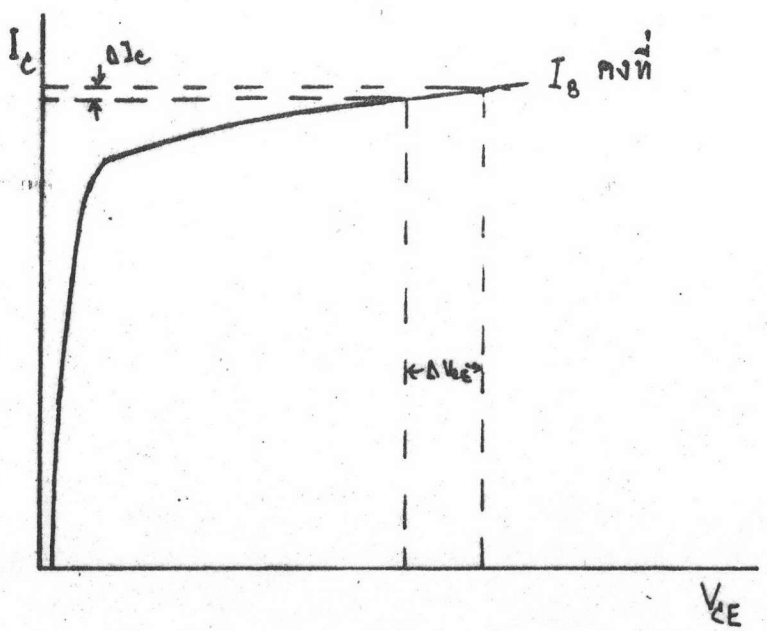
เมื่อป้อน pulse 500,000 cycle per sec. เข้าทางinput ทุกตัวของ เกท แล้วใช้ เครื่อง oscilloscope วัดดูค่าโวลต์เตจทาง output เมื่อมีทรานซิส เตอร์ที่ทำหน้าที่ เปิดปิดหลอดไฟต่ออยู่และ เมื่อไม่มีทรานซิส เตอร์ต่ออยู่ ปรากฏว่า เมื่อมีทรานซิส เตอร์ต่ออยู่วัดได้ 3.3 โวลต์ และ เมื่อไม่มีทรานซิส เตอร์ต่ออยู่วัดได้ 3.8 โวลต์ โวลต์เตจต่างกัน เท่ากับ 3.8 - 3.3 = 0.5 โวลต์ ทั้งนี้สามารถอธิบายได้ดังนี้คือ



รูปที่ 31 ลักษณะของทรานซิส เตอร์ที่ใช้ เปิดปิดหลอดไฟต่อกับ output ของ เกท

จากรูปที่ 31 เมื่อ output ของ เกทอยู่ระดับ 1 ทรานซิส เตอร์ Q_1

จะไม่ทำงาน กระแส I_c บางส่วนจะ เข้าทาง เบสของทรานซิส เตอร์ Q_2 ทำให้ทรานซิส เตอร์ Q_2 ทำงาน หลอดไฟก็จะติด แต่เนื่องจากค่า I_c ของ Q_1 ลดลง โดยที่ค่า I_B คงที่ ค่าโวลต์เตจทาง output ของ เกท (V_{out}) ก็จะลดลงด้วย จำนวนโวลต์เตจที่ลดลงนี้จะขึ้นอยู่กับ characteristic ของทรานซิส เตอร์ Q_1 operating point ของทรานซิส เตอร์ Q_1 และค่า I_c ที่ลดลง ดังที่แสดงอยู่ในรูปที่ 32 ทรานซิส เตอร์ Q_1 อยู่ในวงจรอินติเกรต เราไม่สามารถหา characteristic ได้ จึงไม่สามารถคำนวณหาค่าโวลต์เตจที่ลดลงได้ นอกจากใช้วิธีวัดเอาจริง ๆ



รูปที่ 32 common-emitter characteristic curve ของทรานซิส เตอร์

การหาค่า fan-out [2]

เรามีวิธีการวัดค่า fan-out ดังนี้

1. วัดค่ากระแสทาง input $I_{in}(1)$ เมื่อโวลต์เตจทางอยู่ระดับ 1 ดังรูป 31 ก , 32 ก, และ 33 ก โดยให้

$$V_{in}(1) = V_{OH} = 2.4 \text{ โวลต์}$$

2. สำหรับ AND เกท ให้โวลต์เตจทาง input ทุกตัวมีค่าเท่ากับ 2 โวลต์ ดังรูป 31 ข

สำหรับ OR เกท ให้โวลต์เตจทาง input ตัวหนึ่งมีค่า 2 โวลต์ และ input ตัวอื่นต่อกับแท่น (ground) ดังรูป 32 ข

สำหรับ NOT เกท ให้โวลต์เตจทาง input มีค่าเท่ากับ 0.8 โวลต์ ดังรูป 33 ข

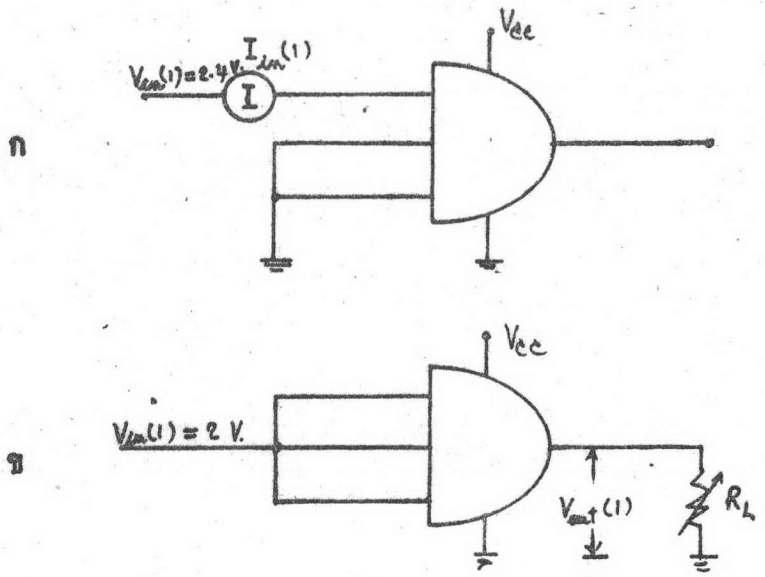
ทาง output ของทุกเกทมีตัวความต้านทานที่เปลี่ยนค่าได้จาก 0 ถึง 50 K โอห์มต่ออยู่กับแท่น

3. วัดค่าโวลต์เตจทาง output $V_{out}(1)$ เมื่อ input มีค่าดังข้อ 2 และตัวความต้านทานมีค่าสูงสุด ด้วยเครื่อง oscilloscope

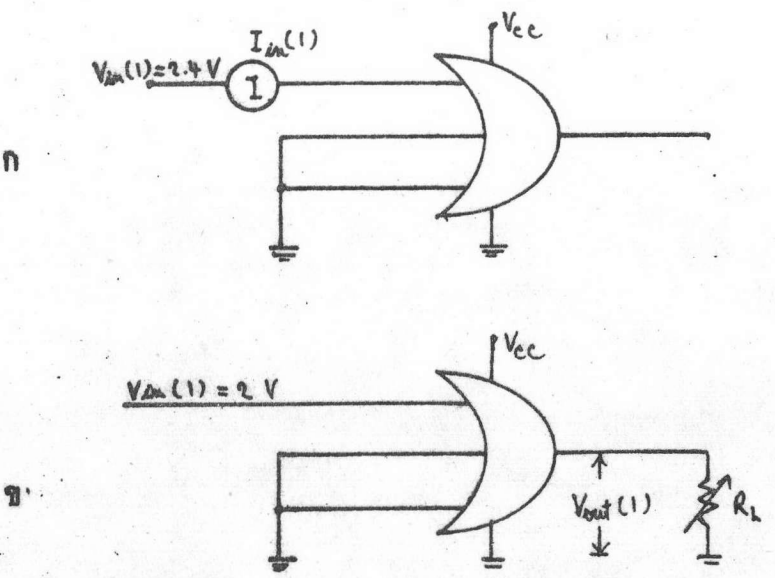
4. หาค่าเฉลี่ยของความต้านทานโดยการลดค่าความต้านทานจนค่าโวลต์เตจทาง output เริ่มลดค่า และวัดค่าความต้านทาน (R_L) ด้วยโอห์มมิเตอร์

---

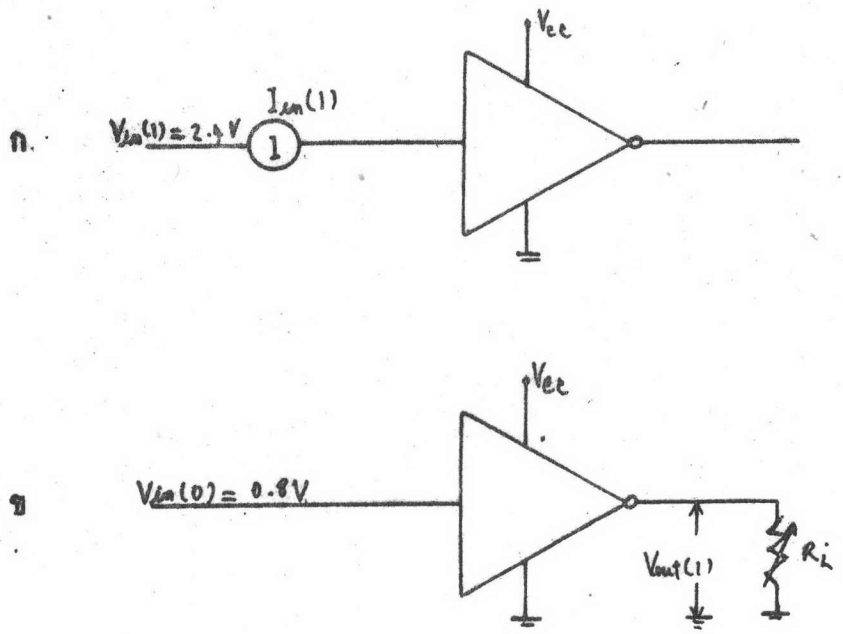
2 Texas Instruments Incorporated, Designing with TTL Integrated Circuit. (New York: McGraw-Hill Book Company, Inc., 1971) p.29-34, 57-58.



รูปที่ 33 การวัดค่ากระแส, โวลต์เตจ และความต้านทานของ AND เกท
(ก) หา $I_{in}(1)$ (ข) หา $V_{out}(1)$ และ R_L



รูปที่ 34 การวัดค่ากระแส, โวลต์เตจ และความต้านทานของ OR เกท
(ก) หา $I_{in}(1)$ (ข) หา $V_{out}(1)$ และ R_L



รูปที่ 35 การวัดค่ากระแส, โวลต์เตจ และความต้านทานของ NOT เกท
(ก) หา $I_{in}(1)$ (ข) หา $V_{out}(1)$ และ R_L

5. ค่ากระแสทาง output ของลอจิกเกทเมื่อโวลต์เตจทาง output อยู่ระดับ 1 ($I_{out}(1)$) จะมีค่าเท่ากับ $V_{out}(1) / R_L$

6. ค่า fan-out หาได้จากค่า $I_{out}(1) / I_{in}(1)$

ค่าต่าง ๆ แสดงอยู่ในตารางดังนี้

เกท	รูปที่		$V_{in}(1)$ (V)	$I_{in}(1)$ (μA)	$V_{out}(1)$ (V)	R_L (KΩ)	$I_{out}(1)$ (μA)
AND	31	ก	2.4	2.4	-	-	-
		ข	2	-	3.4	30	113
OR	32	ก	2.4	1.4	-	-	-
		ข	2	-	3.4	31	109
NOT	33	ก	2.4	9.2	-	-	-
		ข	0.8	-	3.1	28	110

จากตาราง เราสามารถสรุปความสามารถในการทำงานของ เกทต่าง ๆ ได้คือ

1. จำนวน fan-out = 10

2. Loading factor ของ AND, OR และ NOT เกท เป็น 0.2, 0.125 และ 1 ตามลำดับ

ตัวอย่างการใช้งาน

ถ้าเราต้องการจะต่อ 3 NOT เกท, 5 OR เกท และ 4 AND เกท เข้ากับ output อันใดอันหนึ่งของ เกทที่ใช้ เป็น sourse อยากทราบว่าจะ overload fan-out ของ เกทนั้นหรือไม่ เราจะใช้ loading factor มาคำนวณ คือ

เกททั้งหมดที่มาต่อจะใช้จำนวน fan-out = $(3 \times 1) + (5 \times 0.125) + (4 \times 0.2)$

$= 3 + .625 + 0.8$

$= 4.425$

ตัวเลขที่ได้มาน้อยกว่า 10 แสดงว่าเราสามารถต่อไปใช้ได้