



การออกแบบและพัฒนาอจิก เกท

004684

นายวิชาญ เลิศวิภาตระกูล

วิทยานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาคามหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต

หน่วยวิชาคอมพิวเตอร์ศาสตร์

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

พ.ศ. 2517

i 1754824x

DESIGN AND DEVELOPMENT OF LOGIC GATES

Mr. Wichan Lertwipatrakul

A Thesis Submitted in Partial Fulfillment of the Requirements

for the Degree of Master of Science

Division of Computer Science

Graduate School

Chulalongkorn University

1974

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้บัณฑิตวิทยาลัย
ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาโทบัณฑิต



.....
.....

คณบดีบัณฑิตวิทยาลัย

คณะกรรมการตรวจวิทยานิพนธ์

ดร. ทศ. อ. ทศ. อ. ทศ. ทศ. ทศ. ทศ. กรรมการ

.....กรรมการ

.....กรรมการ

.....กรรมการ

อาจารย์ผู้ควบคุมการวิจัย

ศาสตราจารย์ ดร. อิทธิพล ผดุงชีวิต

ดร. สมควร บรมมิน หนอง

หัวข้อวิทยานิพนธ์ การออกแบบและพัฒนาลอจิก เกท

ชื่อ นายวิชาญ เลิศวิภาตระกูล หน่วยวิชาคอมพิวเตอร์ศาสตร์

ปีการศึกษา 2516

บทคัดย่อ

วงจรรี เล็คโทรนิคส์ที่สำคัญที่จะทำให้คอมพิวเตอร์ทำงานได้นั้น ประกอบด้วยวงจรถูกเกต (gate) ชนิดต่าง ๆ วงจรเหล่านี้ในปัจจุบันส่วนใหญ่เป็นวงจรรีอินทิเกรต (integrated circuit) ซึ่งมีขนาดเล็ก ใช้งานโคสะดวก และใช้พลังงานต่ำ จุดประสงค์ของการทำวิทยานิพนธ์ เรื่องนี้คือการสร้างลอจิกเกทพื้นฐาน AND, OR และ NOT เพื่อนำไปใช้งานร่วมกับเครื่องไมโครคอมพิวเตอร์ของ ADTECH โมเดล 40 ลอจิกเกทที่สร้างขึ้นได้รับการตรวจสอบทั้งขั้นการทำงานและคุณสมบัติของ เกทต่าง ๆ จากการศึกษาพบว่า ค่า rise time ของแต่ละลอจิกเกทมีค่า 12 nano second ค่า fan-out มีค่า 10 ลอจิกเกทแต่ละหน่วยสามารถนำไปใช้ร่วมกับ เครื่องไมโครคอมพิวเตอร์ได้ นอกจากนั้นยังได้มีการอภิปรายถึงปัญหาในการสร้างต่าง ๆ ด้วย

A

Thesis Title Design and Development of Logic Gates

Name Mr. Wichan Lertwipatrakul Division of Computer Science

Academic Year 1973

ABSTRACT

The main electronic circuits of a computer consist of different types of logic gates. Nowadays such gates are produced in the form of integrated circuits thus making them very small in size. They are very convenient and use very low power. The purpose of this project is to construct and test the basic logic gate: AND, OR and NOT and use them with the micro computer ADTECH model 40. The logic characteristics of these gates have been studied. It was found that the rise time of each gate is 120 nanosecond. The fan-out number is 10. The logic cubes built for the experiment worked satisfactorily with the micro computer. Difficulties in making logic cubes were discussed.

คำนำ

ในการดำเนินการวิจัย เรื่องการออกแบบและพัฒนาสื่อจิก เอทนี้ ผู้เขียนได้ค้นคว้ารวบรวมหาหลักฐานและข้อมูลต่าง ๆ โดยอาศัย เอกสารและหนังสือต่าง ๆ ที่เกี่ยวข้อง รวมทั้งได้รับคำแนะนำและความช่วยเหลือจากท่านผู้รู้หลายท่าน จนกระทั่งสำเร็จสมความมุ่งหมาย

ผู้เขียนขอขอบพระคุณอาจารย์สมชาย ทยานง อาจารย์ชัยศิริ บัณฑิตานนท์ และอาจารย์จารุมาศ ปิ่นทอง ที่ได้ให้คำแนะนำ และความช่วยเหลือในด้านการเขียนและทดลองการวิจัย โดยเฉพาะอย่างยิ่งศาสตราจารย์ ดร.อิทธิพล ผดุงชีวิต และอาจารย์ ดร.สมควร บรมิน เหนทร ซึ่งได้ให้คำแนะนำตลอดจนการตรวจและแก้ไขร่างวิทยานิพนธ์ จนสำเร็จ เป็นวิทยานิพนธ์ฉบับสมบูรณ์ เป็นอย่างสูง

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	๗
บทคัดย่อภาษาอังกฤษ	๙
คำนำ	๑๑
รายการรูปประกอบ	๑๕

บทที่

1. บทนำ	1
2. ไคโอค ทรานซิส เคอร์ และวงจรรีเลย์	
สารกึ่งตัวนำ	5
จังก์ชันไคโอค	8
จังก์ชันทรานซิส เคอร์	12
การใช้ทรานซิส เคอร์ในวงจรรีเลย์	14
วงจรรีเลย์	17
3. Boolean Algebra	
AND, OR และ NOT	23
กฎของ Boolean Algebra	27
4. ลอจิกเกต	
OR เกท	33
AND เกท	37
NOT เกท	39

5. วงจรอินทิเกรตลอจิก	
Diode-Transistor Logic 	41
Resistor-Transistor Logic 	45
Transistor-Transistor Logic	47
6. การสร้างและทดลองลอจิกเกต	
การสร้างลอจิกเกต 	54
การหาค่า delay time และ rise time 	61
การหาค่า fan-out 	67
7. ข้อสรุปและขอเสนอแนะ	
เอกสารอ้างอิง 	76
ภาคผนวก 	78
ประวัติการศึกษา 	82

รายการรูปประกอบ

รูปที่	หน้า
1. โครงสร้างผลึกของซิลิกอนหรือ เยอรมัน เนียมบริสุทธิ์	7
2. กราฟแสดงคุณสมบัติของไดโอด	10
3. สัญลักษณ์และการไบแอสทรานซิสเตอร์	13
4. กราฟแสดง common-base characteristic ของทรานซิสเตอร์	14
5. transient response ของทรานซิสเตอร์	16
6. โค้ดแกรมของลอจิกเกตในวงจรรินติเกรต	18
7. วงจรรินติเกรตที่ขยายใหญ่	19
8. ชิ้นส่วนกิ่งค่าน้ำที่ประกอบด้วย IC หลายร้อยวงจร	20
9. masking และ diffusion ของชิ้น IC	22
10. วงจร AND	24
11. วงจร OR	25
12. วงจร NOT	26
13. วงจร NAND	27
14. วงจร NOR	28
15. วงจรไดโอดฟังก์ชัน OR สำหรับลอจิกลบ	33



16. วงจรหลอกไครโอคัพังชั้น OR สำหรับลจิกบวก	35
17. วงจรทรานซิสเตอร์คัพังชั้น OR สำหรับลจิกลบ	36
18. วงจรโคโอคัพังชั้น AND	38
19. วงจรไครโอคัพังชั้น AND สำหรับลจิกลบ	39
20. วงจรไครโอคัพังชั้น NOT	39
21. วงจรทรานซิสเตอร์คัพังชั้น NOT	40
22. DTL ลจิกเกท	42
23. วงจร Fairchild 930 DTL	44
24. วงจร RTL	45
25. วงจรเกท TTL NAND	48
26. วงจร TTL SN7410 3 input positive NAND gate	51
27. printed circuit ของ AND เกท	57
28. printed circuit ของ OR เกท	60
29. printed circuit ของ NOT เกท	61
30. clock pulse และ transient response ของลจิกเกท เทียบกับ clock pulse	62

รูปที่

๗
หน้า

31. ลักษณะของทรานซิสเตอร์ที่ใช้ เปิดปิดหลอดไฟต่อกับ output ของ เกท	65
32. common-emitter characteristic curve ของ ทรานซิสเตอร์	66
33. การวัดค่ากระแส, โวลต์เตจ และความต้านทานของ AND เกท .	68
34. การวัดค่ากระแส, โวลต์เตจ และความต้านทานของ OR เกท .	68
35. การวัดค่ากระแส, โวลต์เตจ และความต้านทานของ NOT เกท .	69