

บทที่ 5

การทดสอบและสรุปผล

การทดสอบวงจร

เมื่อได้ทดลองวิเคราะห์และแก้ไขวงจรส่วนต่างๆ ด้วยซอฟต์แวร์ทั้งในส่วนของภาษาวีเอชดีแอลและส่วนวงจรที่สังเคราะห์ขึ้นมาแล้ว ผู้ออกแบบจึงได้ทดลองถ่ายโอนวงจรที่สังเคราะห์ได้ลงใน FPGA (Field Programmable Gate Array) ซึ่งเป็นไอซีที่มีขนาดใหญ่ และผู้ใช้สามารถกำหนดรูปแบบของวงจรภายในได้ โดยจะมีซอฟต์แวร์ที่เรียกว่า “PPR, (Place Partition and Route)” ช่วยในการแบ่งวงจรที่มีขนาดใหญ่ที่ผู้ใช้ต้องการถ่ายโอนให้เป็นวงจรที่มีขนาดเล็กหลายๆ อัน ที่พอที่จะใส่ลงในวงจรย่อยที่มีกระจายอยู่ในอยู่ใน FPGA แล้วจัดการต่อเชื่อมวงจรเหล่านั้นด้วยสวิทช์ และสายนำสัญญาณ ซึ่งเป็นอีกส่วนหนึ่งที่อยู่ใน FPGA เพื่อรวมวงจรเล็ก ๆ เหล่านั้นให้เป็นวงจรใหญ่ที่จะถ่ายโอนอีกครั้งหนึ่ง

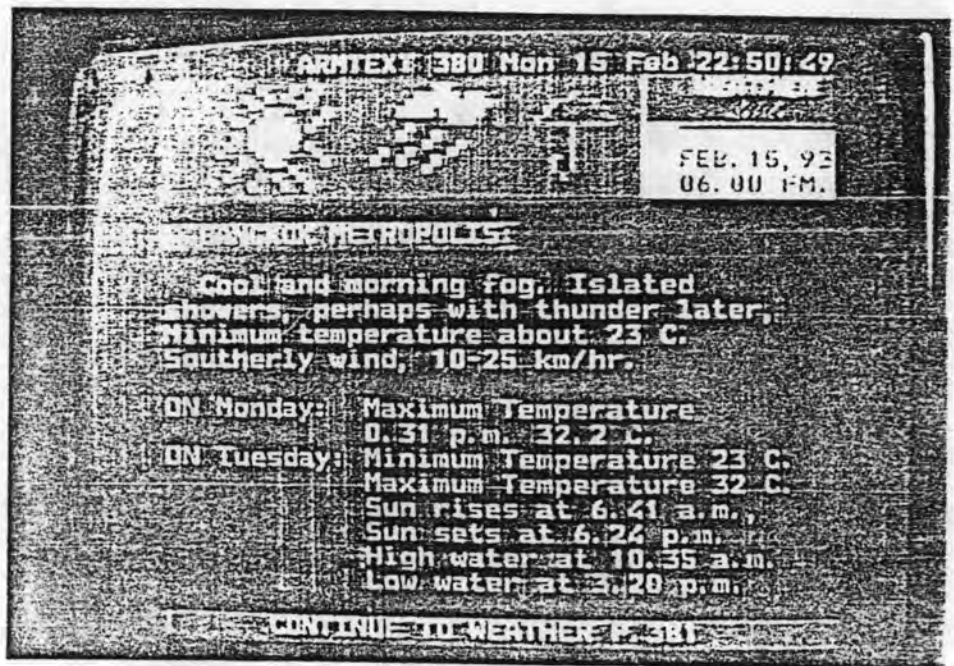
ในวิทยานิพนธ์นี้ได้ใช้ FPGA ของยี่ห้อ Xilinx เบอร์ XC4005PC84-6 ของบริษัท The Programmable Logic Company ผลของการถ่ายโอนที่สำคัญมีดังนี้

Equivalent Gate Array	3,438	Gates
IO Pin	53	Pads
Connection	1,018	Nets
Utility of Gate Array	76	%
Utility of IO Pin	83	%
Max. Delay (Clock to Pad)	66.7	nS

เมื่อได้ถ่ายโอนวงจรลงใน FPGA และได้ประกอบเครื่องถอดรหัสเทเลเท็กซ์อย่างสมบูรณ์แล้วจะได้ผลการทดสอบตามรูปที่ 5-1 ซึ่งแสดงภาพหน้าจอโทรทัศน์ ที่เกิดจากการถอดรหัสสัญญาณเทเลเท็กซ์โดยใช้สายอากาศแบบขากิและอยู่ในที่สูงไม่มีสิ่งกีดขวาง ส่วนรูปที่ 5-2 แสดงผลการทดลองเมื่อรับสัญญาณเทเลเท็กซ์โดยใช้สายอากาศแบบโคโพลภายในห้อง ซึ่งเสมือนมีสัญญาณรบกวน จะเห็นว่าถ้าสัญญาณที่รับมามีกำลังสูงและมีสัญญาณรบกวนน้อยเครื่องถอดรหัสซึ่งสร้างโดยวงจรรวมที่ได้ออกแบบจะทำงานได้ดี แต่เครื่องถอดรหัสสัญญาณเทเลเท็กซ์ แบบนี้จะไม่สามารถแก้ปัญหของสัญญาณรบกวนได้

ปัญหาระหว่างการทำงาน

1. วงจรที่ได้จากการสังเคราะห์กับวงจรที่เกิดขึ้นจริงภายใน FPGA จะไม่ใช่วงจรเดียวกันทั้งหมด กล่าวคืออาจมีการตัด,เพิ่ม,รวม หรือยุบเกตต่าง ๆ ทำให้การวิเคราะห์ทางซอฟต์แวร์ไม่สามารถค้นพบปัญหาทั้งหมด ซึ่งเมื่อเกิดความผิดพลาดขึ้นขณะทดสอบวงจรทางฮาร์ดแวร์ จะทำให้หาสาเหตุของปัญหาได้ยาก
2. ซอฟต์แวร์ที่ใช้ในการถ่ายโอนวงจร ได้ใช้ของบริษัท Xilinx เอง แต่กลับไม่มีความสามารถในการจัดการ Fan-Out ทำให้อาจเกิดปัญหขณะทดสอบได้
3. การต่อเชื่อม Teletext IC กับ VIP จำเป็นต้องใช้ไอซีขนาดเล็กเช่น บัฟเฟอร์ ตัวต้านทาน, ตัวเก็บประจุ เป็นต้น เนื่องจากสัญญาณจาก VIP ไม่ใช่สัญญาณลอจิกที่มีระดับ 0-5 V. ทำให้ผลของการลดจำนวนไอซี ไม่ประสบความสำเร็จเท่าที่ควร
4. เนื่องจากข้อจำกัดทั้งในด้านขนาดของวงจรใน FPGA และทั้งในด้านเวลา ทำให้การทำวิทยานิพนธ์ในครั้งนี้อย่างไม่มีศัภภาพเพียงพอที่จะมีผลต่อภาคอุตสาหกรรมได้



รูปที่ 5-1 แสดงหน้าข้อมูลเทเลเท็กซ์เมื่อใช้สายอากาศแบบขากิ



รูปที่ 5-2 แสดงหน้าข้อมูลเทเลเท็กซ์เมื่อใช้สายอากาศแบบไดโพล

สรุป

การทำวิทยานิพนธ์นี้ได้ศึกษาวิธีการนำภาษาวีเอชดีแอลไปใช้ประโยชน์ในการออกแบบวงจรไฟฟ้า ซึ่งได้เลือกออกแบบไอซีที่ใช้กับเครื่องถอดรหัสสัญญาณเทเลเท็กซ์ ซึ่งเป็นสื่ออีกทางหนึ่งที่ให้ข้อมูลข่าวสารได้อย่างกว้างขวาง หากมีการพัฒนาต่อไปอาจทำให้การผลิตไอซีถอดรหัสเทเลเท็กซ์ภาษาไทย/อังกฤษ มีราคาถูกลง และทำให้ระบบเทเลเท็กซ์เป็นที่นิยมขึ้นมาในประเทศไทยได้