

## รายการอ้างอิง

### ภาษาไทย

- ยุทธพงษ์ รั้งสรรค์เสรี. การค้นหาขอบภาพโดยหลักการของ Canny ที่คำนวณได้รวดเร็ว. การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 17 (2537ก): 314-318.
- \_\_\_\_\_. การออกแบบเคอร์เนลแบบไบโนเมียลด้วยเงื่อนไขที่สอดคล้องกับคุณสมบัติของเกาส์เซียนสองมิติ. การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 17 (2537ข): 326-328.

### ภาษาอังกฤษ

- Adrian, L. Introductory Computer Vision and Image Processing. Cambridge: McGraw-Hill, 1991.
- Baxes, G.A. Digital Images Processing: Principles and Applications. New York: John Wiley & Sons, 1994.
- Bracewell, R.N. Two-Dimensional Imaging. Prentice-Hall, 1995.
- Canny, J.F. A computational approach to edge detection. IEEE Trans. Pattern Anal. Machine Intell. vol. PAMI-8, no. 6. (1986): 679-699.
- \_\_\_\_\_. Finding edges and lines in images. Master's Thesis, Mass. Inst. Technol.; 1983.
- Fleck, M.M. Some defects in finite-difference edge finders. IEEE Trans. Pattern Anal. Machine Intell., vol. 14, no. 3. (1992): 337-345.
- Foley, J.D., Dam A.van, Feiner, S.K., and Hughes, J.F. Computer Graphics: Principles and Practice. 2<sup>nd</sup> ed. Massachusetts: Addison-Wesley, 1990.
- Gonzalez, R.C., and Woods, R.E. Digital Image Processing. Massachusetts: Addison-Wesley, 1992.
- Jeong, H., and Kim, C.I. Adaptive determination of filter scales for edge detection. IEEE Trans. Pattern Anal. Machine Intell., vol. 14, no. 5. (1992): 579-585.
- Jain, R., Kasturi, R., and Schunck, B.G. Machine Vision. New York: McGraw-Hill, 1995.
- Pitas, I. Digital Image Processing Algorithms. New York: Prentice-Hall, 1993.
- Sid-Ahmed, M.A. Image Processing: Theory, Algorithms, and Architectures. New York: McGraw-Hill, 1995.

## ภาคผนวก ก

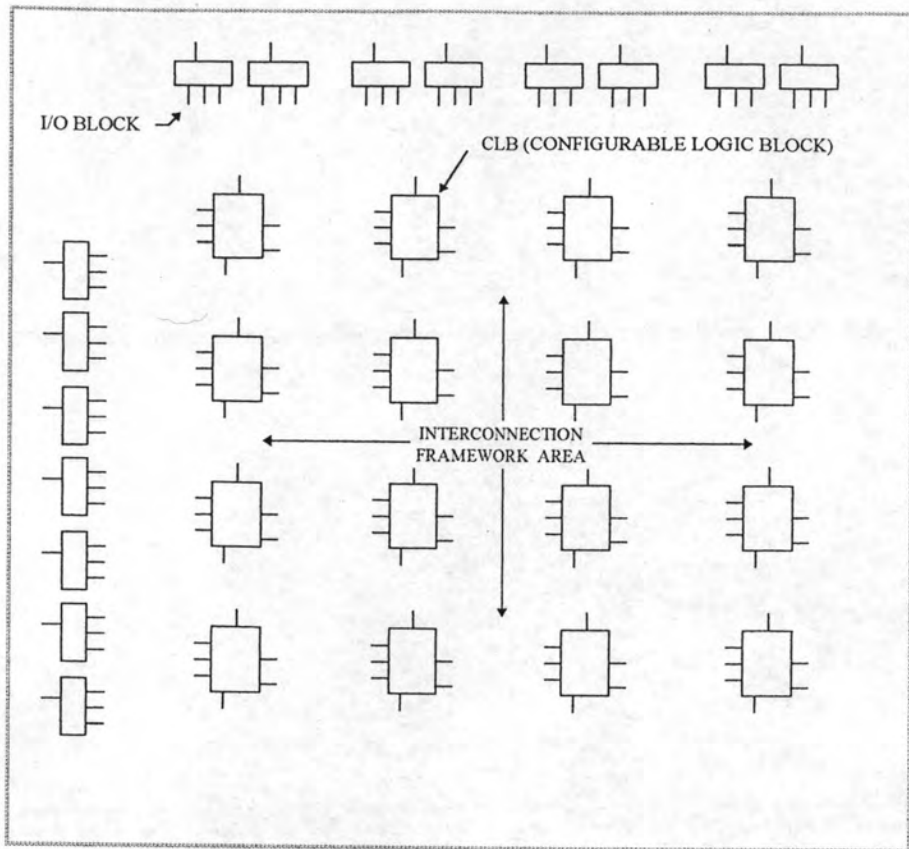
### FPGA

FPGA (Field Programmable Gate Array) เป็นอุปกรณ์อิเล็กทรอนิกส์แบบหนึ่ง ซึ่งมีลักษณะเป็นแบบ IC โดยภายในจะประกอบไปด้วยอุปกรณ์ทางลอจิกและกลุ่มลอจิก(logic block)จำนวนมาก จัดวางอยู่กับโครงข่ายเชื่อมโยง(interconnection framework) สามารถถูกโปรแกรมโดยซอฟต์แวร์ ทำให้เกิดการเชื่อมต่อกัน เพื่อทำงานเป็นฟังก์ชันตรรกใด ๆ ก็ได้เท่าที่จำนวนของกลุ่มลอจิกที่มีอยู่ ทำให้การออกแบบสามารถทำได้ง่ายและรวดเร็วกว่าการออกแบบด้วยการนำเอา IC แต่ละชนิดมาต่อกันเป็นวงจร

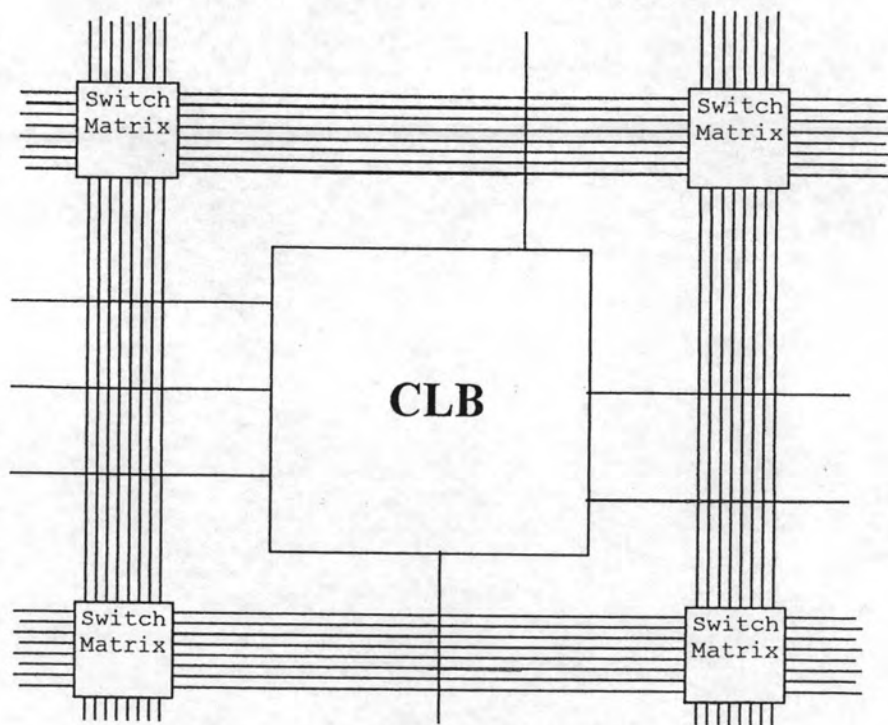
ดังที่ได้กล่าวไปแล้วว่ากลุ่มลอจิกของ FPGA นั้น สามารถถูกโปรแกรมได้ จึงมีชื่อเรียกว่า CLB (Configurable Logic Block) ซึ่ง FPGA จะมี CLB ได้ตั้งแต่ 64 ถึง 400 ตัว สามารถเทียบเคียงได้กับเกตจำนวน 2,000 ถึง 10,000 ตัว (ดูในตารางที่ 1) ซึ่งการจัดวางของตัว CLB บนตัว FPGA จะจัดวางในรูปแบบของเมตริกซ์ ตัวอย่างแสดงในรูปแบบที่ 1 และรูปที่ 2 ซึ่งในที่นี้เป็นการยกตัวอย่าง FPGA ของบริษัท Xilinx ซึ่งเป็นอุปกรณ์ที่ใช้ในการทำวิทยานิพนธ์

ตารางที่ 1 แสดง FPGA บางตัวในตระกูล XC4000 ของบริษัท Xilinx

Device	XC4002A	4003/3A	4005/5A	4006	4008	4010
Appr. Gate Count	2,000	3,000	5,000	6,000	8,000	10,000
CLB Matrix	8 x 8	10 x 10	14 x 14	16 x 16	18 x 18	20 x 20
No. of CLBs	64	100	196	256	324	400
No of Flip-Flops	256	360	616	768	936	1,120
Max Decode Input (per side)	24	30	42	48	54	60
Max Ram Bits	2,048	3,200	6,272	8,192	10,368	12,800
No. of IOBs	64	80	112	128	144	160



รูปที่ 1 แสดงการจัดวาง CLB ในตัว FPGA



รูปที่ 2 แสดง CLB กับโครงข่ายเชื่อมโยง



### ประวัติผู้เขียน

นายสุกิตติ ภูนาศ เกิดวันที่ 29 กันยายน พ.ศ. 2510 ที่อำเภอยานนาวา จังหวัดกรุงเทพมหานคร สำเร็จการศึกษาปริญญาตรีวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้าสื่อสาร ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าธนบุรี ในปีการศึกษา 2533 เข้าทำงานที่บริษัทโซนี่ เซมิคอนดักเตอร์ (ประเทศไทย) จำกัด ในตำแหน่งวิศวกรควบคุมคุณภาพ แผนกควบคุมคุณภาพ และเข้าศึกษาต่อในหลักสูตรวิทยาศาสตรมหาบัณฑิต ภาควิชาวิศวกรรมคอมพิวเตอร์ จุฬาลงกรณ์มหาวิทยาลัย เมื่อ พ.ศ. 2536