

บทที่ 3

การออกแบบระบบประมวลผลสัญญาณเสียงแบบเวลาจริง

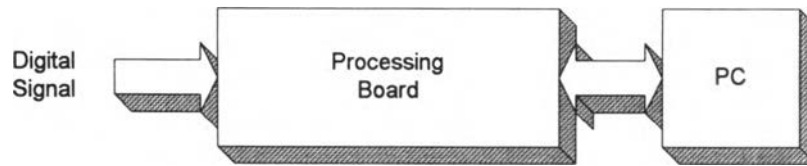
หลังจากที่ทำความเข้าใจหลักการและเทคนิคที่ใช้ในการออกแบบระบบประมวลผลแล้ว ในบทนี้จะกล่าวถึงการขั้นตอนการออกแบบระบบประมวลผลทั้งหมดซึ่งรวมถึงการทดสอบการทำงานของระบบตั้งแต่การทดสอบการทำงานขั้นพื้นฐานจนถึงการทดสอบใช้งานในการประมวลผลสัญญาณเสียงซึ่งมีความซับซ้อนและเพื่อความสะดวกคำว่าระบบประมวลผลในวิทยานิพนธ์นี้จะหมายถึงระบบประมวลผลสัญญาณเสียงพูดดิจิทัลแบบเวลาจริง

เนื่องจากระบบที่ได้กล่าวมาแล้วนั้นไม่ได้ถูกออกแบบให้ใช้ในการประมวลผลแบบเวลาจริงดังนั้นจึงต้องมีการออกแบบระบบซึ่งใช้สำหรับการประมวลผลแบบเวลาจริงโดยเฉพาะ และเพื่อการทำงานแบบเวลาจริงระบบประมวลผลที่ออกแบบนั้นจะต้องมีหน่วยความจำ 2 ส่วนโดยจะสลับกันทำงาน (ส่วนหนึ่งจะเชื่อมต่อกับตัว MPU เพื่อทำการประมวลผลและอีกส่วนอีกส่วนหนึ่งจะเชื่อมต่อกับ PC เพื่อทำการส่งผ่านข้อมูลซึ่งผ่านการประมวลผลแล้ว) ซึ่งจะทำให้ระบบสามารถทำงานได้ต่อเนื่องไม่ต้องหยุดการทำงานเวลาที่มีการส่งผ่านข้อมูลกับ PC โดยข้อดีและข้อจำกัดของระบบทั้ง 4 สามารถแสดงได้ดังตารางที่ 3.1

ตารางที่ 3.1 เปรียบเทียบข้อดีและข้อจำกัดของระบบประมวลผลแบบต่าง ๆ

ประเภทของระบบประมวลผล	ข้อดี	ข้อจำกัด
ระบบขนาดเล็กหรือระบบบอร์ดเดียว	โครงสร้างที่ไม่ซับซ้อน	ความยืดหยุ่นในการใช้งานและการขยายระบบเพิ่มเติม
ระบบขนาดกลางหรือระบบหลายบอร์ด	ความยืดหยุ่นในการใช้งานและการขยายระบบเพิ่มเติมดีกว่าระบบขนาดเล็ก	ความยากในการออกแบบและสร้างระบบ
ระบบขนาดใหญ่หรือระบบหลายตัวประมวลผล	ความยืดหยุ่นในการใช้งานและการขยายระบบเพิ่มเติมดีมาก	ความยากในการออกแบบและสร้างระบบมาก
ระบบประมวลผลที่ได้ออกแบบ	โครงสร้างที่ไม่ซับซ้อนและสามารถทำงานแบบเวลาจริงได้	ความยืดหยุ่นในการใช้งานและการขยายระบบเพิ่มเติม

ในขั้นตอนการทดสอบการทำงานของระบบ จำเป็นต้องสร้างซอฟต์แวร์ซึ่งใช้อัลกอริทึมในการประมวลผลสัญญาณเสียงพูด [8], [9], [10] เพื่อให้ระบบทำการประมวลผลสัญญาณเสียงพูดตามอัลกอริทึม นั้น ระบบโดยรวมทั้งหมดสามารถแสดงได้ดังรูปที่ 3.1



Digital Signal Processing System

รูปที่ 3.1 ระบบประมวลผลสัญญาณดิจิทัล

3.1 กำหนดคุณสมบัติของระบบและทรัพยากรที่ต้องใช้ในการสร้างระบบประมวลผล

ก่อนที่จะทำการออกแบบระบบประมวลผลจะต้องมีการกำหนดขีดความสามารถและลักษณะสมบัติต่างๆที่สำคัญของระบบก่อนโดยข้อกำหนดสามารถแบบเป็นหัวข้อต่างๆดังต่อไปนี้

3.1.1 ข้อกำหนดและคุณสมบัติที่จำเป็นของระบบประมวลผลที่ออกแบบและสร้างขึ้นมีดังนี้

- ติดต่อกับผู้ใช้โดยผ่านจอแสดงผลของเครื่องไมโครคอมพิวเตอร์
- ระบบประมวลผลจะเชื่อมต่อกับเครื่องไมโครคอมพิวเตอร์โดยผ่านทางบัส ISA
- เทคนิคการส่งผ่านข้อมูลและโปรแกรมจะเป็นแบบ Isolated I/O
- เทคนิคการส่งคำสั่งสำหรับควบคุมระบบจะเป็นแบบ Isolated I/O
- ระบบประมวลผลใช้ชิพ TMS320C25 เป็นตัว MPU
- มีหน่วยความจำขนาด 64K Word จำนวน 4 ชุด
- มีส่วนสำหรับรับและทำการแปลงสัญญาณเสียงพูดที่เป็นสัญญาณอนาลอกเป็นสัญญาณดิจิทัล

ขนาด 8 บิต

- ซอฟต์แวร์สำหรับควบคุมการทำงานของระบบจะทำหน้าที่ในการควบคุมการทำงานของระบบทั้งในส่วนการส่งสัญญาณควบคุมและการรับส่งข้อมูลระหว่างระบบประมวลผลกับเครื่องไมโครคอมพิวเตอร์ และซอฟต์แวร์จะทำงานบนระบบปฏิบัติการ MS-DOS ของบริษัทไมโครซอฟท์รุ่น 6.22

3.1.2 ข้อกำหนดและคุณสมบัติเพิ่มเติมของระบบประมวลผลที่ออกแบบและสร้างขึ้นมีดังนี้

- มีส่วนที่ทำการส่งข้อมูลจากตัว MPU ไปยังเครื่องไมโครคอมพิวเตอร์โดยผ่านทาง Isolated I/O ได้โดยตรง
- ซอฟต์แวร์สำหรับทดสอบส่วนต่างๆของระบบซึ่งมีความยืดหยุ่นในการทดสอบดังนั้นจึงสะดวกต่อการนำไปใช้ทดสอบและยังนำไปใช้ทดสอบกับระบบประมวลผลซึ่งจะมีการพัฒนาต่อไปอีกด้วย

3.1.3 กำหนดขั้นตอนการทำงานของระบบประมวลผล

ในการใช้งาน หลังจากที่มีการจ่ายกำลังไฟฟ้าเข้าสู่เครื่องไมโครคอมพิวเตอร์

- สั่งให้โปรแกรมดำเนินการ โปรแกรมจะทำการทดสอบระบบประมวลผลโดยทดสอบหน่วยความจำภายในของระบบ

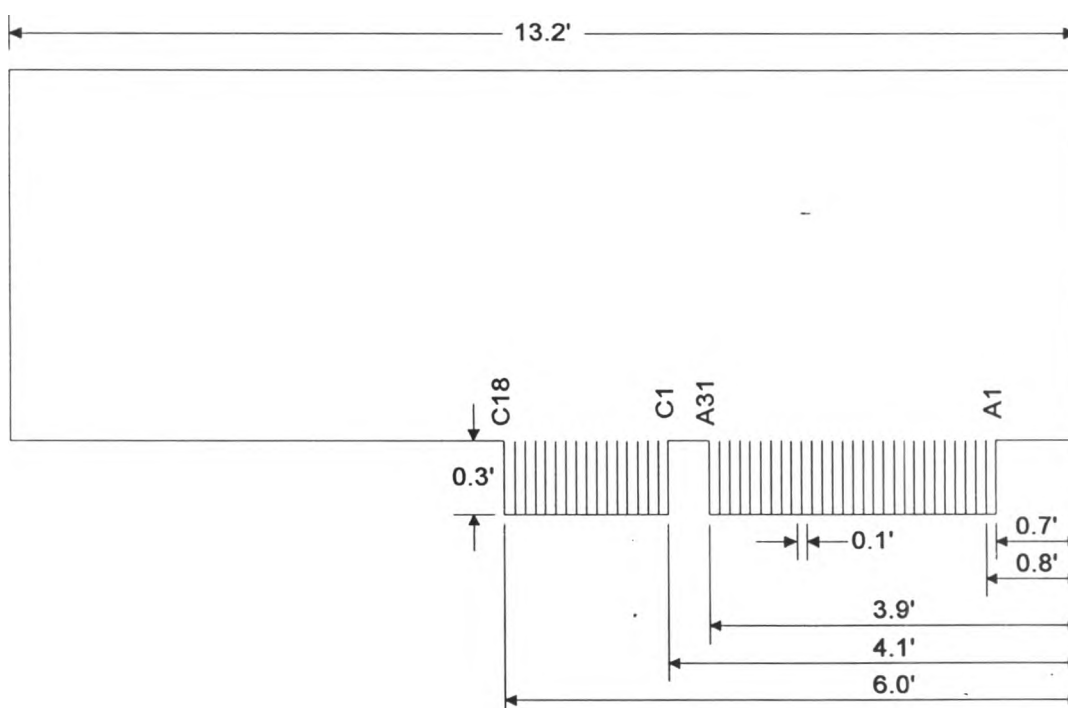
- โปรแกรมจะทำการ Initialize ระบบ เมื่อ Initialize เสร็จเรียบร้อยแล้วจะแสดงคำว่า "Initialization Complete" ที่จอแสดงผลของเครื่องไมโครคอมพิวเตอร์เพื่อรอรับโปรแกรมที่จะใช้สำหรับประมวลผลสัญญาณเสียง

- เมื่อเลือกโปรแกรมสำหรับประมวลผลแล้วโปรแกรมควบคุมการทำงานจะทำการ Download โปรแกรมลงในระบบ (ลงในหน่วยความจำทั้ง 2 ส่วน) โดยทำทีละส่วนและเมื่อโปรแกรมทำการ Download เสร็จเรียบร้อยแล้วจะแสดงคำว่า "Loading Complete" ที่จอแสดงผลของเครื่องไมโครคอมพิวเตอร์

- เมื่อกด Enter ระบบจะเริ่มทำงานตามโปรแกรมที่ Download ลงในระบบ
- เมื่อกด Q โปรแกรมจะหยุดการทำงาน

3.1.4 กำหนดรูปแบบของระบบประมวลผลที่จะสร้างขึ้น

ระบบประมวลผลที่สร้างขึ้นจะเป็นการกระจายขนาด 16 บิตซึ่งเชื่อมต่อกับเครื่องไมโครคอมพิวเตอร์ผ่านทางบัส ISA



รูปที่ 3.2 รูปร่างและขนาดของระบบประมวลผล

3.1.5 ทรัพยากรหลักที่จำเป็นต้องใช้ในการสร้างระบบประมวลผล

- เครื่องไมโครคอมพิวเตอร์ 1 เครื่อง
- ชิปตัวประมวลผล TMS320C25 จำนวน 1 ตัว
- ชิพหน่วยความจำความเร็วสูงขนาด 64K Word จำนวน 4 ชุด
- ชิพซึ่งทำหน้าที่แปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Converter)

จำนวน 1 ตัว

- บอร์ดสำหรับเชื่อมต่อกับเครื่อง PC โดยผ่านทางบัสแบบ ISA
- ภาษาแอสเซมบลีสำหรับ TMS320C25 สำหรับควบคุมการทำงานของตัว MPU
- ภาษา C ของบริษัทไมโครซอฟต์รุ่น 1.52 เป็นภาษาซึ่งจะใช้สำหรับพัฒนาโปรแกรมสำหรับ

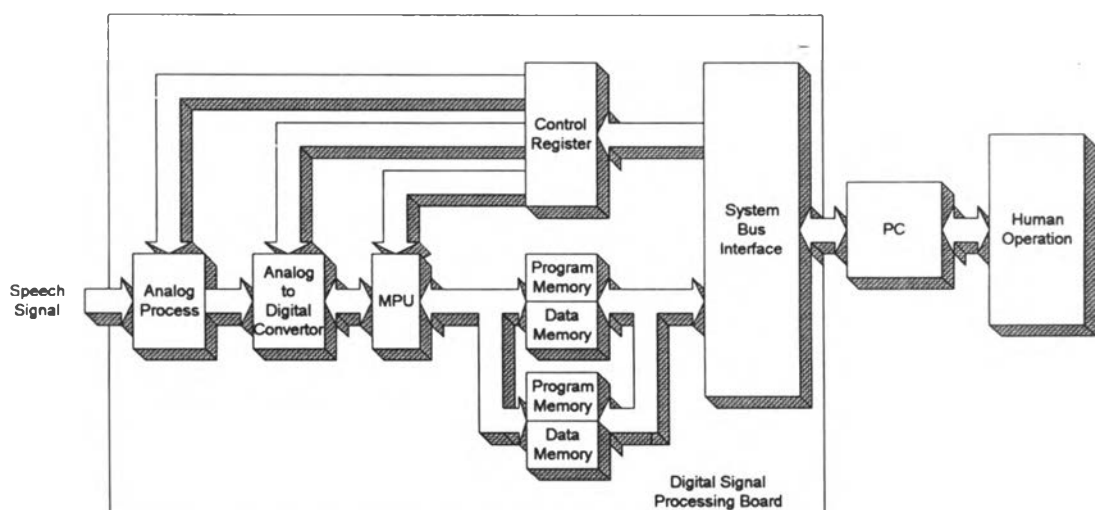
ควบคุมการทำงานของระบบประมวลผล

3.2 ออกแบบและสร้างสถาปัตยกรรมของระบบ

เพื่อความสะดวกในการออกแบบเราจะออกแบบระบบเป็นส่วนๆทั้งด้านสถาปัตยกรรมของระบบและขั้นตอนการทำงานดังนี้

3.2.1 บล็อกไดอะแกรมของระบบ

จากข้อกำหนดทางรูปแบบและขั้นตอนการใช้งานของระบบประมวลผลข้างต้นสามารถออกแบบบล็อกไดอะแกรมของระบบได้ ดังแสดงในรูปที่ 3.3



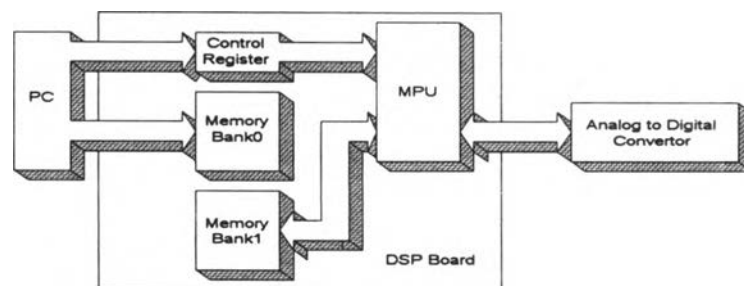
รูปที่ 3.3 บล็อกไดอะแกรมของของระบบประมวลผล

จากรูปที่ 3.3 สามารถฮาร์ดแวร์แบ่งได้เป็น 6 ส่วนหลักๆ คือ

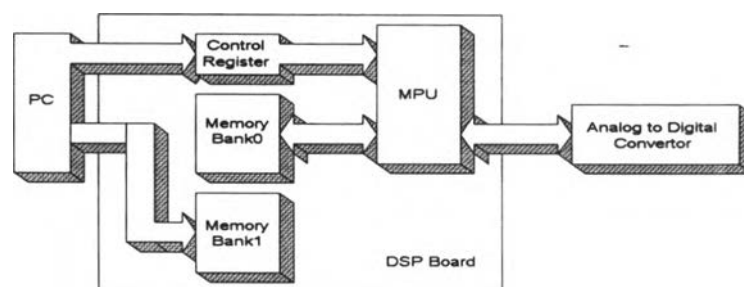
- ส่วนตัว MPU (TMS320C25)
- ส่วนหน่วยความจำ (Memory Bank 0 & Memory Bank 1)
- ส่วนควบคุมระบบ (Control Register)
- ส่วนแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Converter)
- ส่วนประมวลผลสัญญาณแอนะล็อก (Analog Process)
- ส่วนของเครื่องไมโครคอมพิวเตอร์ซึ่งใช้เป็นส่วนที่เชื่อมต่อกับผู้ใช้

3.2.2 ขั้นตอนการ Initialize ระบบประมวลผล

โปรแกรมควบคุมการทำงานบนเครื่องไมโครคอมพิวเตอร์จะทำการโหลดโปรแกรม โดยโปรแกรมจะประกอบด้วยโปรแกรมสำหรับการ Initialize ตัว MPU รวมถึงหน่วยความจำและโปรแกรมสำหรับการประมวลผลตามอัลกอริทึมที่ใช้ทดสอบ [8], [9], [10] ขั้นตอนการโหลดโปรแกรมจะเป็นไปตามรูปที่ 3.4



Download Program to Memory Bank0

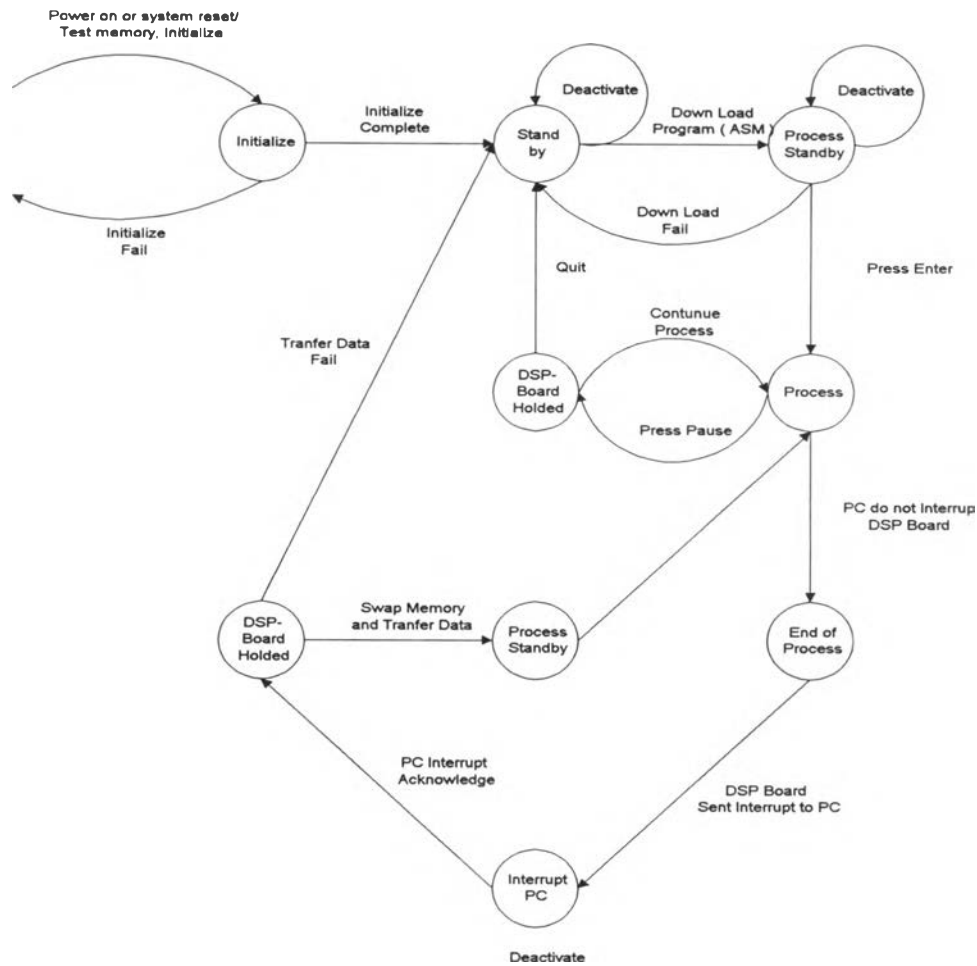


Download Program to Memory Bank1

รูปที่ 3.4 ขั้นตอนการ Initialize ระบบประมวลผล

3.2.3 Control Flow ของระบบประมวลผล

หลังจากที่ได้ออกแบบบล็อกไดอะแกรมของระบบประมวลผลทั้งหมดแล้ว ขั้นตอนต่อไปเป็นการออกแบบ Control Flow ซึ่งบอกขั้นตอนการทำงานที่สำคัญของระบบประมวลผล โดย Control Flow ของระบบประมวลผลสามารถแสดงได้ดังรูปที่ 3.5



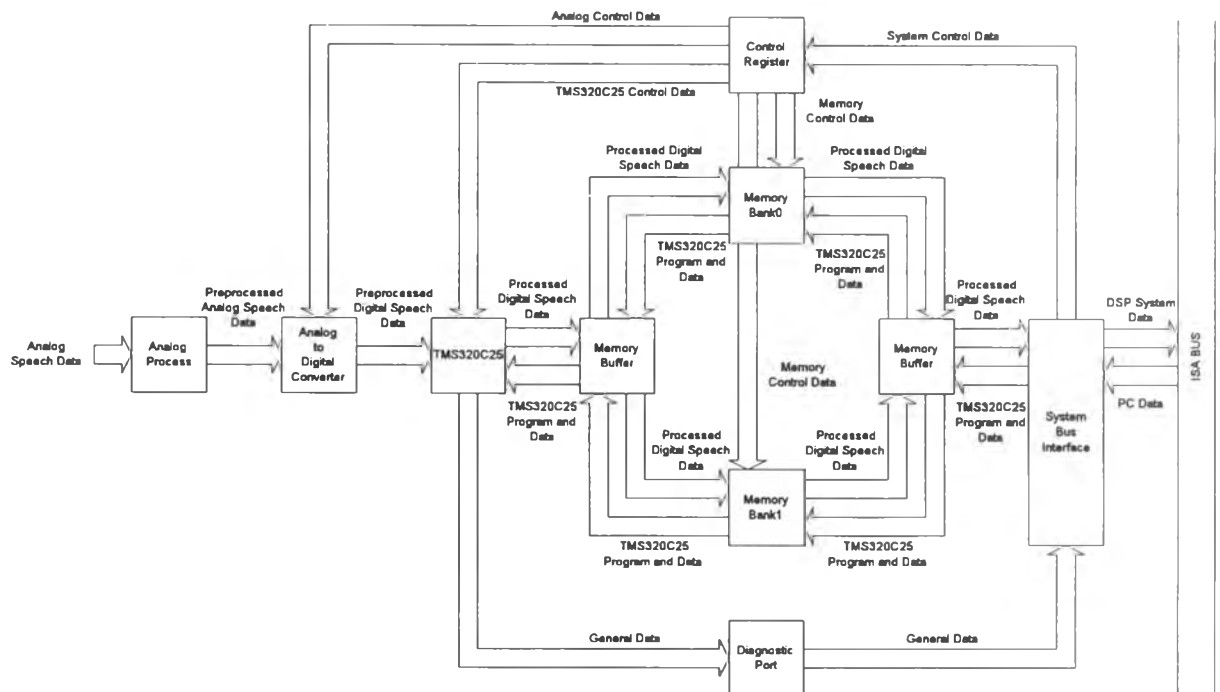
รูปที่ 3.5 Control Flow ของระบบประมวลผล

จาก Control Flow จะเห็นได้ว่าในขณะที่บอร์ดทำงานจะมีการเปลี่ยนหน่วยความจำเมื่อมีการประมวลผลเสร็จซึ่งโดยทั่วไปสำหรับการประมวลผลสัญญาณเสียงช่วงเวลาในการประมวลผลจะมีค่าน้อยกว่าเวลาสำหรับรับค่าสัญญาณเสียง 1 เฟรมและในช่วงเวลานี้จะมีการส่งผ่านข้อมูลระหว่างระบบประมวลผลกับเครื่องไมโครคอมพิวเตอร์ดังนั้นการออกแบบซอฟต์แวร์ในส่วนของการทำงานของตัว MPU (ภาษาแอสเซมบลีสำหรับ TMS320C25) จะต้องคำนวณเวลาสำหรับการประมวลผลไม่ให้มีค่ามากกว่าเวลาดังกล่าวไม่เช่นนั้นตัว MPU จะทำงานไม่ทัน

การออกแบบระบบประมวลผลในลักษณะนี้เพราะต้องการให้ระบบสามารถทำงานแบบเวลาจริงได้อย่างสมบูรณ์ เพื่อสร้างซอฟต์แวร์พื้นฐานที่จำเป็นของระบบซึ่งจะทำให้การพัฒนาประมวลผลที่มีประสิทธิภาพสูงขึ้นสามารถทำได้ง่าย ผู้ที่ต้องการพัฒนาระบบประมวลผลให้ทำงานต่างๆสามารถนำระบบประมวลผลที่สร้างขึ้นไปได้โดยไม่ต้องแก้ไขซอฟต์แวร์ที่ทำหน้าที่ในการควบคุมการทำงานและการส่งผ่านข้อมูล

3.2.4 Data Flow ของระบบประมวลผล

เมื่อได้ออกแบบ Control Flow แล้ว ขั้นตอนต่อไปเป็นการออกแบบ Data Flow ซึ่งเป็นการแสดงการไหลของข้อมูลทั้งหมดและแสดงการเปลี่ยนแปลงของข้อมูลเมื่อผ่านฟังก์ชันต่างๆ เพื่อให้ในการประมาณจำนวนและชนิดของฟังก์ชันที่ต้องการใช้งานดังแสดงในรูปที่ 3.6



รูปที่ 3.6 Data Flow ของระบบประมวลผล

Data Flow ของระบบประมวลผลสามารถแบ่งได้เป็น 2 ส่วนคือข้อมูลที่ไหลจากสัญญาณเสียงพูดอนาล็อกและข้อมูลซึ่งไหลมาจากเครื่อง PC

- ส่วนของข้อมูลที่ไหลจากสัญญาณเสียงพูดอนาล็อก (Analog Speech Data) ไปจนถึงตัว TMS320C25 โดยสัญญาณเสียงพูดอนาล็อกจะถูกปรับปรุงสัญญาณโดยการผ่านวงจรกรองความถี่ซึ่งเป็นแบบ Band Pass (50Hz-8KHz) เพื่อป้องกันการเกิด Aliasing ตอนทำการแปลงสัญญาณและสัญญาณรบกวนที่ความถี่ 50 Hz แล้วสัญญาณจึงผ่านตัวแปลงสัญญาณจากสัญญาณแบบอนาล็อกเป็นสัญญาณแบบดิจิทัลเพื่อให้ตัว TMS320C25 สามารถทำการประมวลผลต่อไป

- ส่วนของข้อมูลที่ไหลระหว่างตัว MPU กับเครื่อง PC ซึ่งในส่วนนี้จะผ่าน System Bus Interface เพื่อเชื่อมต่อสัญญาณของระบบประมวลผลกับบัสแบบ ISA ของเครื่อง PC ข้อมูลในส่วนนี้อาจแบ่งได้เป็น 2 ส่วนย่อยๆคือส่วนที่ไหลจากเครื่อง PC ไปยังตัว TMS320C25 และส่วนที่ไหลจากตัว

TMS320C25 ไปยังเครื่อง PC โดยในส่วนแรกข้อมูลในส่วนนี้จะประกอบด้วยข้อมูลเกี่ยวกับสัญญาณควบคุมระบบและโปรแกรมสำหรับประมวลผลของ TMS320C25 โดยส่วนของสัญญาณควบคุมจะไหลไปยัง Control Register เพื่อส่งไปควบคุมส่วนต่าง ๆ ของระบบต่อไปและในส่วนของโปรแกรมจะไหลไปยังหน่วยความจำแล้วจึงไหลไปยังตัว TMS320C25 อีกที ส่วนที่สองต่อส่วนที่ไหลจากตัว TMS320C25 ไปยังเครื่อง PC จะไหลได้สองทางคือไหลไปยังหน่วยความจำแล้วไปยัง Memory Buffer แล้วจึงไหลไปยัง System Bus Interface หรือไหลไปยัง Diagnostic Port แล้วไปยัง System Bus Interface

3.3 การออกแบบฮาร์ดแวร์ของระบบประมวลผลสัญญาณเสียงพูดดิจิทัล

ในหัวข้อที่แล้วได้กล่าวถึงการออกแบบระบบประมวลผลสัญญาณเสียงพูดทั้งระบบโดยรวม มิได้เน้นการออกแบบฮาร์ดแวร์หรือซอฟต์แวร์ส่วนใดส่วนหนึ่ง ในส่วนนี้จะกล่าวถึงการออกแบบฮาร์ดแวร์ของระบบประมวลผล โดยระบบประมวลผลที่ออกแบบจะประกอบด้วยส่วนต่างๆ ได้แก่ ด้วยตัว MPU ซึ่งในวิทยานิพนธ์นี้ได้ใช้ชิพ TMS320C25, ส่วนหน่วยความจำ, ส่วนสร้างสัญญาณควบคุมระบบ, และส่วนเชื่อมต่อระหว่างภาคอนาลอกกับภาคดิจิทัล ดังนั้นก่อนที่จะกล่าวถึงการออกแบบฮาร์ดแวร์ของระบบประมวลผลสัญญาณเสียงพูด จำเป็นต้องกล่าวถึงสมบัติทางฮาร์ดแวร์ของ TMS320C25 เสียก่อน ซึ่งจะกล่าวถึงเฉพาะส่วนที่สำคัญหรือเกี่ยวข้องกับการออกแบบและสร้างเท่านั้น

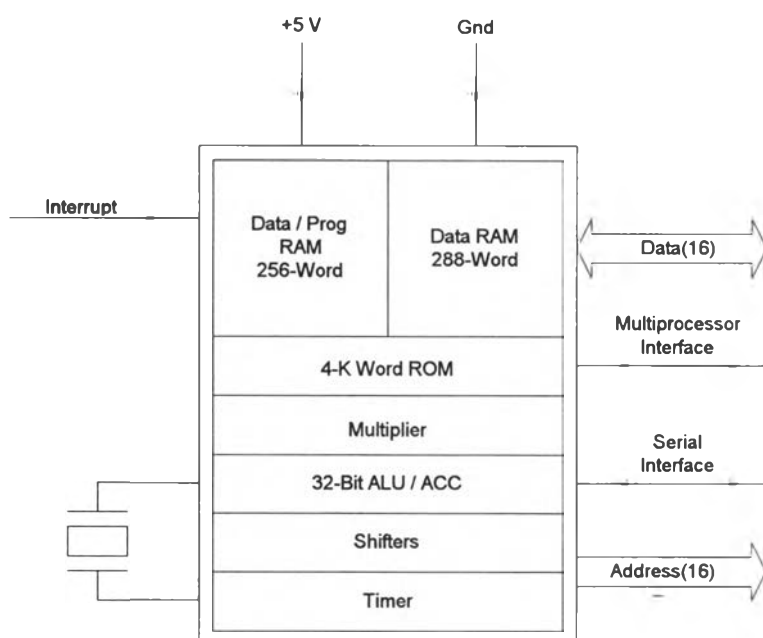
3.3.1 สมบัติทางฮาร์ดแวร์ของ TMS320C25

TMS320C25 เป็นไอซีที่ถูกออกแบบให้สามารถทำงานทางคณิตศาสตร์ได้รวดเร็วมากโดยมีเงื่อนไขในการออกแบบไว้คือมีสถาปัตยกรรมที่เน้นการทำงานด้านฮาร์ดแวร์, มีกลไกของฮาร์ดแวร์สำหรับการคูณโดยเฉพาะ, มีคำสั่งที่ใช้งานในเรื่องการประมวลผลสัญญาณโดยเฉพาะ, ใช้หลักการของ Pipelining โดย TMS320C25 มีคุณสมบัติทางฮาร์ดแวร์ คือ

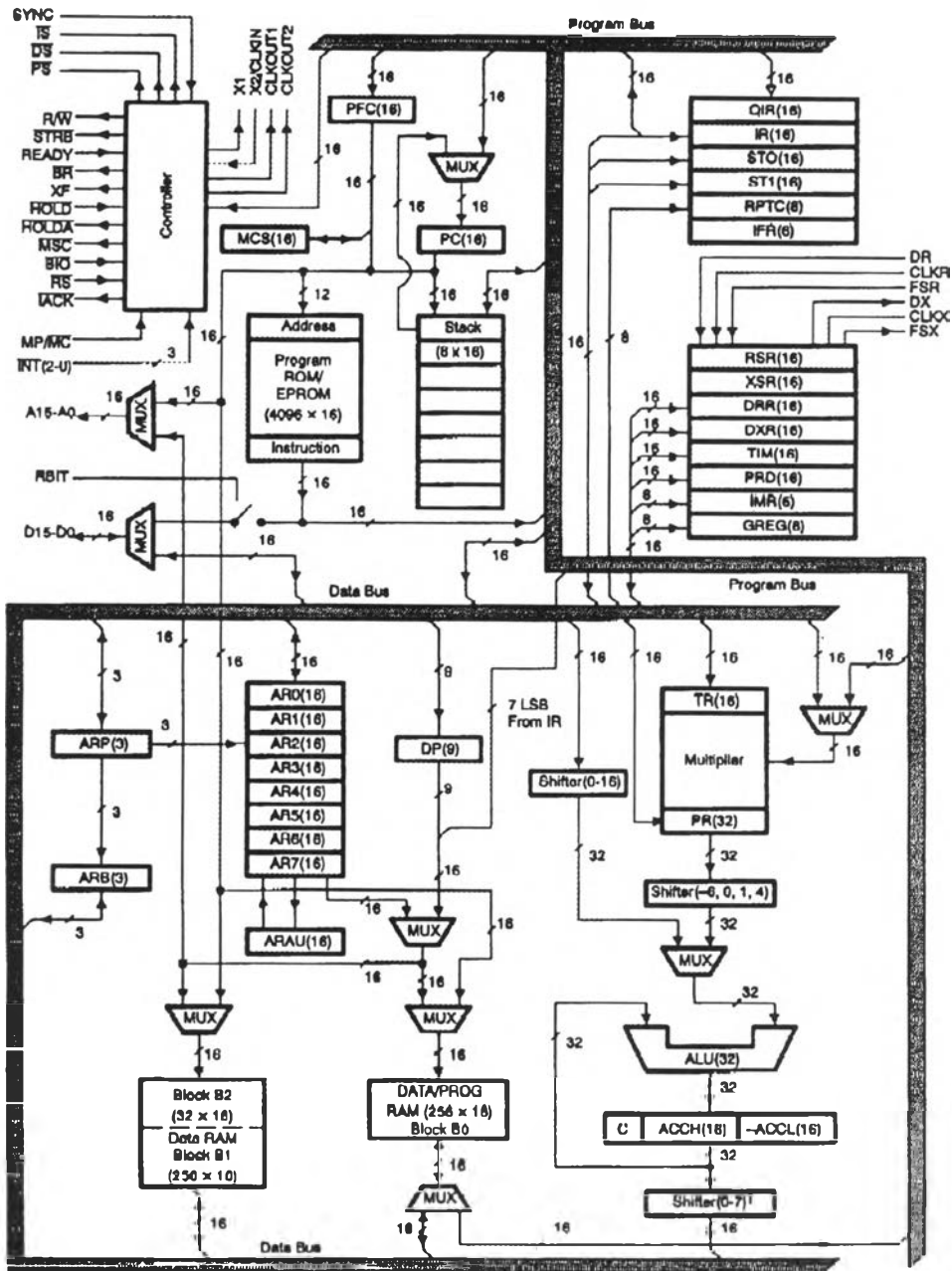
- เวลาที่ใช้ในหนึ่งรอบคำสั่ง : 100 ns
- มีหน่วยความจำภายในแบบ RAM ถึง 544 word
- สามารถเชื่อมต่อกับหน่วยความจำภายนอกได้ถึง 64K word
- มี ALU/Accumulator ขนาด 32 bit
- มีวงจรแบบขนานสำหรับคูณเลขขนาด 16 x 16 bit โดยให้ผลลัพธ์ขนาด 32 bit
- คำสั่งในการคูณและแอดคิวมูแลตจะทำงานเสร็จเพียงรอบเดียว
- มีการจัดการสำหรับการย้ายข้อมูลหรือโปรแกรมที่เป็นชุด
- มีตัวนับเวลาอยู่ภายในชิพสำหรับควบคุมการทำงาน
- มี Auxiliary registers อยู่ 8 ตัว
- มี Hardware Stack อยู่ 8 ระดับ

- มี I/O ขนาด 16 bit อยู่ 16 ช่อง
- มีตัวเลื่อนแบบขนานขนาด 16 bit
- มีวงจร Wait states สำหรับเชื่อมต่อกับหน่วยความจำหรืออุปกรณ์รายรอบที่ช้ากว่า
- มีพอร์ตแบบอนุกรมสำหรับการเชื่อมต่อโดยตรง
- มีคำสั่งสำหรับ Adaptive filter, FFT, สามารถเพิ่มความแม่นยำได้อีก
- สามารถกลับบิต (Bit Reverse) ได้สำหรับการทำ FFT แบบ radic-2

ในรูปที่ 3.7 จะแสดงถึงการบล็อกไดอะแกรมแบบง่ายที่ประกอบด้วยสัญญาณในการเชื่อมต่อกับระบบภายนอกและหน่วยความจำภายใน ส่วนรูปที่ 3.8 จะแสดงถึงบล็อกไดอะแกรมของ TMS320C25 ส่วนรายละเอียดอื่นๆ สามารถหาเพิ่มเติมได้จากเอกสารอ้างอิง 8



รูปที่ 3.7 บล็อกไดอะแกรมอย่างง่ายของ TMS320C25



NOTE: Shaded areas indicate a bus.

รูปที่ 3.8 บล็อกไดอะแกรมของ TMS320C25

3.3.2 ชาร์ตแวร์ของระบบประมวลผล

เพื่อความสะดวกในการออกแบบ, สร้างและตรวจสอบจากบล็อกไดอะแกรมในรูปที่ 3.3 จะสามารถทำการออกแบบเป็นส่วนย่อยอย่างละเอียดดังต่อไปนี้

3.3.2.1 บัส ISA (ISA BUS)

ดังแสดงในรูปที่ 3.9 (ก) แสดงให้เป็นบัสแบบ ISA ซึ่งจะประกอบด้วย Connector AT 62 และ Connector AT 36 เป็นบัสขนาด 16 บิต ในรูปจะแสดงให้เห็นเฉพาะสัญญาณที่มีการเชื่อมต่อกับระบบประมวลผลเท่านั้น [2],[3]

3.3.2.2 ตัว MPU

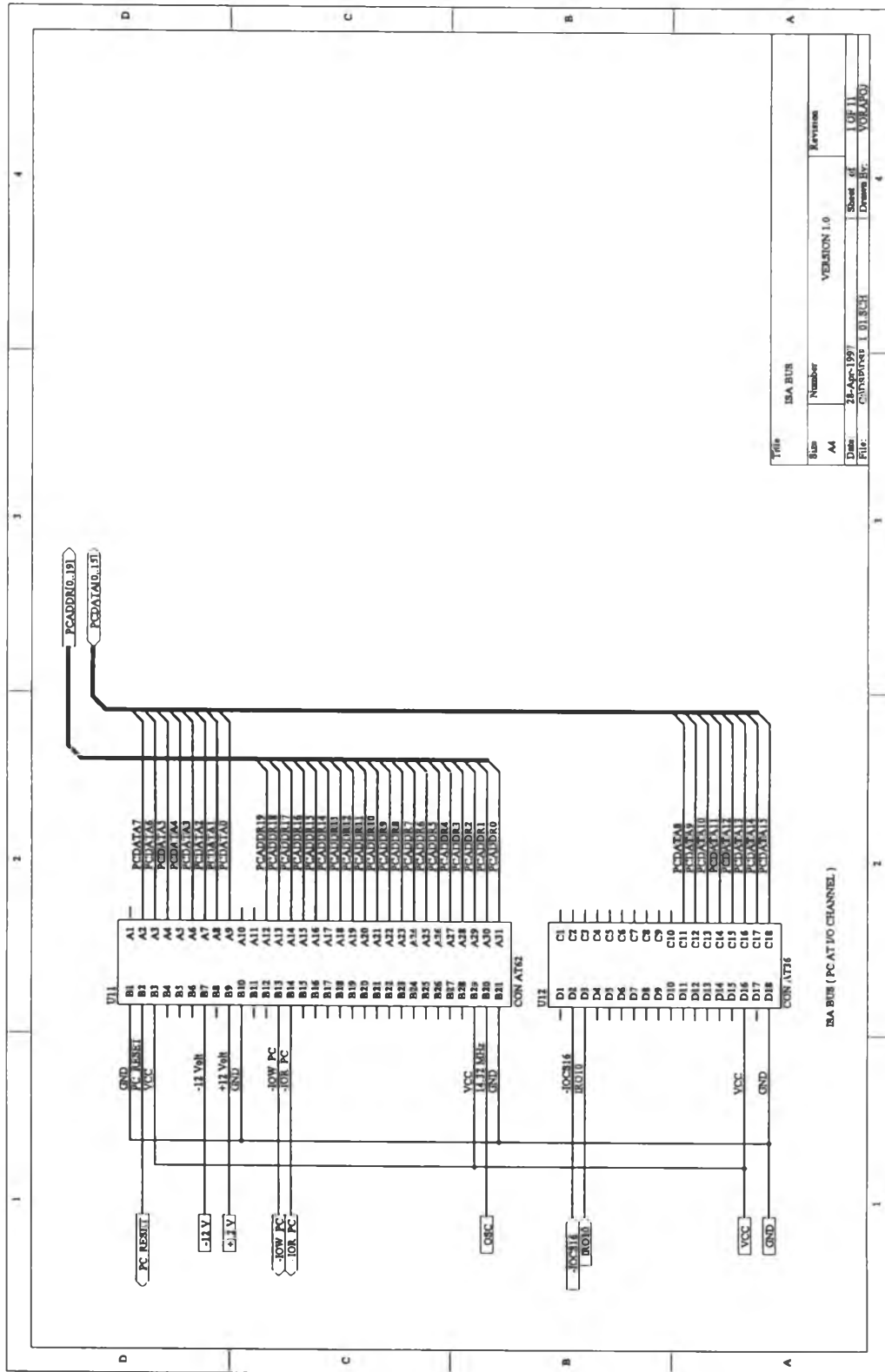
ดังแสดงในรูปที่ 3.9 (ข) U21 จะเป็นตัว MPU วิทยานิพนธ์นี้ได้ใช้ไอซีเบอร์ TMS320C25 ตัว U21 นี้จะมีผลึกความถี่ 20 MHz ต่ออยู่เพื่อสร้างสัญญาณนาฬิกาภายในตัว MPU (ตัวประมวลผลสามารถป้อนสัญญาณนาฬิกาได้ถึง 40.96 MHz แต่เพื่อลดปัญหาของสัญญาณรบกวนภายในระบบจึงใช้สัญญาณนาฬิกาเพียง 20 MHz) และตัว MPU จะทำงานในโหมด MP (Microprocessor) ดังนั้นจึงมีการป้อนสัญญาณทางตรรกะมีค่าเป็น 1 เข้าทางขา MP-/MC

ตัว U22 จะรับสัญญาณ DSPADDR0 ถึง DSPADDR3 และสัญญาณ -DSPIS จาก U21 มาทำหน้าที่ในการสร้างสัญญาณ -DSPPORT0 ถึง -DSPPORT7 โดยในการออกแบบมีการใช้สัญญาณเพียงบางส่วนคือ

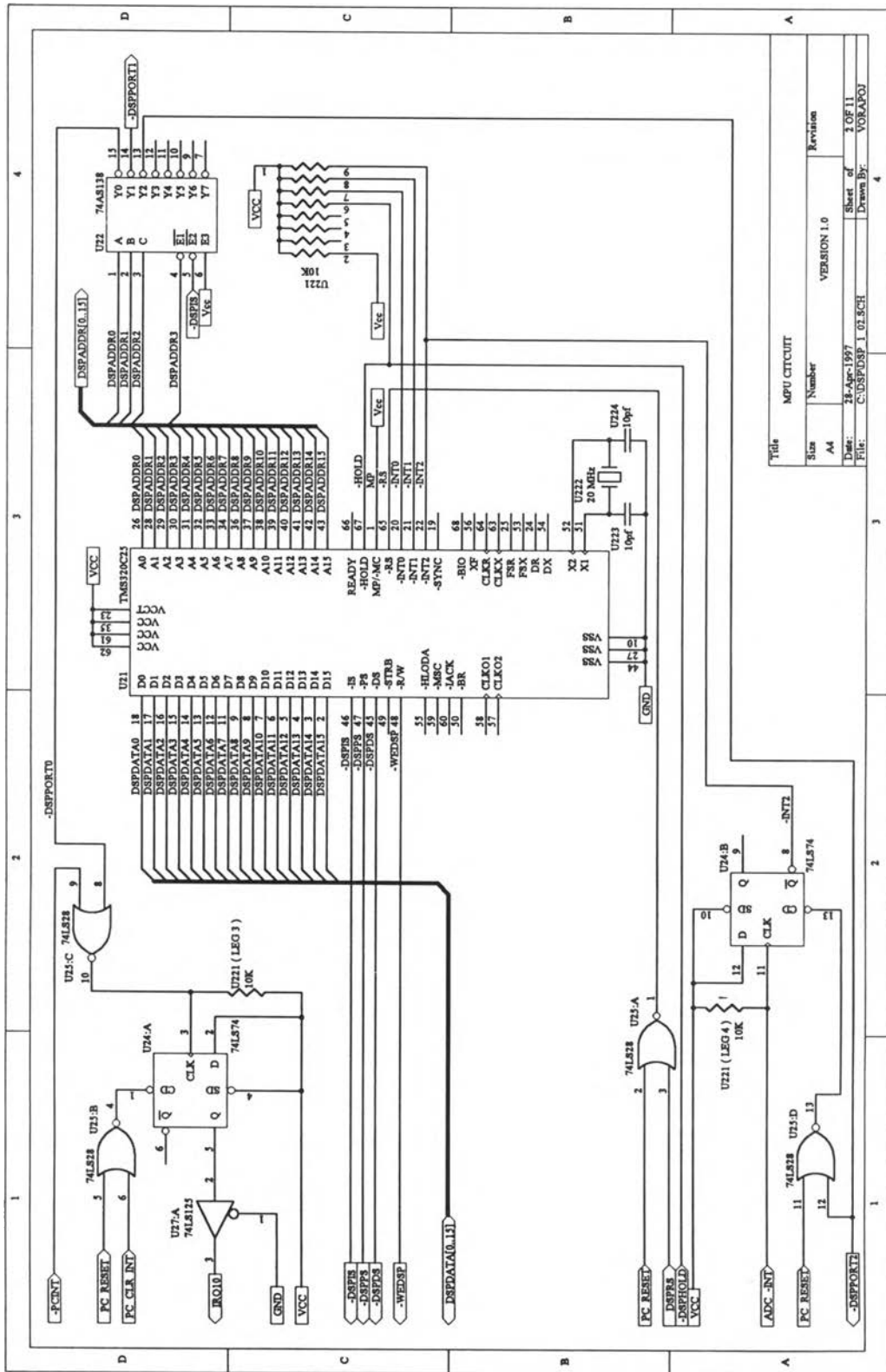
- สัญญาณ -DSPPORT0 จะทำหน้าที่ในการสร้างสัญญาณ IRQ10 ส่งไปตัว U24:A ยังไมโครคอมพิวเตอร์เพื่อบอกว่าระบบประมวลผลทำงานเสร็จแล้ว
- สัญญาณ -DSPPORT1 จะทำหน้าที่ควบคุมการส่งข้อมูลขนาด 8 bit ไปยังตัว U28 โดยไมโครคอมพิวเตอร์สามารถอ่านข้อมูลนี้โดยการอ่านผ่าน I/O ตำแหน่งเดียวกับที่ตั้งไว้ที่ส่วนสร้างสัญญาณควบคุม (Control Register)
- สัญญาณ -DSPPORT2 จะทำหน้าที่ควบคุมการรับข้อมูลจากส่วนแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลและยังมีหน้าที่ในการเคลียร์สัญญาณ -INT2 ที่มาจาก U24:B

ตัว U24:A จะรับสัญญาณ -DSPPORT0 มาทำหน้าที่เป็นตัวสร้างสัญญาณ -IRQ10 เพื่อเป็นการบอกกับไมโครคอมพิวเตอร์เพื่อบอกว่าระบบประมวลผลทำงานเสร็จแล้ว โดยมีสัญญาณ RESET หรือสัญญาณ PC_CLR_INT สำหรับเคลียร์สัญญาณ -IRQ10

ตัว U24:B จะรับสัญญาณ ADC_-INT มาทำหน้าที่เป็นตัวสร้างสัญญาณ -INT2 เพื่อเป็นการบอกกับตัว MPU ว่ามีข้อมูลจากส่วนแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล โดยมีสัญญาณ RESET หรือสัญญาณ -DSPPORT2 ทำหน้าที่ในการเคลียร์สัญญาณ -INT2



รูปที่ 3.9 (ก) วงจรของบัส ISA



Title		
MPU CIRCUIT	Size	Number
	A4	VERSION 1.0
Date:	18-Aug-1997	Sheet of
Drawn By:	C:USFPD88.1.01.SCH	Drawn By:
		3 OF 11
		VOILAPOJ

รูปที่ 3.9 (ข) วงจรตัว MPU ของระบบ

3.3.2.3 หน่วยความจำ (Memory Units)

ดังแสดงในรูปที่ 3.9 (ค), 3.9 (ง) เป็นหน่วยความจำที่มีขนาด 256K Byte (128K Word) จำนวน 2 ชุด (Bank1 และ Bank2) และแต่ละชุดจะถูกแบ่งออกเป็น 4 ส่วนโดยแบ่งเป็น

1. ข้อมูลหน้า 1 (Data Page1) ขนาด 64K Byte (32K Word)
2. ข้อมูลหน้า 2 (Data Page2) ขนาด 64K Byte (32K Word)
3. โปรแกรมหน้า 1 (Program Page1) ขนาด 64K Byte (32K Word)
4. โปรแกรมหน้า 2 (Program Page2) ขนาด 64K Byte (32K Word)

เนื่องจากตัว MPU มีช่วงการอ่านเขียนที่เร็วมากทำให้จำเป็นต้องใช้หน่วยความจำมีช่วงการอ่านเขียนข้อมูลที่มีความเร็วพอ ดังนั้นในการออกแบบจึงใช้ไอซีเบอร์ MT5C2568 ซึ่งเป็นหน่วยความจำแบบ Fast Static Ram ขนาด 32Kx8Bit ซึ่งมีช่วงการอ่านเขียนข้อมูลภายใน 20 nsec ใช้ทั้งหมดจำนวน 16 ตัว คือ U301P-U304P, U305D-U308D, U401P-U404P และ U405D-U408D

3.3.2.4 ตัวเลือกบัสควบคุมของไมโครคอมพิวเตอร์หรือของตัว MPU (PC / MPU Control Bus Selector)

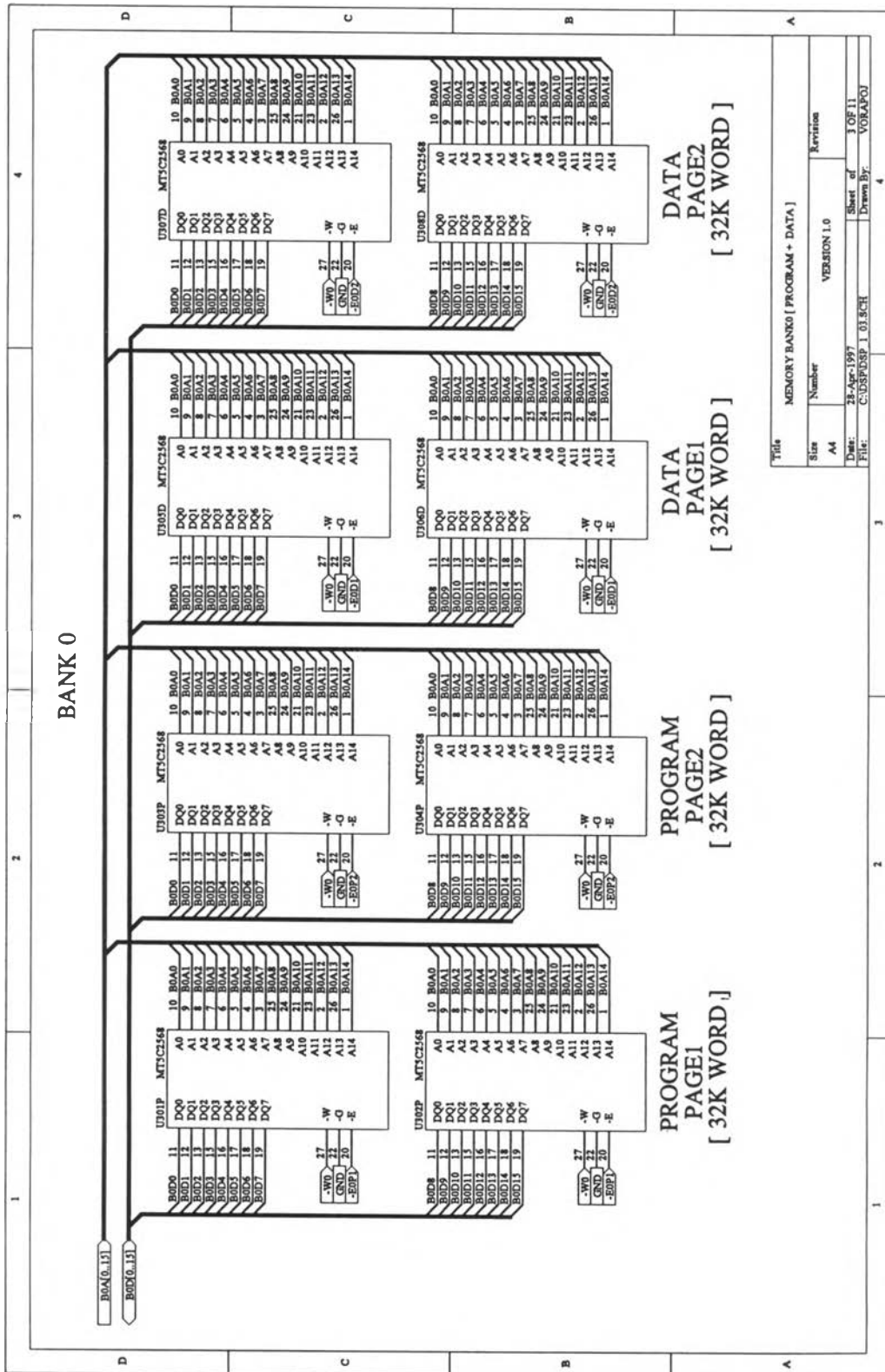
ดังแสดงในรูปที่ 3.9 (จ) เป็นตัวเลือกควบคุมข้อมูลของไมโครคอมพิวเตอร์หรือของตัว MPU ประกอบด้วย U501, U511 ซึ่งในการออกแบบเลือกใช้ไอซีเบอร์ 74LS257 ซึ่งเป็น Selector แบบ 2 เลือก 1 และใช้ U502 และ U512 ทำหน้าที่ในการเข้ารหัสสัญญาณควบคุม

ตัวเลือกบัสควบคุมของไมโครคอมพิวเตอร์หรือของตัว MPU ทำหน้าที่ในการเลือกหน่วยความจำชุดหนึ่งเชื่อมต่อกับไมโครคอมพิวเตอร์และหน่วยความจำอีกชุดหนึ่งทำการเชื่อมต่อกับตัว MPU โดยสัญญาณที่ใช้ในการเลือกนี้จะมาจากรีจิสเตอร์ควบคุม

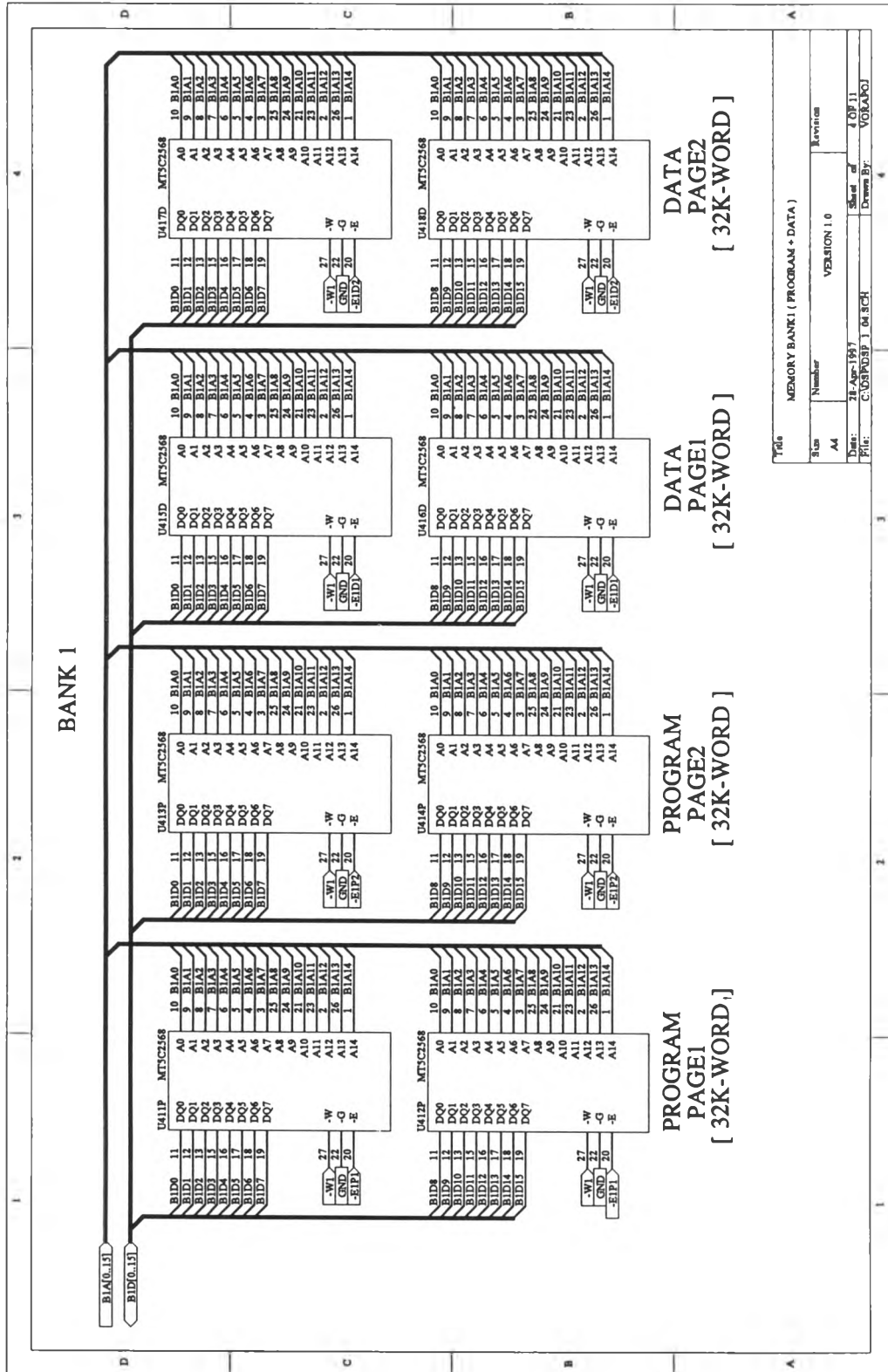
3.3.2.5 ตัวเลือกบัสข้อมูลของไมโครคอมพิวเตอร์หรือของตัว MPU (PC / MPU Data Bus Selector)

ดังแสดงในรูปที่ 3.9 (ฉ) เป็นตัวเลือกบัสข้อมูลของไมโครคอมพิวเตอร์หรือของตัว MPU ประกอบด้วย U601-U604 และ U611-U614 ซึ่งในการออกแบบเลือกใช้ไอซีเบอร์ 74LS245 ซึ่งเป็น Buffer 2 ทิศทาง

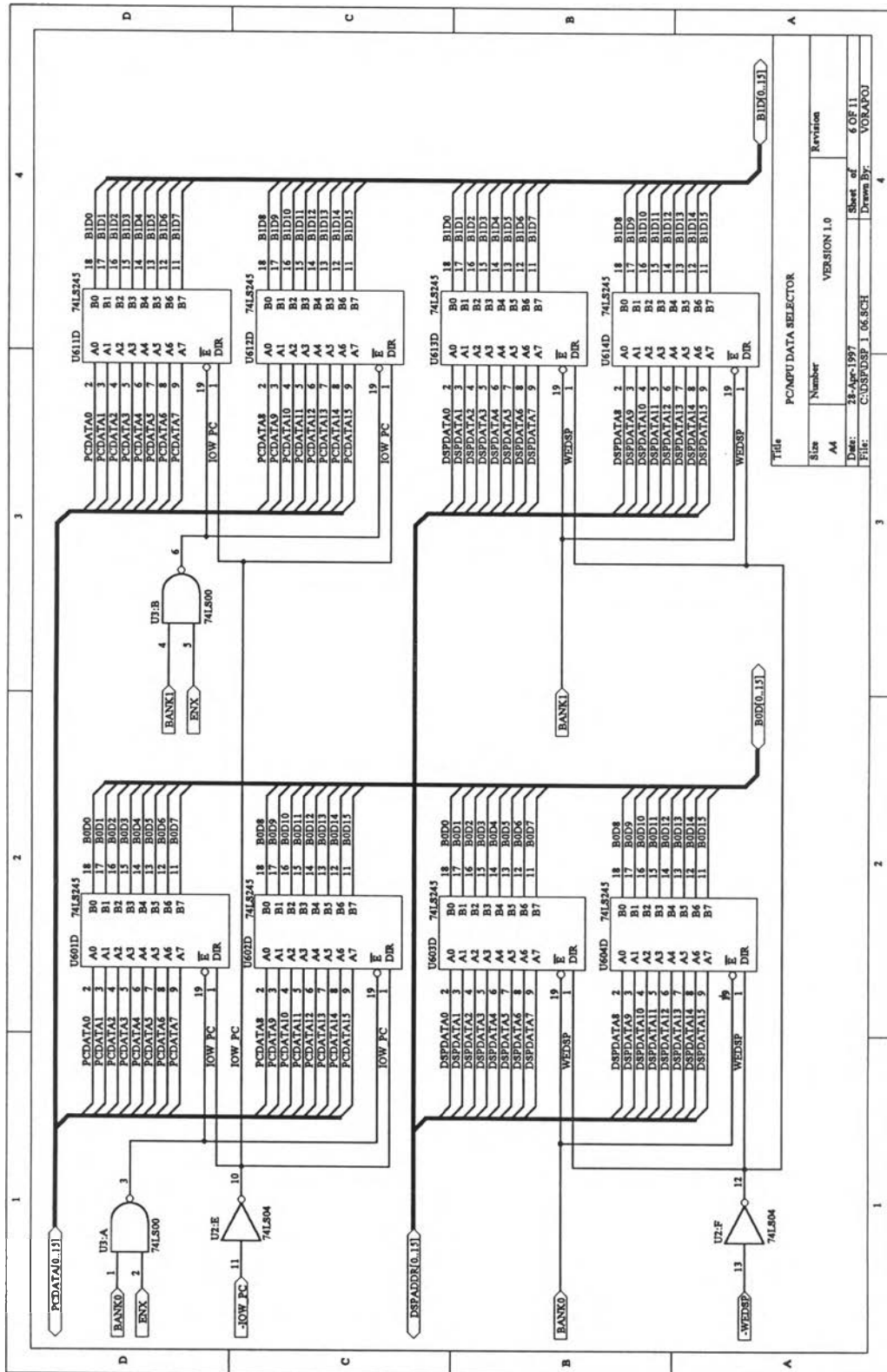
ตัวเลือกบัสข้อมูลของไมโครคอมพิวเตอร์หรือของตัว MPU ทำหน้าที่ในการเลือกหน่วยความจำชุดหนึ่งเชื่อมต่อกับไมโครคอมพิวเตอร์และหน่วยความจำอีกชุดหนึ่งทำการเชื่อมต่อกับตัว MPU โดยสัญญาณที่ใช้ในการเลือกนี้จะมาจากรีจิสเตอร์ควบคุม



รูปที่ 3.9 (ค) วงจรของหน่วยความจำ Bank0



รูปที่ 3.9 (ง) วงจรของหน่วยความจำ Bank1



Title		
PCMPU DATA SELECTOR	Version	Revision
	Size	Number
	A4	VERSION 1.0
Date:	28-Apr-1997	Sheet of
File:	C:\DSP\PCSP_1_06.SCH	Drawn By:
		VORAKOJ

รูปที่ 3.9 (จ) วงจรของตัวเลือกบัสข้อมูลของไมโครคอมพิวเตอร์หรือของตัว MPU

3.3.2.6 ตัวเลือกบัสแอดเดรสของไมโครคอมพิวเตอร์หรือของตัว MPU (PC / MPU Address Bus Selector)

ดังแสดงในรูปที่ 3.9 (ซ) เป็นตัวเลือกบัสข้อมูลของไมโครคอมพิวเตอร์หรือของตัว MPU ประกอบด้วย U701-704 และ U711-U714 ซึ่งในการออกแบบเลือกใช้ไอซีเบอร์ 74LS245 ซึ่งเป็น Buffer 2 ทิศทางแล้วทำการกำหนดทิศทางเพียงทางเดียวเพราะง่ายต่อเชื่อมต่อวงจรหรือการทำ PCB (Print Circuit Board) ต่อไป

ตัวเลือกบัสแอดเดรสของไมโครคอมพิวเตอร์หรือของตัว MPU ทำหน้าที่ในการเลือกว่าหน่วยความจำชุดหนึ่งเชื่อมต่อกับไมโครคอมพิวเตอร์และหน่วยความจำอีกชุดหนึ่งทำการเชื่อมต่อกับตัว MPU โดยสัญญาณที่ใช้ในการเลือกนี้จะมาจากรีจิสเตอร์ควบคุม

3.3.2.7 รีจิสเตอร์ควบคุม (Control Register)

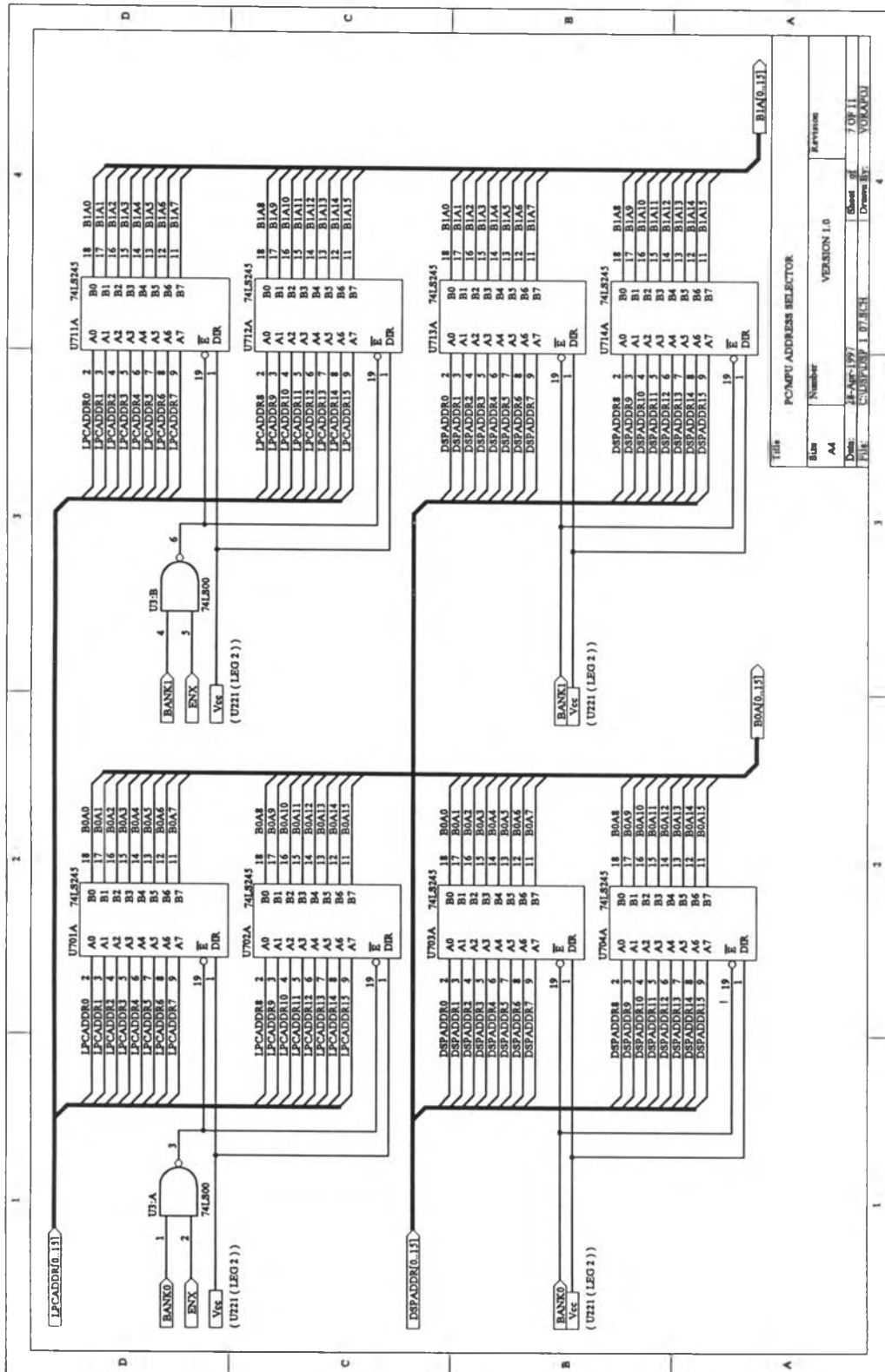
ดังแสดงในรูปที่ 3.9 (ซ) เป็นรีจิสเตอร์ควบคุมจะเป็นส่วนซึ่งทำหน้าที่ในการสร้างสัญญาณสำหรับควบคุมระบบประมวลผลส่วนใหญ่โดยรับข้อมูลที่เป็นคำสั่งจากเครื่อง PC มาเก็บไว้ที่ U87C และ U88C ซึ่งสร้างจาก D FILP - FLOP WITH CLEAR มีความจุในการสั่งงานได้ทั้งหมด 8 บิต ซึ่งไมโครคอมพิวเตอร์สามารถสั่งงานผ่านทางพอร์ต I/O โดยรายละเอียดของคำสั่งแต่ละบิตจะแสดงดังตารางที่ 4.1 (ตัวรีจิสเตอร์ควบคุมจะถูกสัญญาณจากมากอยควบคุมอีกก็คือสัญญาณ -PC_IOW) และคำสั่งทั้งหมดที่ได้มาจาก PC จะถูกส่งต่อไปยังส่วนต่างๆ ในระบบอีกทีหนึ่ง

นอกจากนี้ในส่วนนี้จะเป็นส่วนสร้างสัญญาณสำหรับควบคุมการส่งผ่านข้อมูลแบบ Isolated I/O ซึ่งมีขนาด 16 บิตโดยจะสร้างสัญญาณ -IOEN_PC_ADD , ENX และ IOCS16 ประกอบด้วย U81C, U82C, U83C, U84C, U85C ,U86C ,U1:B , U1:C และ U1:D โดยจะนำสัญญาณ IOW, PCADDR0 - PCADDR15 ที่มาจากไมโครคอมพิวเตอร์โดยผ่านทาง ISA BUS มาเข้ารหัสและเพื่อความยืดหยุ่นในใช้งานกับเครื่องไมโครคอมพิวเตอร์โดยทั่วไปจึงใช้ DIP-SWITCH ช่วยในการเข้ารหัส 16 ตำแหน่งจึงทำให้สามารถปรับค่าพอร์ทได้ตั้งแต่ 0000h ถึง FFFFh (ในการออกแบบครั้งนี้เราทำการตั้งค่า ADDRESS ที่ค่า 0300H - 0308H) โดยสัญญาณต่างๆจะมีหน้าที่ดังนี้

- สัญญาณ IOEN_PC_ADD จะทำหน้าที่ในการ Latch ค่าแอดเดรสซึ่งสามารถเก็บได้ขนาด 16 บิต (สามารถอ้างหน่วยความจำได้ 64K Byte หรือ 32K Word)
- สัญญาณ ENX จะทำหน้าที่ในควบคุมการทำงานของส่วนเชื่อมต่อกับบัสโดยจะมีค่าเป็น High เมื่อมีการส่งผ่านข้อมูลระหว่างบัสกับระบบประมวลผล
- สัญญาณ -IOCS16 จะทำหน้าที่ในการกำหนดลักษณะในการส่งผ่านข้อมูลของบัส ISA ให้มีขนาด 16 บิต
- สัญญาณ -IOEN_PC_READ จะทำหน้าที่ในการอ่านค่าจากพอร์ทซึ่งต่อเชื่อมกับตัว MPU โดยตรง

ตารางที่ 3.2 หน้าที่แต่ละบิตในรีจิสเตอร์ควบคุมและสัญญาณที่ผลิต

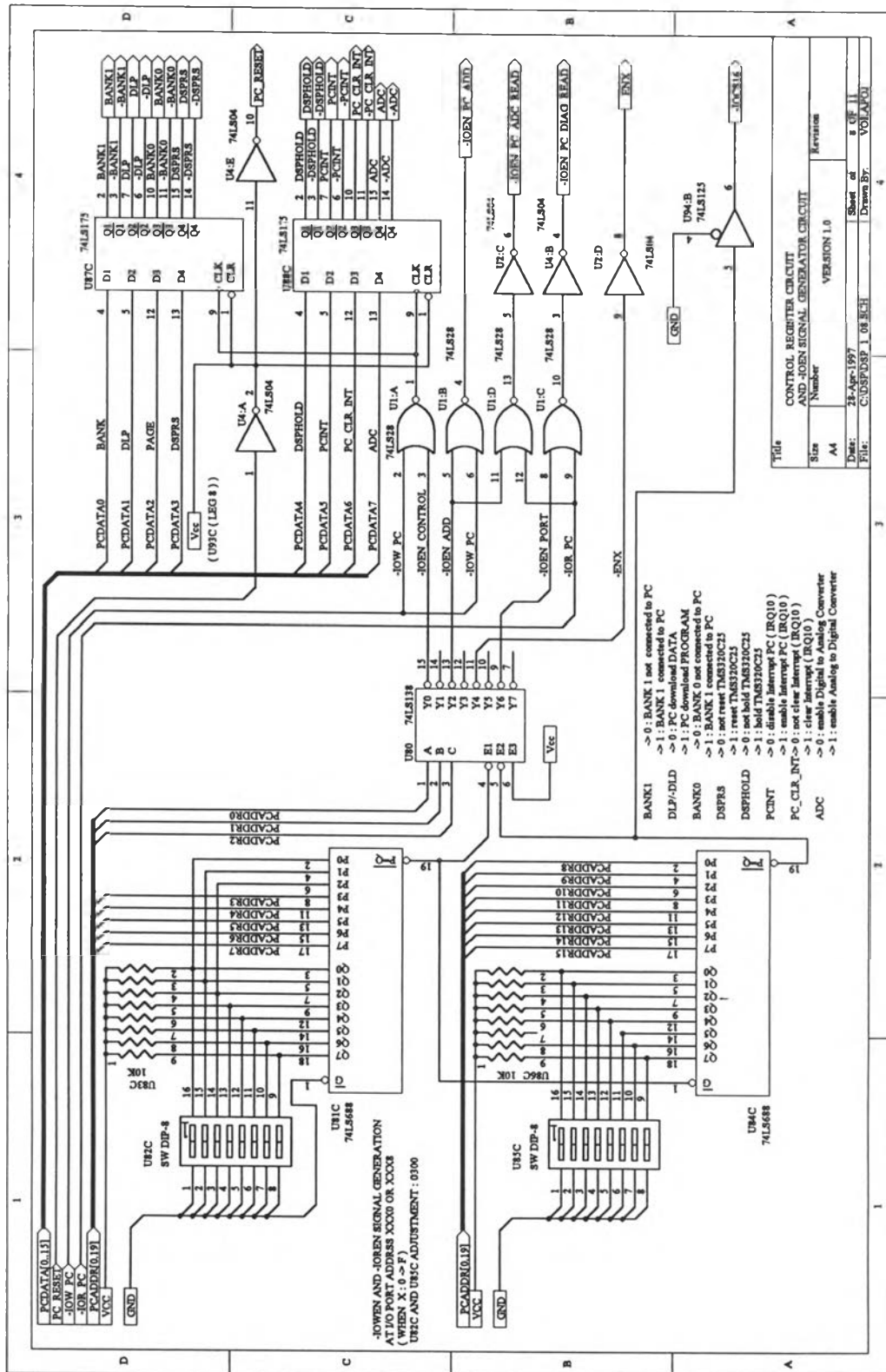
BIT	SIGNAL	BINARY CODE	HEX CODE	STATE	FUNCTION
0	BANK1	0000-0000	00	0	BANK1 เชื่อมต่อกับ MPU
		0000-0001	01	1	BANK1 เชื่อมต่อกับ PC
1	DLP/-DLD	0000-0000	00	0	PC เชื่อมต่อกับหน่วยความจำชนิดข้อมูล
		0000-0010	02	1	PC เชื่อมต่อกับหน่วยความจำชนิดโปรแกรม
2	BANK0	0000-0000	00	0	BANK0 เชื่อมต่อกับ MPU
		0000-0100	04	1	BANK0 เชื่อมต่อกับ PC
3	DSPRS	0000-0000	00	0	PC สั่งไม่ reset ตัว MPU
		0000-1000	08	1	PC สั่ง reset ตัว MPU
4	DSPHOLD	0000-0000	00	0	Program ต่อกับ PC
		0001-0000	10	1	Memory ต่อกับ PC
5	PCINT	0000-0000	00	0	สั่งให้ตัว MPU สามารถส่งสัญญาณ interrupt กับ PC
		0010-0000	20	1	สั่งให้ตัว MPU ไม่สามารถส่งสัญญาณ interrupt กับ PC
6	PC_CLR_INT	0000-0000	00	0	ไม่สั่งให้เคอร์รี่ interrupt
		0100-0000	40	1	สั่งให้เคอร์รี่ interrupt
7	ADC	0000-0000	00	0	สั่งให้ตัว ADC ไม่ทำงาน
		1000-0000	80	1	สั่งให้ตัว ADC ทำงาน



Title: PCMPU ADDRESS SELECTOR

Blot	Number	Revision
A4		VERSION 1.0
Date:	24-Nov-1997	Drawn By: TDF/1
File:	CSMPAMP1.B7/1CH	Checked By: YOKAPU

รูปที่ 3.9 (ข) วงจรของตัวเลือกบัสแอดเดรสของไมโครคอมพิวเตอร์หรือของตัว MPU



รูปที่ 3.9 (ข) วงจรของรีจิสเตอร์ควบคุมและวงจรสร้างสัญญาณสำหรับการเชื่อมต่อกับบัส

3.3.2.8 วงจรสำหรับ Latch สัญญาณแอดเดรส (Address Latch Circuit), วงจรพอร์ท ADC (ADC Port Circuit) และวงจรพอร์ทตรวจสอบ (Diagnostic Port Circuit)

ดังแสดงในรูปที่ 3.9 (ฉ) วงจรสำหรับ Latch ค่าแอดเดรสจะทำหน้าที่ในการ Latch ค่าแอดเดรสเพื่อรอค่าข้อมูลซึ่งวงจรนี้สามารถ Latch ค่าแอดเดรสได้ขนาด 16 บิต (สามารถอ้างหน่วยความจำได้ 64K Byte หรือ 32K Word) โดยจะประกอบด้วย U95A และ U96A ซึ่งจะมีสัญญาณ -IOEN_PC_ADD มาควบคุมอีกที่

วงจรพอร์ท ADC และวงจรพอร์ทตรวจสอบจะทำหน้าที่ในการส่งข้อมูลไปยัง PC โดยตรง (ไม่ผ่านตัว MPU) ซึ่งจะใช้สำหรับตรวจสอบการทำงานของส่วนอนาลอกและตัว MPU โดยจะประกอบด้วย U91D, U92D และ U93D, U94D ตามลำดับ

3.3.2.9 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิทัล (Analog to Digital Convertor)

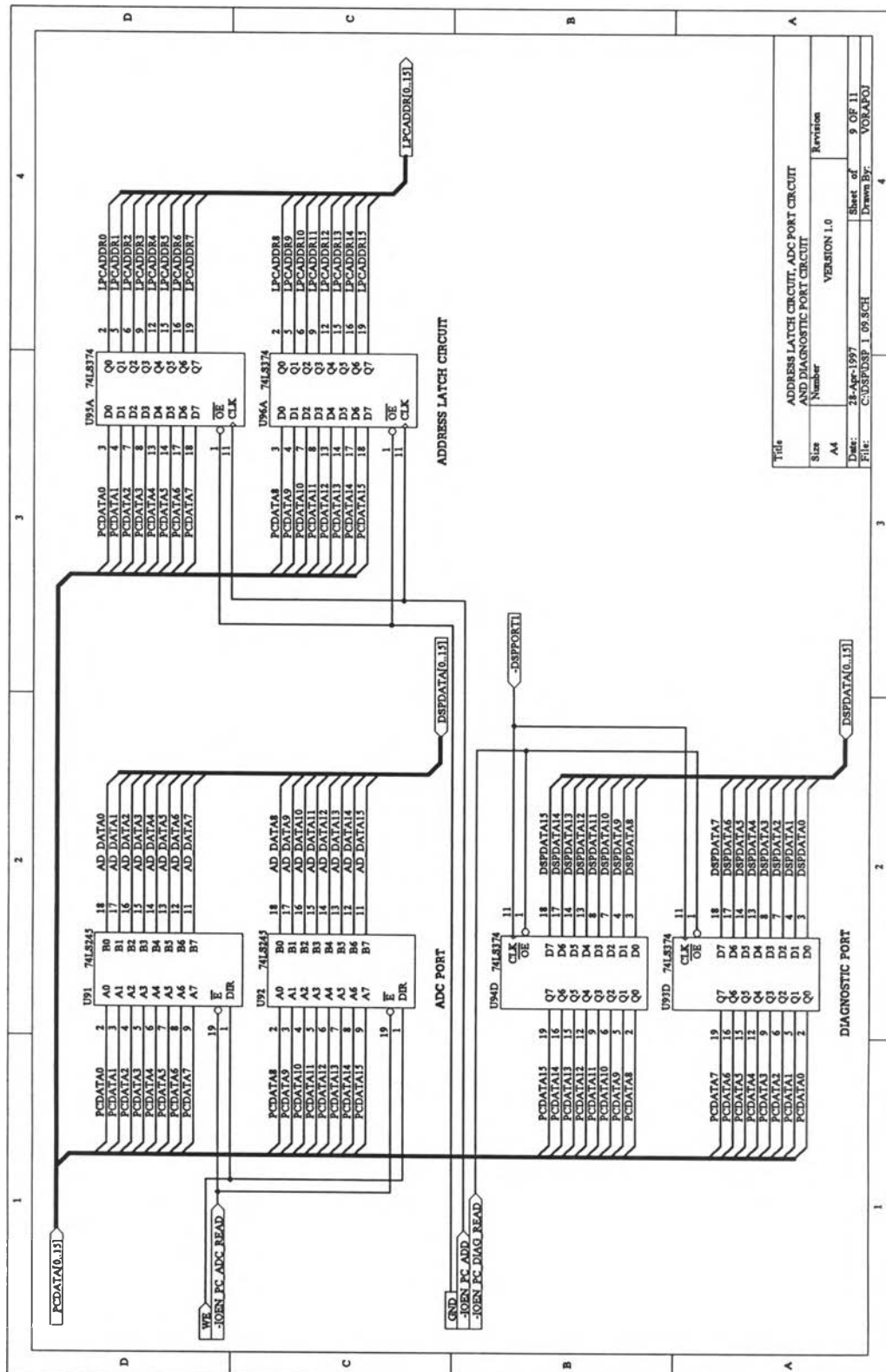
ดังแสดงในรูปที่ 3.9 (ญ) เนื่องจากสัญญาณเสียงพูดจะมีค่าอยู่ในช่วงความถี่ไม่เกิน 4 KHz จากอัตราการสุ่มตัวอย่างของไนควิสต์ (Nyquist Sampling Rate) จะต้องทำการสุ่มตัวอย่างด้วยความถี่ที่สูงกว่า 8 KHz [12] ซึ่งในที่นี้จะใช้อัตราการสุ่ม 8.95 KHz เนื่องจากปัญหาของสัญญาณรบกวนจึงนำสัญญาณนาฬิกาที่มาจากบัส ISA แทนการสร้างสัญญาณนาฬิกาจากผลึก โดยวงจรจะประกอบด้วย

ส่วนสร้างสัญญาณนาฬิกาจะประกอบด้วย U1028, U1025-U1027 โดยสัญญาณนาฬิกามีความถี่ 14.32 MHz แล้วมาเข้าวงจรหารจนได้ความถี่ 8.95 KHz ซึ่งนำมาใช้ในการสุ่มและความถี่ 895 KHz ซึ่งจะนำมาให้กับตัวกรองความถี่

ส่วนแปลงสัญญาณจะประกอบไปด้วย U1021 เป็นตัวแปลงสัญญาณโดยจะทำงานที่ความถี่ 8.95 KHz และเมื่อตัวแปลงสัญญาณทำการแปลงสัญญาณเสร็จแล้วจะผ่านข้อมูลไปที่ตัว U1022 และ U1023 และจะส่งสัญญาณ -ADC_INT ไปยังตัว MPU ให้มาอ่านข้อมูล

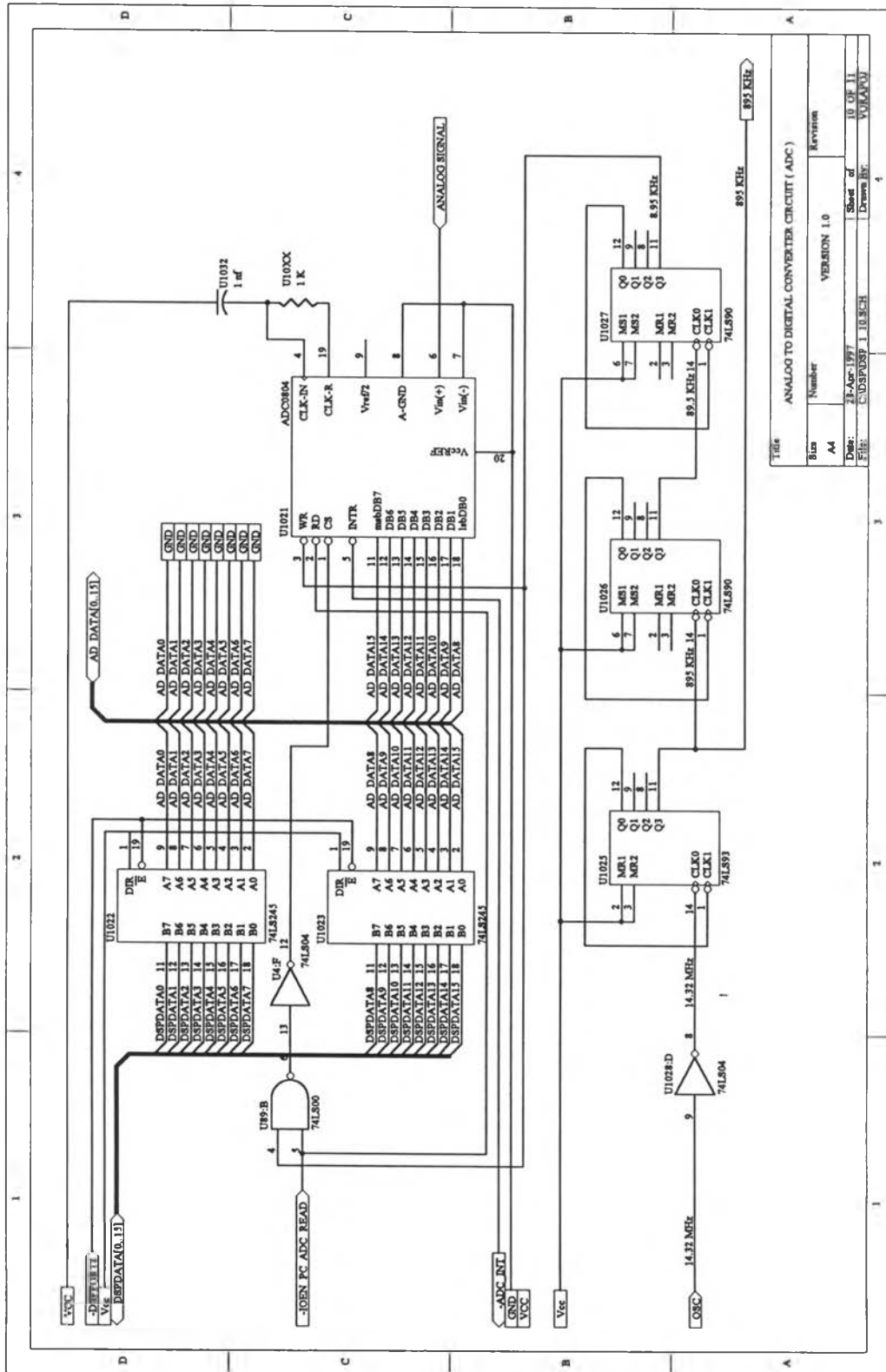
3.3.2.10 วงจรประมวลผลแอนะลอก (Analog Preprocessing)

ดังแสดงในรูปที่ 3.9 (ฎ) เป็นวงจรซึ่งทำหน้าที่ประมวลผลสัญญาณอนาลอกโดยจะเป็นวงจรกรองความถี่แบบ Low pass ซึ่งทำการตัดสัญญาณที่มีความถี่มากกว่า 8.95 KHz เพื่อป้องกันการเกิด Aliasing จากนั้นสัญญาณแอนะลอกจะผ่านวงจร Sample and Hold โดยตัว U1024 เป็นตัว Sample and Hold โดยจะทำงานที่ความถี่ 8.95 KHz สัญญาณแอนะลอกที่ได้จึงผ่านไปสู่วงจรแปลงสัญญาณจากแอนะลอกเป็นสัญญาณดิจิทัลต่อไป



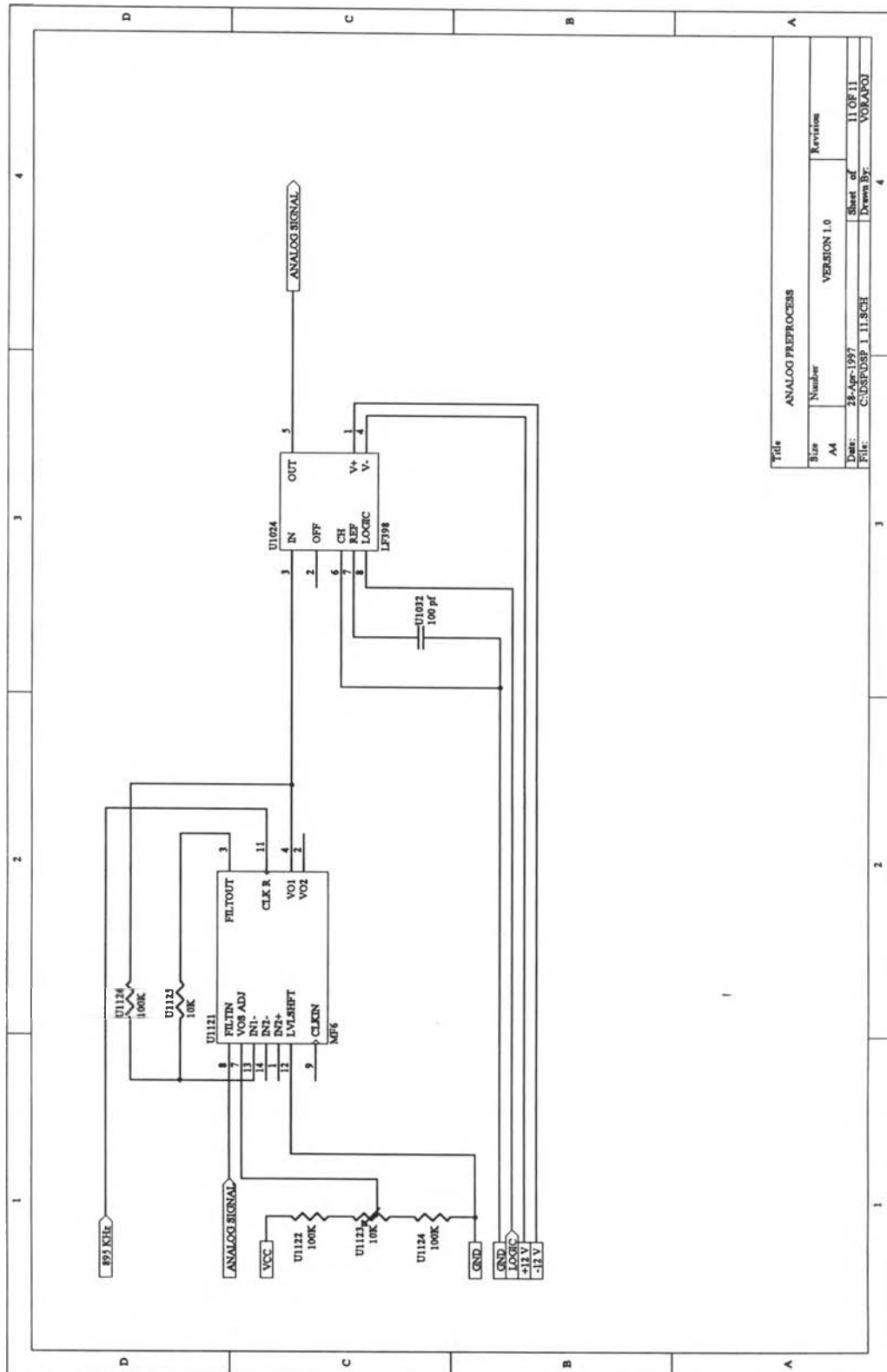
Title		
Address Latch Circuit, ADC Port Circuit	Number	Revision
AND Diagnostic Port Circuit		
Size	VERSION 1.0	
A4		
Date:	28-Apr-1997	Sheet of 9 OF 11
File:	C:\DSP\SP_1_09.SCH	Drawn By: VORAKOJ

รูปที่ 3.9 (ฉ) วงจร Latch สัญญาณแอนะล็อก



Title		Revision	
ANALOG TO DIGITAL CONVERTER CIRCUIT (ADC)	Number	VERSION 1.0	Revision
Size	A4	Drawn by	U OF U
Date:	23-Apr-1997	Sheet of	10 OF 11
File:	C:\DSP\SP1_10.ECH	Drawn By:	VUMKOPU

รูปที่ 3.9 (ญ) วงจรแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล



รูปที่ 3.9 (ก) วงจรประมวลผลสัญญาณแอนะล็อก

3.4 การออกแบบซอฟต์แวร์ของระบบประมวลผลสัญญาณเสียงพูดดิจิทัล

ในหัวข้อที่ 3.3 ได้กล่าวถึงการออกแบบฮาร์ดแวร์ของระบบประมวลผลสัญญาณเสียงพูดดิจิทัล ในส่วนนี้จะกล่าวถึงการออกแบบซอฟต์แวร์ของระบบประมวลผลสำคัญหรือเกี่ยวข้องกับการออกแบบเท่านั้น ซึ่งส่วนสำคัญที่ต้องทราบในการออกแบบซอฟต์แวร์ของระบบประมวลผล สามารถแบ่งการออกแบบได้เป็น 2 ส่วนคือ

- ส่วนที่ใช้ในการเชื่อมต่อระหว่างไมโครคอมพิวเตอร์กับระบบประมวลผล
- ส่วนที่จะให้ตัว MPU ทำการประมวลผล

3.4.1 ซอฟต์แวร์ของส่วนที่ใช้ในการเชื่อมต่อระหว่างไมโครคอมพิวเตอร์กับระบบประมวลผล

ซอฟต์แวร์ในส่วนนี้จะทำการพัฒนาโปรแกรมบนภาษาซีของบริษัทไมโครซอฟต์ โดยการทำงานทั้งหมดทำในเครื่องไมโครคอมพิวเตอร์ และเพื่อความสะดวกในการใช้งานและข้อจำกัดของการเขียนโปรแกรมบน MS-DOS การพัฒนาจึงได้เขียนเป็นโปรแกรมเดี่ยวซึ่งจะประกอบด้วยหลายฟังก์ชันโดยนำฟังก์ชันมาเชื่อมต่อกันเป็นโปรแกรม ดังนั้นจึงสามารถปรับเปลี่ยนหรือแก้ไขสะดวก โดยโปรแกรมจะประกอบด้วยส่วนต่างๆดังต่อไปนี้

1. ส่วนของฟังก์ชันสำหรับการ Initialization ระบบประมวลผลจะทำหน้าที่สำหรับการล้างค่าลงใน Control Register ทั้งหมดและล้างหน่วยความจำทั้ง 2 Bank ของระบบ นอกจากนั้นยังทำหน้าที่ในการจัดการเซตค่าต่างๆในส่วนของภายนอกเพื่อให้พร้อมสำหรับการรันโปรแกรมซึ่งจะทำการ Download ต่อไป โดยฟังก์ชันสำหรับการ Initialization ระบบสามารถแสดงเป็นฟังก์ชันย่อยๆได้ดังรูปที่ 3.10

2. ส่วนของโปรแกรมสำหรับการ Download โปรแกรมซึ่งจะทำหน้าที่ในการ Download โปรแกรมที่จะให้ตัว TMS320C25 ทำการประมวลผลลงในหน่วยความจำทั้ง 2 Bank โดยส่งค่าจากไฟร์ข้อมูลผ่าน Isolated I/O ไปเก็บไว้ในหน่วยความจำทั้ง 2 Bank

3. ส่วนของโปรแกรมสำหรับการรับส่งค่าตอนที่ตัว MPU กำลังทำการประมวลผลสัญญาณเสียง โดยจะทำหน้าที่ในการสลับหน่วยความจำแล้วทำการรับค่าที่ได้จากการประมวลผล ในวิทยานิพนธ์ได้เขียนไว้สำหรับการใช้งานโดยทั่วไปดังนั้นสำหรับการทำงานแบบเวลาจริงบางงานอาจต้องมีการปรับปรุงส่วนนี้ตามการประยุกต์ใช้งาน

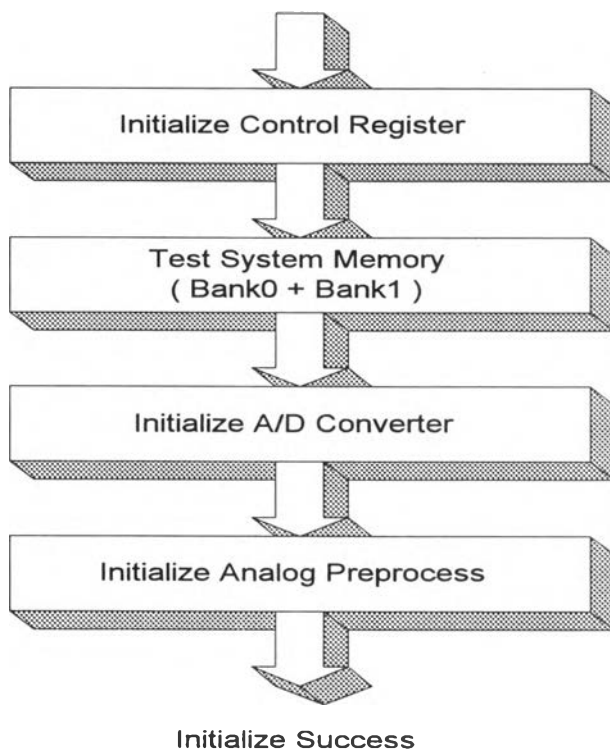
4. ส่วนของโปรแกรมสำหรับทดสอบการทำงานแบบต่างๆของระบบซึ่งจะกล่าวอย่างละเอียดในบทที่

4

ซอฟต์แวร์ซึ่งเป็นฟังก์ชันต่างๆสามารถแสดงชื่อฟังก์ชันและหน้าที่ของฟังก์ชันดังตารางที่ 3.2

ตารางที่ 3.3 ชื่อฟังก์ชันและหน้าที่ของฟังก์ชันซึ่งพัฒนาขึ้นสำหรับระบบประมวลผล

ชื่อฟังก์ชัน	หน้าที่ของฟังก์ชัน
Isolated_IOR Isolated_IOW DSPControl Isolated_IO_Download_File Initialize_System FileDisplay IOEN_W_Test IOEN_Test CtrlRegisterTest Isolated_IO_Display Isolated_IO_Write Isolated_IO_Transfer_Test Isolated_IO_Transfer_Test01	อ่านข้อมูลจากระบบโดยผ่าน I/O เขียนข้อมูลลงในระบบโดยผ่าน I/O ส่งผ่านคำสั่งต่างๆ ลงในตัว Control Register ส่งผ่าน File ต่างๆ ลงในระบบ Initialize ระบบ แสดงข้อมูลของ File ขึ้นบนจอ PC ทดสอบการสร้างสัญญาณจากวงจร IOEN ทดสอบการส่งผ่านข้อมูลโดยผ่าน I/O ทดสอบการส่งผ่านข้อมูลลงในตัว Control Register แสดงข้อมูลของระบบโดยผ่านทาง I/O และแสดงผลบนจอของ PC ทดสอบหน่วยความจำโดยการเขียนข้อมูลลงในหน่วยความจำ ทดสอบหน่วยความจำโดยวิธีที่ 1 ทดสอบหน่วยความจำโดยวิธีที่ 2
FindPeakIntData FindPeakFloatData FileLength_Byte FileLength_Float FileLength_Word Find_Number_Of_Frame CheckBinaryFile CheckRawIntFile CheckThreeDimensionFile CheckKey DisplayVersion WaitForKey Convert_Float_Binary Convert_BIN_RAW Convert_RAW_BIN Convert_WAV_BIN Convert_WAV_RAW	หาค่าสูงสุดของข้อมูลซึ่งเป็นเลขจำนวนเต็ม หาค่าสูงสุดของข้อมูลซึ่งเป็นเลขจำนวนทศนิยม หาค่าความยาวของ File โดยมีหน่วยเป็น Byte หาค่าความยาวของ File โดยมีหน่วยเป็น Word หาค่าความยาวของ File โดยมีหน่วยเป็น Word หาค่าจำนวน Frame ของไฟล์ข้อมูล ตรวจสอบ File ตามรูปแบบของไฟล์แบบ Binary ตรวจสอบ File ตามรูปแบบของไฟล์แบบ Raw ตรวจสอบ File ตามรูปแบบของไฟล์แบบ 3D ตรวจสอบการกดข้อมูลผ่าน Keyboard แสดงรายละเอียดของโปรแกรมโดยรวม หยุดการทำงานจนกว่าจะมีการกด Keyboard แปลงไฟล์จากไฟล์แบบทศนิยมเป็นไฟล์แบบ Binary แปลงไฟล์จากไฟล์แบบ Binary เป็นไฟล์แบบ Raw แปลงไฟล์จากไฟล์แบบ Raw เป็นไฟล์แบบ Binary แปลงไฟล์จากไฟล์แบบ Wav เป็นไฟล์แบบ Binary แปลงไฟล์จากไฟล์แบบ Wav เป็นไฟล์แบบ Raw
IOEN_TestMenu CtrlRegisterTestMenu ADCTestMenu MemoryTestMenu LoadingTestMenu TMS320C25TestMenu	รวมการทดสอบการทำงานของการทำงานส่งผ่าน I/O รวมการทดสอบการทำงานของส่วน Control Register รวมการทดสอบการทำงานของส่วนแฉงแฉงแฉงเป็นดิจิทัล รวมการทดสอบการทำงานของส่วนหน่วยความจำ รวมการทดสอบการส่งผ่านไฟล์ลงในระบบโดยผ่าน I/O รวมการทดสอบการทำงานของส่วนตัวประมวลผล TMS320C25



รูปที่ 3.10 ฟังก์ชันย่อยของฟังก์ชัน Initialize System

3.4.2 ซอฟต์แวร์ซึ่งจะให้ตัว MPU ทำการประมวลผล

ซอฟต์แวร์ในส่วนนี้จะทำการพัฒนาบนใช้ภาษาแอสเซมบลีสำหรับ TMS320C25 ของบริษัท TI. โดยก่อนที่จะทำการเขียนโปรแกรมซึ่งเป็นภาษาแอสเซมบลีสำหรับ TMS320C25 จะต้องมีการศึกษาสมบัติทางซอฟต์แวร์ของ TMS320C25 ได้แก่ ความสามารถ TMS320C25 ,ชุดคำสั่งโดยทั่วไปของ TMS320C25 และชุดคำสั่งสำหรับประมวลผลซึ่งในส่วนนี้จะกล่าวถึงสมบัติต่างๆที่จำเป็นซึ่งใช้ในวิทยานิพนธ์นี้เท่านั้น [1]

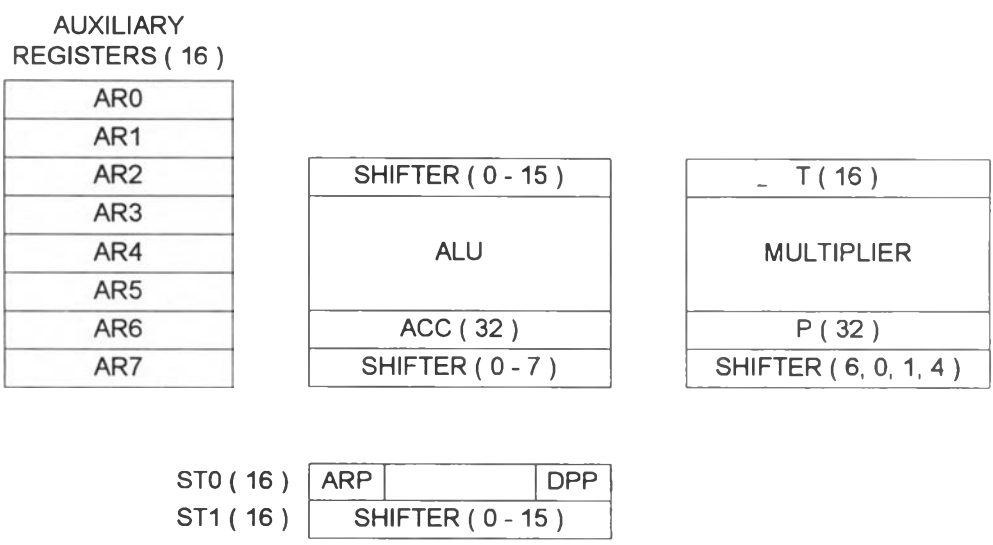
3.4.2.1 สมบัติทางซอฟต์แวร์ของ TMS320C25

ตัว MPU TMS320C25 มีโครงสร้างตามสถาปัตยกรรมแบบฮาร์วาร์ดซึ่งแยกเนื้อที่ระหว่างโปรแกรม, ข้อมูลและ I/O ทำให้สามารถเกิดการเหลื่อมกันของการรับคำสั่งเข้ามากับการปฏิบัติตามคำสั่งได้ การส่งผ่านข้อมูลระหว่างหน่วยความจำแบบโปรแกรมและหน่วยความจำแบบข้อมูลสามารถทำได้โดยมีคำสั่งพิเศษโดยเฉพาะ ตัว TMS320C25 ถูกออกแบบให้มีหน่วยความจำ RAM ภายในขนาด 544 เวิลด์ซึ่งจะแบ่งออกเป็น 3 บล็อกคือ B0, B1 และ B2 ส่วนบล็อก B0 (256 เวิลด์) เป็นได้ทั้งหน่วยความจำโปรแกรมหรือหน่วยความจำข้อมูล ส่วนอีก 288 เวิลด์ (บล็อก B1 และ B2) เป็นได้เฉพาะหน่วยความจำข้อมูลเท่านั้น

และสามารถอ้างหน่วยความจำภายนอกทั้งประเภทโปรแกรมและข้อมูลได้ 64K Word นอกจากนั้นตัว MPU TMS320C25 ยังมีรีจิสเตอร์ซึ่งทำหน้าที่ต่างดังแสดงในรูปที่ 3.10 และจะกล่าวถึงดังต่อไปนี้

- รีจิสเตอร์ช่วย (Auxiliary Register) ขนาด 16 บิตจำนวน 8 ตัวคือ AR0 - AR7
- รีจิสเตอร์สถานะ (Status Register) ขนาด 16 บิตจำนวน 2 ตัวคือ ST0 และ ST1 ซึ่งทำหน้าที่เก็บสถานะและบิตควบคุมต่างๆสำหรับตัว MPU ST0 จะเก็บตัว Pointer ไว้ 2 ตัวคือ ARP (Auxiliary Register Pointer) และ DP (Data Memory Page Pointer) โดย ARP จะทำหน้าที่อ้างถึง AR0 - AR7 อีกทีและ DP จะทำหน้าที่กำหนดหน้าของหน่วยความจำ
- รีจิสเตอร์สำหรับรองรับงานพิเศษอีก 3 ตัวคือ TR (Temporary Register) ซึ่งมี 16 บิต, PR (Product Register) และ ACC (Accumulator Register) ซึ่งมีขนาด 32 บิต รีจิสเตอร์ TR จะทำหน้าที่เก็บข้อมูลขาเข้าของการคูณหรือการเลื่อนรหัสสำหรับตัว Scaling Shifter รีจิสเตอร์ PR จะทำหน้าที่ในการเก็บผลลัพธ์ที่ได้จากการคูณกัน รีจิสเตอร์ ACC จะทำหน้าที่ในการเก็บผลลัพธ์ที่ได้จาก ALU ซึ่งจะประกอบด้วย ACCH (16 บิตบนของ ACC) และ ACCL (16 บิตล่างของ ACC)

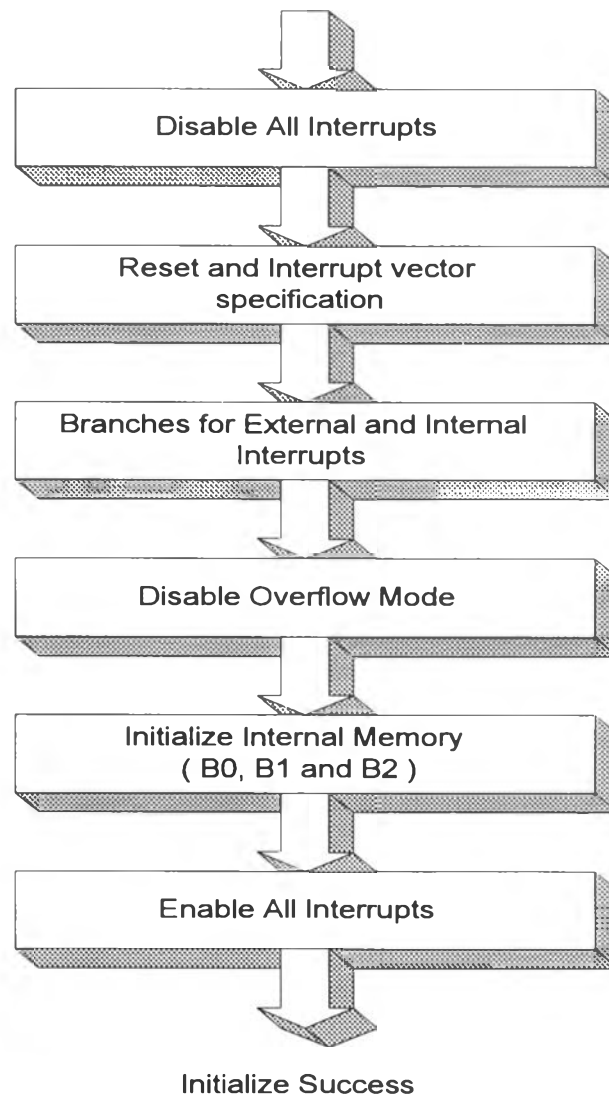
ตัว Shifter ทั้ง 3 ตัวจะทำหน้าที่ในการทำหน้าที่ Scaling, การจัดการระดับบิตและการขยายการคำนวณกับข้อมูลโดยจะมี Shifter สำหรับจัดการกับผลลัพธ์ทั้งกับรีจิสเตอร์ PR และรีจิสเตอร์ ACC จำนวน 2 ตัวและสำหรับ ALU อีกหนึ่งตัว นอกจากนั้นยังมี Program Counter และ Stack ขนาด 8 x 16 บิตซึ่งถูกสร้างสำหรับรองรับการเรียกใช้งานแบบ Interrupt และ Subroutine



รูปที่ 3.11 ค่ารีจิสเตอร์ต่างๆซึ่งจะใช้ในการออกแบบด้านซอฟต์แวร์ของ TMS320C25

3.4.2.2 การออกแบบซอฟต์แวร์ของระบบประมวลผลสัญญาณเสียงพูดดิจิทัล

ดังที่ได้กล่าวไว้แล้วว่าในวิทยานิพนธ์นี้ไม่ได้มีวัตถุประสงค์สำหรับการประยุกต์สำหรับงานทางด้านใด โดยเฉพาะดังนั้นซอฟต์แวร์ในส่วนจึงมีเฉพาะส่วนที่ทำการ Initial ตัว MPU TMS320C25 และโปรแกรมสำหรับเซตค่านีจิสเตอร์ต่างๆที่ตัว MPU จะใช้ควบคุมอุปกรณ์ต่างๆในตัว MPU ซึ่งสามารถแสดงได้ดังรูปที่ 3.12



รูปที่ 3.12 ฟังก์ชันย่อยของฟังก์ชัน Initialize TMS320C25

3.5 การออกแบบการทดสอบการทำงานของระบบประมวลผล

หลังจากออกแบบฮาร์ดแวร์และซอฟต์แวร์เรียบร้อยแล้ว ต่อไปเป็นการออกแบบหรือหาวิธีที่เหมาะสมในการทดสอบฮาร์ดแวร์ที่สร้างขึ้น ซึ่งได้ใช้วิธีเขียนโปรแกรมสั้นๆ เพื่อทดสอบการทำงานของฮาร์ดแวร์แต่ละส่วนโดยสามารถแบ่งเป็น

ส่วนสำคัญส่วนแรกที่ต้องทดสอบได้แก่ ส่วนหน่วยความจำที่ต้องมีการส่งผ่านข้อมูลหรือโปรแกรมระหว่างระบบกับตัวไมโครคอมพิวเตอร์เนื่องจากเป็นส่วนที่ง่ายที่สุดและเป็นส่วนสำคัญที่ใช้สำหรับทดสอบฮาร์ดแวร์ในส่วนอื่นๆ ด้วย การตรวจสอบสามารถทำได้โดยการเขียนโปรแกรมในการอ่านเขียนข้อมูลจากหน่วยความจำผ่านทาง Memory Map แล้วทำการตรวจสอบทั้งทางด้านฮาร์ดแวร์โดยใช้ลอจิกอนาไลเซอร์หรือออสซิลโลสโคป

ส่วนที่สองที่ต้องทำการทดสอบได้แก่ ส่วน MPU เพราะเมื่อสามารถส่งผ่านโปรแกรมลงในระบบได้แล้วก็ต้องมีการตรวจสอบว่าตัว MPU สามารถทำงานตามโปรแกรมที่เขียนได้จริงไม่ว่าจะเป็นส่วนการคำนวณ, การส่งสัญญาณ IRQ10, การรับสัญญาณ Interrupt เป็นต้น การตรวจสอบการทำงานของตัว MPU นั้นสามารถทำได้โดยส่งผ่านโปรแกรมซึ่งเขียนด้วยภาษาแอสเซมบลีของตัว MPU เองโดยผ่านทางหน่วยความจำแล้วตรวจสอบการทำงานของตัว MPU จากผลการคำนวณโดยส่งข้อมูลผ่านหน่วยความจำหรือผ่านทางพอร์ทมายังตัวไมโครคอมพิวเตอร์

ส่วนที่สามที่ต้องทดสอบได้แก่ ส่วนแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลและ ภาคอนาลอก หากไม่ทำงานให้ตรวจสอบสัญญาณที่ป้อนเข้าหรือจ่ายออกมาที่ขาต่างๆ รายละเอียดของวงจรที่แสดงในส่วนดังกล่าวโดยใช้ลอจิกอนาไลเซอร์หรือออสซิลโลสโคป

ส่วนสุดท้ายที่ต้องทำการทดสอบทั้งทางด้านฮาร์ดแวร์และซอฟต์แวร์โดยจะนำเอาอัลกอริทึมการรู้จำเสียงพูดที่พัฒนาขึ้นในห้องปฏิบัติการวิจัยกรรมวิธีประมวลผลสัญญาณดิจิทัล [8],[9],[10] มาทดสอบใช้กับระบบว่าสามารถทำงานได้ผลดีหรือไม่อย่างไรโดยรายละเอียดของการทดสอบจะกล่าวต่อไปในบทที่ 4