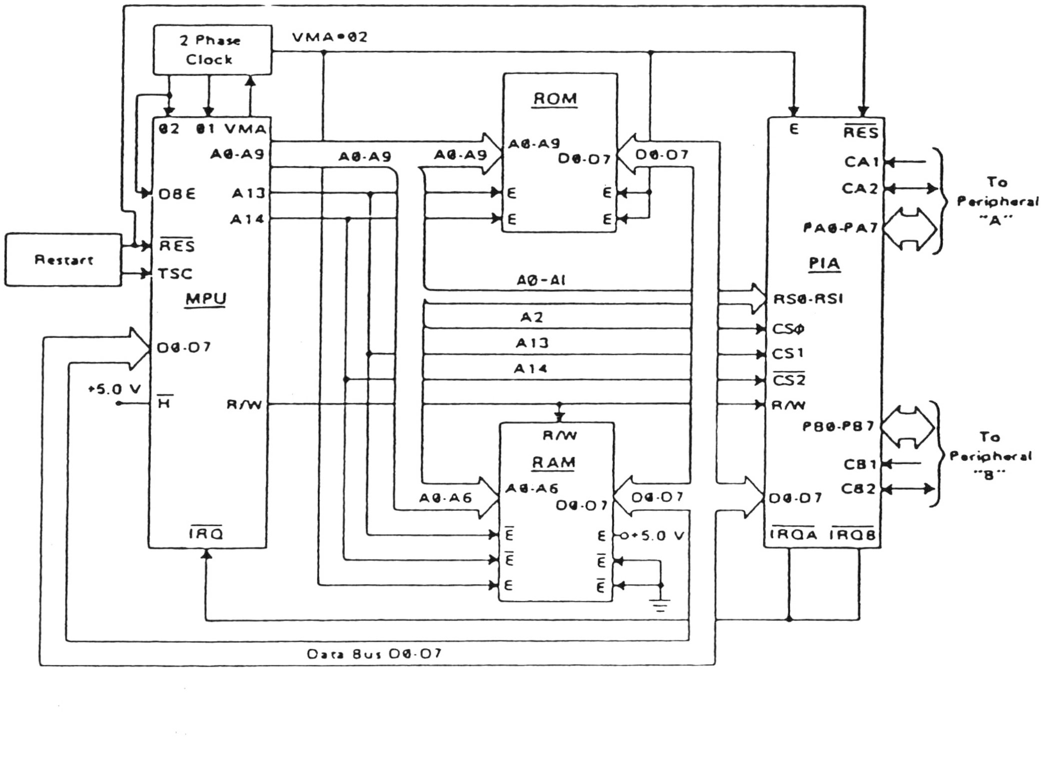
บทที่ 3

ไมโครโปรเซสเซอร์เบอร์ 6800

3.1 องค์ประกอบของไมโครคอมพิวเตอร์[2]

องค์ประกอบของระบบไมโครคอมพิวเตอร์ขนาดเล็กจะประกอบด้วย 4 ส่วนคือ

1. เอ็มพียู (MPU) - ไมโครโปรเซสเซอร์ยูนิต
2. รอม (ROM) ขนาด 1024x8
3. แรม (RAM) ขนาด 128x8
4. พีไอเอ (PIA - Peripheral Interface Module)



รูปที่ 3.1 ระบบไมโครคอมพิวเตอร์ขนาดเล็ก

---

2 MOTOROLA. M 6800 Programming Reference Manual pp 2-1-427, Motorola, Inc, 1976.

หอสมุดกลาง สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

3.1.1 ไมโครโปรเซสเซอร์ยูนิต

มีส่วนประกอบสำคัญดังนี้

- ทำงานอย่างขนาน 8 บิต (Eight-Bit Parallel Processing)
- สายข้อมูลชนิดสองทิศทาง (Bidirectional Data Bus)
- สายตำแหน่งข้อมูล 16 บิต(Sixteen-Bit Address Bus)
- มีการกำหนดตำแหน่งข้อมูล 7 วิธีด้วยกันคือ ไดเรคท์(Direct),รีเลทีฟ (Relative) อิมมีเดียท (Immediate), อินเดกซ์ (Indexed),เอ็คเท็นเดท(Extended),อิมพลายท์ (Implied) และแอ็คคิวมูเลเตอร์ (Accumulator)
- อินเทอร์รัพ เวคเตอร์ริง (Interrupt Vectoring)
- มีแอ็คคิวมูเลเตอร์ 2 ตัว
- อินเดกซ์รีจีสเตอร์ (Index Register)
- โปรแกรม เคาท์เตอร์ (Program Counter)
- สแตค พอยท์เตอร์ (Stack Pointer)
- คอนดิชั่น โคด รีจีสเตอร์ (Condition Code Register)
- สัญญาณคลอกท์ ทำงานได้ถึง 1 เมกะเฮิทซ์ (Clock Operating Rates up to 1MHz)
- สามารถเชื่อมโยงกับส่วนอื่นได้โดยไม่ต้องใช้ทีทีแอล
- มีขา 40 ขา (40 pin Package)

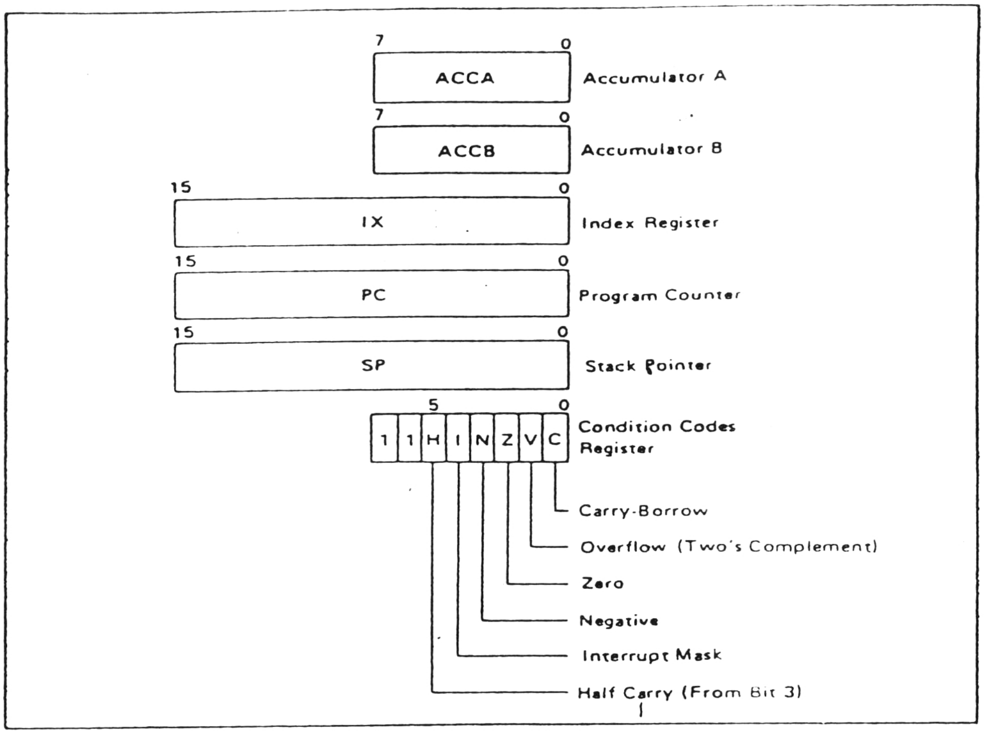
ซึ่งรูปแบบที่ใช้ในการโปรแกรมได้แสดงไว้ในรูปที่ 3.2 ประกอบด้วยรีจีสเตอร์ต่างๆ ที่ถูกควบคุมโดยโปรแกรม ส่วนข้อมูลเข้าและออกของไมโครโปรเซสเซอร์ มี 5 ประเภทด้วยกัน (ดังแสดงในรูปที่ 3.3) คือ

1. สายข้อมูลชนิด 8 บิต
2. สายตำแหน่งข้อมูลชนิด 16 บิต
3. สายควบคุม
4. สายสัญญาณคลอกท์ (Clock Input Signals)
5. สายส่งกำลังและสายดิน (Power Supply and Ground)

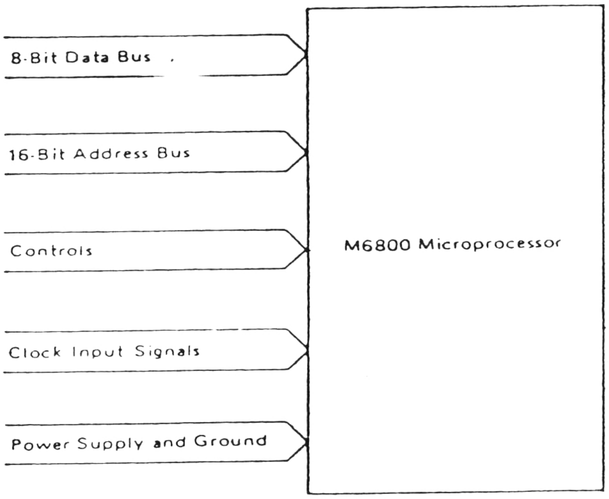
3.1.2 รอม

มีคุณสมบัติดังนี้

- ขนาด 1024 ไบต์
- การทำงานแบบคงที่ (Static Operation)
- ข้อมูลออกแบบสามสเตท (Three-State Data Output)



รูปที่ 3.2 ส่วนประกอบของไมโครโปรเซสเซอร์เบอร์ 6800



รูปที่ 3.3 ไมโครโปรเซสเซอร์เบอร์ 6800 (ข้อมูลเข้าและข้อมูลออก)

- ใช้ได้กับทีทีแอลและดีทีแอล
- เวลาที่ใช้ในการทำงานมากที่สุด 575 ns
- ใช้ไฟ 5 โวลท์ (Single 5 volt Power Supply)

3.1.3 แรม

มีคุณสมบัติดังนี้

- ขนาด 128 ไบต์
- การทำงานแบบคงที่
- ข้อมูลเข้า, ออกเป็นแบบ ไบ-ไดเรคชั่นนอล สามสเตท
- ใช้ได้กับ ทีทีแอล และดีทีแอล
- ใช้ไฟ 5 โวลท์ (Single 5 volt Power Supply)
- เวลาที่ใช้ในการทำงานมากที่สุด 10μs สำหรับ MCM 6810L
  575ns สำหรับ MCM 6810L-1

3.1.4 พีไอเอ

หน้าที่ของพีไอเอ จะถูกทำการโปรแกรมไว้โดยไมโครโปรเซสเซอร์ระหว่างเริ่มต้นทำงาน อุปกรณ์ที่เป็นสายข้อมูล อาจจะถูกโปรแกรมให้เป็นทั้งหน่วยรับและส่งได้

ลักษณะสำคัญของพีไอเอมีดังนี้

- สายข้อมูล 8 บิต ชนิดสองทิศทาง สำหรับการติดต่อกับเอ็มพียู
- สาย 8 บิต ชนิดสองทิศทางสองสายสำหรับเชื่อมโยงกับอุปกรณ์อื่น
- มีคอนโทรลรีจีสเตอร์สองตัวที่สามารถโปรแกรมได้
- ใช้ต่อกับ CMOS ได้
- โปรแกรมคอนโทรลอินเทอร์รัพและอินเทอร์รัพดิสเอเบิล (Program Controlled Interrupt and Interrupt Disable Capability)
- ไฮท์อิมพีแดนซ์ ทรีสเตท (High-Impedance Three State)
  ไดเรคท์ ทรานซิสเตอร์ ไดรฟ์ เพอร์ริเฟอร์รอลไลน (Direct Transistor-Drive Peripheral Lines)

3.2 การเขียนโปรแกรมกับไมโครโปรเซสเซอร์ 6800

3.2.1 รหัสเครื่อง (Machine Code)

ไมโครโปรเซสเซอร์เบอร์ 6800 มีคำสั่งที่ใช้ในการเขียนโปรแกรมทั้งหมด 72 คำสั่ง แต่ละคำสั่งจะมีความยาวของรหัสเครื่องต่างๆกัน ตั้งแต่ 1 ไบต์ ถึง 3 ไบต์ ขึ้นอยู่กับชนิดของการกำหนดตำแหน่งที่อยู่ของข้อมูลที่ใช้ แต่ละคำสั่งจะใช้การกำหนดตำแหน่งของข้อมูลได้ไม่เหมือนกัน จากคำสั่ง 72 คำสั่งนี้จะมีรหัสเครื่องทั้งหมด 197 รหัส ดังแสดงไว้ในตารางที่ 3.1

3.2.2 การกำหนดตำแหน่งที่อยู่ข้อมูล

มีการใช้การกำหนดตำแหน่งที่อยู่ของข้อมูลดังนี้

- แอ็คคิวมูเลเตอร์ แอดเดรสซิ่ง (Accumulator Addressing)
- อินฮีเรนท์ แอดเดรสซิ่ง (Inherent Addressing)
- อิมมิเดียท แอดเดรสซิ่ง (Immediate Addressing)
- รีเลทีฟ แอดเดรสซิ่ง (Relative Addressing)
- อินเดกซ์ แอดเดรสซิ่ง (Indexed Addressing)
- ไดเรคท์ แอดเดรสซิ่ง (Direct Addressing)
- เอ็คเท็นเดท แอดเดรสซิ่ง (Extended Addressing)

3.2.2.1 แอ็คคิวมูเลเตอร์ แอดเดรสซิ่ง

เป็นคำสั่งที่กำหนดค่าของตำแหน่งที่อยู่ของข้อมูลโดยใช้ค่าที่อยู่ใน แอ็คคิวมูเลเตอร์ A หรือ B คำสั่งชนิดนี้มีความยาว 1 ไบต์

3.2.2.2 อินฮีเรนท์ แอดเดรสซิ่ง

เป็นคำสั่งที่กำหนดค่าของตำแหน่งที่อยู่ของข้อมูลโดยใช้ค่าในสแตคท์ พอยท์เตอร์ หรือ อินเดกซ์ รีจิสเตอร์ คำสั่งนี้มีความยาว 1 ไบต์

00	•			40	NEG	A		80	SUB	A	IMM	C0	SUB	B	IMM
01	NOP			41	•			81	CMP	A	IMM	C1	CMP	B	IMM
02	•			42	•			82	SBC	A	IMM	C2	SBC	B	IMM
03	•			43	COM	A		83	•			C3	•		
04	•			44	LSR	A		84	AND	A	IMM	C4	AND	B	IMM
05	•			45	•			85	BIT	A	IMM	C5	BIT	B	IMM
06	TAP			46	ROR	A		86	LDA	A	IMM	C6	LDA	B	IMM
07	TPA			47	ASR	A		87	•			C7	•		
08	INX			48	ASL	A		88	EOR	A	IMM	C8	EOR	B	IMM
09	DEX			49	ROL	A		89	ADC	A	IMM	C9	ADC	B	IMM
0A	CLV			4A	DEC	A		8A	ORA	A	IMM	CA	ORA	B	IMM
0B	SEV			4B	•			8B	ADD	A	IMM	CB	ADD	B	IMM
0C	CLC			4C	INC	A		8C	CPX	A	IMM	CC	•		
0D	SEC			4D	TST	A		8D	BSR		REL	CD	•		
0E	CLI			4E	•			8E	LDS		IMM	CE	LDX		IMM
0F	SEI			4F	CLR	A		8F	•			CF	•		
10	SBA			50	NEG	B		90	SUB	A	DIR	D0	SUB	B	DIR
11	CBA			51	•			91	CMP	A	DIR	D1	CMP	B	DIR
12	•			52	•			92	SBC	A	DIR	D2	SBC	B	DIR
13	•			53	COM	B		93	•			D3	•		
14	•			54	LSR	B		94	AND	A	DIR	D4	AND	B	DIR
15	•			55	•			95	BIT	A	DIR	D5	BIT	B	DIR
16	TAB			56	ROR	B		96	LDA	A	DIR	D6	LDA	B	DIR
17	TBA			57	ASR	B		97	STA	A	DIR	D7	STA	B	DIR
18	•			58	ASL	B		98	EOR	A	DIR	D8	EOR	B	DIR
19	DAA			59	ROL	B		99	ADC	A	DIR	D9	ADC	B	DIR
1A	•			5A	DEC	B		9A	ORA	A	DIR	DA	ORA	B	DIR
1B	ABA			5B	•			9B	ADD	A	DIR	DB	ADD	B	DIR
1C	•			5C	INC	B		9C	CPX		DIR	DC	•		
1D	•			5D	TST	B		9D	•			DD	•		
1E	•			5E	•			9E	LDS		DIR	DE	LDX		DIR
1F	•			5F	CLR	B		9F	STS		DIR	DF	STX		DIR
20	BRA		REL	60	NEG		IND	A0	SUB	A	IND	E0	SUB	B	IND
21	•			61	•			A1	CMP	A	IND	E1	CMP	B	IND
22	BHI		REL	62	•			A2	SBC	A	IND	E2	SBC	B	IND
23	BLS		REL	63	COM		IND	A3	•			E3	•		
24	BCC		REL	64	LSR		IND	A4	AND	A	IND	E4	AND	B	IND
25	BCS		REL	65	•			A5	BIT	A	IND	E5	BIT	B	IND
26	BNE		REL	66	ROR		IND	A6	LDA	A	IND	E6	LDA	B	IND
27	BEQ		REL	67	ASR		IND	A7	STA	A	IND	E7	STA	B	IND
28	BVC		REL	68	ASL		IND	A8	EOR	A	IND	E8	EOR	B	IND
29	BVS		REL	69	ROL		IND	A9	ADC	A	IND	E9	ADC	B	IND
2A	BPL		REL	6A	DEC		IND	AA	ORA	A	IND	EA	ORA	B	IND
2B	BMI		REL	6B	•			AB	ADD	A	IND	EB	ADD	B	IND
2C	BGE		REL	6C	INC		IND	AC	CPX		IND	EC	•		
2D	BLT		REL	6D	TST		IND	AD	JSR		IND	ED	•		
2E	BGT		REL	6E	JMP		IND	AE	LDS		IND	EE	LDX		IND
2F	BLE		REL	6F	CLR		IND	AF	STS		IND	EF	STX		IND
30	TSX			70	NEG		EXT	B0	SUB	A	EXT	F0	SUB	B	EXT
31	INS			71	•			B1	CMP	A	EXT	F1	CMP	B	EXT
32	PUL	A		72	•			B2	SBC	A	EXT	F2	SBC	B	EXT
33	PUL	B		73	COM		EXT	B3	•			F3	•		
34	DES			74	LSR		EXT	B4	AND	A	EXT	F4	AND	B	EXT
35	TXS			75	•			B5	BIT	A	EXT	F5	BIT	B	EXT
36	PSH	A		76	ROR		EXT	B6	LDA	A	EXT	F6	LDA	B	EXT
37	PSH	B		77	ASR		EXT	B7	STA	A	EXT	F7	STA	B	EXT
38	•			78	ASL		EXT	B8	EOR	A	EXT	F8	ADC	B	EXT
39	RTS			79	ROL		EXT	B9	ADC	A	EXT	F9	ADC	B	EXT
3A	•			7A	DEC		EXT	BA	ORA	A	EXT	FA	ORA	B	EXT
3B	RTI			7B	•			BB	ADD	A	EXT	FB	ADD	B	EXT
3C	•			7C	INC		EXT	BC	CPX		EXT	FC	•		
3D	•			7D	TST		EXT	BD	JSR		EXT	FD	•		
3E	WAI			7E	JMP		EXT	BE	LDS		EXT	FE	LDX		EXT
3F	SWI			7F	CLR		EXT	BF	STS		EXT	FF	STX		EXT

Notes: 1. Addressing Modes:

A = Accumulator A
B = Accumulator B
REL = Relative
IND = Indexed
IMM = Immediate
DIR = Direct

2. Unassigned code indicated by "•"

010535

i17560937

หอสมุดกลาง สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

	(Dual Operand)	ACCX	Immediate	Direct	Extended	Indexed	Inherent	Relative
ABA		•	•	•	•	•	2	•
ADC	x	•	2	3	4	5	•	•
ADD	x	•	2	3	4	5	•	•
AND	x	•	2	3	4	5	•	•
ASL		2	•	•	6	7	•	•
ASR		2	•	•	6	7	•	•
BCC		•	•	•	•	•	•	4
BCS		•	•	•	•	•	•	4
BEA		•	•	•	•	•	•	4
BGE		•	•	•	•	•	•	4
BGT		•	•	•	•	•	•	4
BHI		•	•	•	•	•	•	4
BIT	x	•	2	3	4	5	•	•
BLE		•	•	•	•	•	•	4
BLS		•	•	•	•	•	•	4
BLT		•	•	•	•	•	•	4
BMI		•	•	•	•	•	•	4
BNE		•	•	•	•	•	•	4
BPL		•	•	•	•	•	•	4
BRA		•	•	•	•	•	•	4
BSR		•	•	•	•	•	•	8
BVC		•	•	•	•	•	•	4
BVS		•	•	•	•	•	•	4
CBA		•	•	•	•	•	2	•
CLC		•	•	•	•	•	2	•
CLI		•	•	•	•	•	2	•
CLR		2	•	•	6	7	•	•
CLV		•	•	•	•	•	2	•
CMP	x	•	2	3	4	5	•	•
COM		2	•	•	6	7	•	•
CPX		•	3	4	5	6	•	•
DAA		•	•	•	•	•	2	•
DEC		2	•	•	6	7	•	•
DES		•	•	•	•	•	4	•
DEX		•	•	•	•	•	4	•
EOR	x	•	2	3	4	5	•	•

	(Dual Operand)	ACCX	Immediate	Direct	Extended	Indexed	Inherent
INC		2	•	•	6	7	•
INS		•	•	•	•	•	4
INX		•	•	•	•	•	4
JMP		•	•	•	3	4	•
JSR		•	•	•	9	8	•
LDA	x	•	2	3	4	5	•
LDS		•	3	4	5	6	•
LDX		•	3	4	5	6	•
LSR		2	•	•	6	7	•
NEG		2	•	•	6	7	•
NOP		•	•	•	•	•	2
ORA	x	•	2	3	4	5	•
PSH		4	•	•	•	•	•
PUL		4	•	•	•	•	•
ROL		2	•	•	6	7	•
ROR		2	•	•	6	7	•
RTI		•	•	•	•	•	10
RTS		•	•	•	•	•	5
SBA		•	•	•	•	•	2
SBC	x	•	2	3	4	5	•
SEC		•	•	•	•	•	2
SEI		•	•	•	•	•	2
SEV		•	•	•	•	•	2
STA	x	•	•	4	5	6	•
STS		•	•	5	6	7	•
STX		•	•	5	6	7	•
SUB	x	•	2	3	4	5	•
SWI		•	•	•	•	•	12
TAB		•	•	•	•	•	2
TAP		•	•	•	•	•	2
TBA		•	•	•	•	•	2
TPA		•	•	•	•	•	2
TST		2	•	•	6	7	•
TSX		•	•	•	•	•	4
TXS		•	•	•	•	•	4
WAI		•	•	•	•	•	9

NOTE: Interrupt time is 12 cycles from the end of the instruction being executed, except following a WAI instruction. Then it is 4 cycles.

ตารางที่ 3.2 คำสั่งที่มีการกำหนดตำแหน่งที่อยู่ของข้อมูลและเวลาที่ใช้

3.2.2.3 อิมมีเดียท แอดเดรสซิ่ง

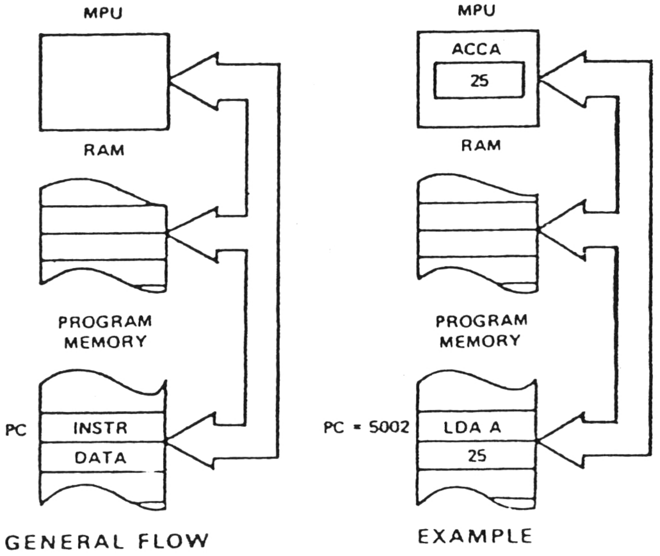
คำสั่งที่สามารถใช้การกำหนดตำแหน่ง แบบนี้ได้ แสดงไว้ในตารางที่ 3.1 และ 3.2 - กำหนดตำแหน่งที่อยู่ข้อมูลแบบนี้ โอเพอแรน จะต้องเริ่มต้นด้วยเครื่องหมาย "#" ซึ่งตัวโอเพอแรน อาจจะอยู่ได้ในหลายรูปแบบดังนี้

ตัวเลข

สัญญลักษณ์

นิพจน์

'ตัวอักษร



รูปที่ 3.4 ผังแสดงอิมมีเดียท แอดเดรสซิ่ง

ในสามรูปแบบแรก แอสเซมเบลอร์จะหาค่าของโอเพอแรน ซึ่งค่าตัวเลขที่หาได้จะต้องเป็นเลขจำนวนเต็มที่มีค่าระหว่าง 0 ถึง 255

สำหรับรูปแบบอันสุดท้าย (# ' ตัวอักษร) เครื่องหมาย "'" จะเป็นตัวบอกแอสเซมเบลอร์ให้ทำการแปลตัวอักษรเป็นเลข 7 บิต แอสกี (ASCII)

3.2.2.4 รีเลทีฟ แอดเดรสซิ่ง

การใช้ รีเลทีฟ แอดเดรสซิ่ง มีข้อจำกัดคือระยะที่จะกระโดดไปได้ต้องถูกต้องตามสมการข้างล่างนี้

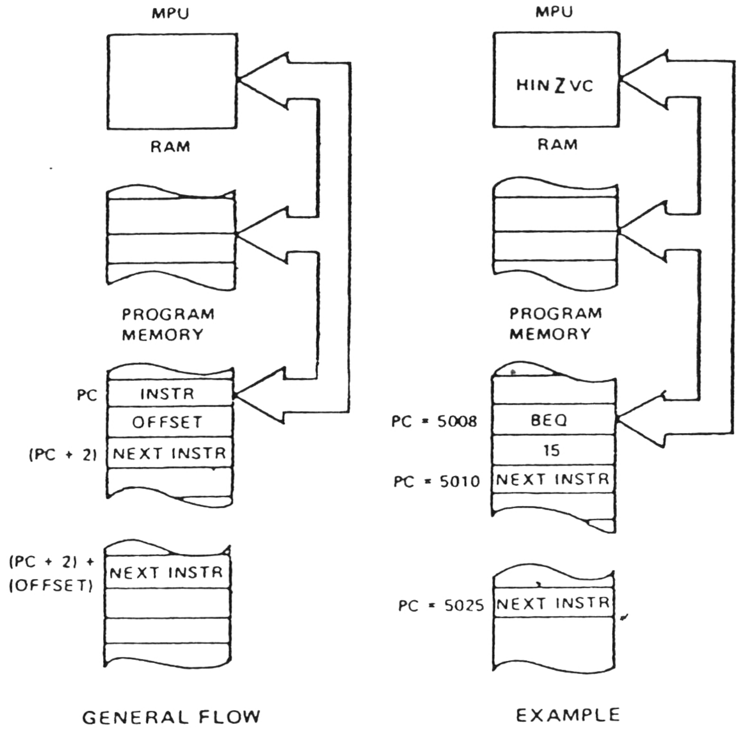
$$(PC+2)-128 < D < (PC+2)+127$$

เมื่อ

PC = Address of the First Byte of the Branch Instruction

D = Address of Destination of the Branch Instruction

แอสเซมเบลอร์จะทำการแปลคำสั่ง Branch นี้ออกเป็นรหัสเครื่องยาว 2 ไบต์ ซึ่งไบต์ที่สองจะเก็บ รีเลทีฟ แอดเดรส อยู่ในลักษณะของเลข 8 บิต คอมพลีเมนต์ของสอง มีค่าอยู่ระหว่าง -128 ถึง + 127



รูปที่ 3.5 ผังแสดงรีเลทีฟ แอดเดรสซิ่ง

3.2.2.5 **อินเดกซ์ แอดเดรสซิ่ง**

การกำหนดตำแหน่งแบบนี้ค่าของตำแหน่งที่อยู่ที่ได้จะขึ้นอยู่กับ ค่าที่อยู่ในอินเดกซ์ รีจิส-เตอร์ ซึ่งมีหลายรูปแบบดังนี้

X

ตัวเลข, X

สัญญลักษณ์, X

นิพจน์, X

ค่าตำแหน่งที่อยู่จริงคำนวณได้จาก

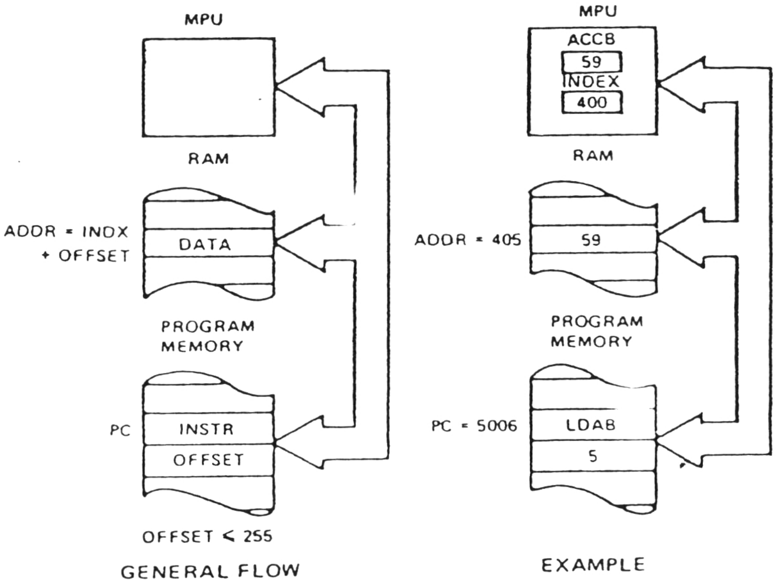
D = ค่าตัวเลข +X

เมื่อ

X = ค่าในอินเดกซ์ รีจีสเตอร์

D = ค่าที่คำนวณได้

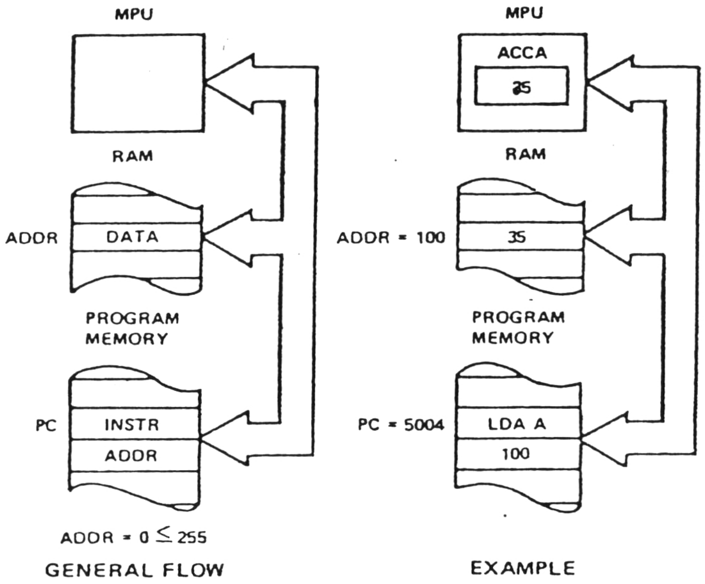
ถ้าใช้รูปแบบแรกคือ X ค่าของ ตัวเลข จะมีค่าเท่ากับ 0 ค่าตัวเลขที่ใช้จะต้องมีค่าอยู่ระหว่าง 0 ถึง 255



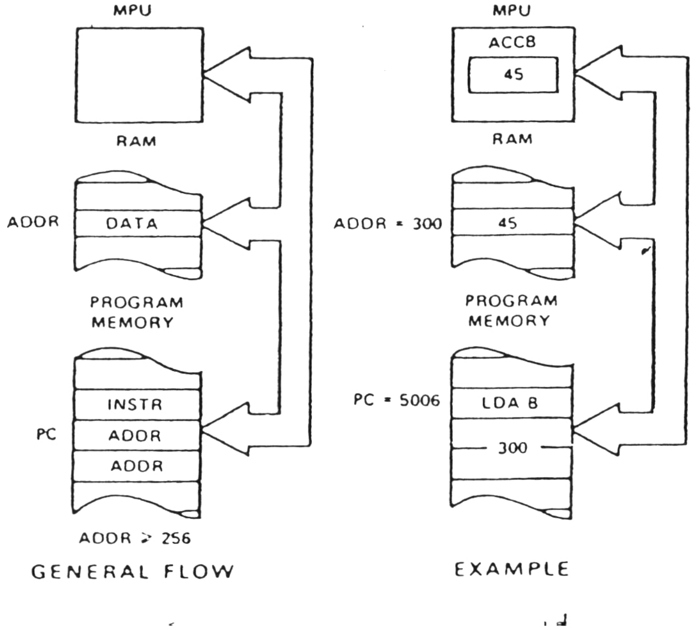
รูปที่ 3.6 ผังแสดง อินเดกซ์ แอดเดรสซิ่ง

3.2.2.6 ไดเรคท์ แอดเดรสซิ่ง

การกำหนดตำแหน่งแบบนี้คำสั่งจะถูกแปลเป็นรหัสเครื่องที่มีความยาว 2 ไบต์ โดยไบต์ที่สองจะเก็บค่าของตำแหน่งที่อยู่ของข้อมูล ซึ่งจะต้องมีค่าอยู่ระหว่าง 0 ถึง 255



รูปที่ 3.7 ผังแสดงไดเรคท์ แอดเดรสซิ่ง

3.2.2.7 เอ็คเท็นเดท แอดเดรสซิ่ง

การกำหนดตำแหน่ง แบบนี้คำสั่งจะถูกแปลเป็นรหัสเครื่องที่มีความยาว 3 ไบต์ โดยไบต์ที่ 2 และ 3 จะเก็บค่าของตำแหน่งที่อยู่ของข้อมูล ไบต์ที่ 2 จะเก็บค่าสูงสุด 8 บิต และไบต์ที่ 3 จะเก็บค่าต่ำสุด 8 บิต ค่าที่อยู่ในไบต์ที่ 2 และ 3 นี้เป็นตัวเลขชนิดที่ไม่มีเครื่องหมาย