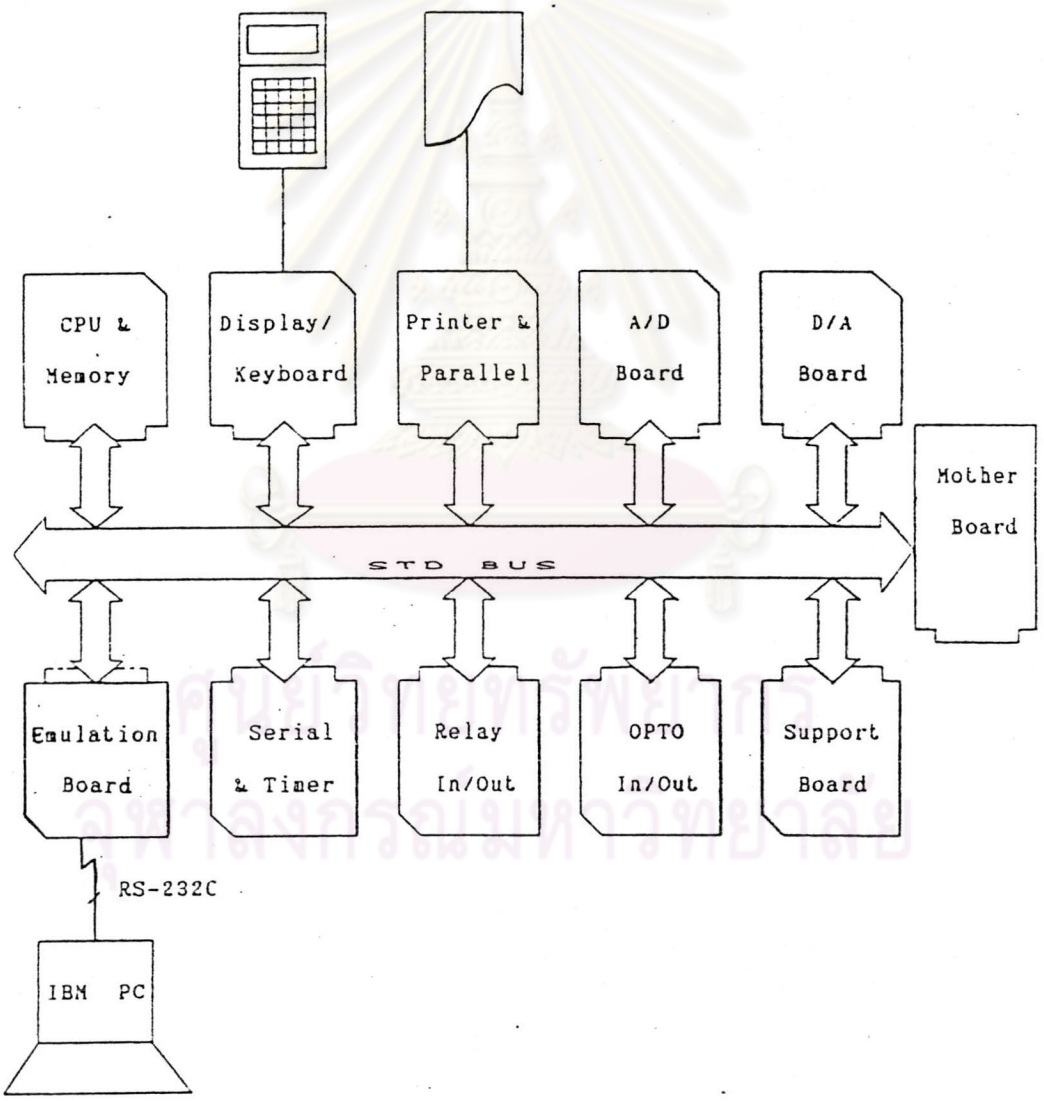
บทที่ 6

ฮาร์ดแวร์ของระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ด

6.1 ลักษณะโครงสร้างของระบบ

ระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ด ซึ่งออกแบบอิงกับบัสมาตรฐาน STD บัส ขนาด 8 บิต [12] ที่สร้างขึ้นมีโครงสร้างของระบบดังแสดงในรูปที่ 6.1



รูปที่ 6.1 แสดงโครงสร้างของระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ด

โครงสร้างของระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ดประกอบด้วยบอร์ดต่าง ๆ ดังต่อไปนี้

1. บอร์ดซีพียูและหน่วยความจำ(CPU & Memory Board) บอร์ดนี้เป็นบอร์ดซีพียูของระบบซึ่งมีหน่วยความจำสำหรับผู้ใช้อยู่บนบอร์ดด้วย ซีพียูที่ใช้มีขนาด 8 บิต ได้แก่ Z-80 หรือ 8085 และยังมีซอกเก็ตสำหรับหน่วยความจำรอม/แรม ซึ่งสามารถอ้างแอดเดรสรวมกันได้สูงถึง 64 กิโลไบต์ การกำหนดขนาดและแอดเดรสของหน่วยความจำแต่ละชนิดอาศัยการเลือกต่อ Jumper บนบอร์ด

2. บอร์ดอีมูเลชัน (Emulation Board) บอร์ดนี้ประกอบด้วยวงจรที่ทำงานร่วมกับบอร์ดซีพียูและหน่วยความจำเพื่อใช้ในการดีบักทั้งฮาร์ดแวร์และซอฟต์แวร์ซึ่งจะใช้งานร่วมกับแป้นพิมพ์และจอภาพของเครื่องไมโครคอมพิวเตอร์ IBM PC หรือเทอร์มินัล โดยผ่านทางพอร์ตมาตรฐาน RS-232C บนบอร์ดนี้จะมี รอม/แรมของมอนิเตอร์อยู่ด้วย

3. บอร์ดอื่น ๆ ที่ช่วยให้ระบบมีประสิทธิภาพและใช้งานได้สะดวกยิ่งขึ้น

- บอร์ดแสดงผลและแป้นพิมพ์ (Display/Keyboard Interface) บอร์ดนี้ใช้เป็นตัวเชื่อมโยงกับเทอร์มินัลมือถือ(Hand-Held Terminal)ซึ่งประกอบด้วยส่วนสำคัญ 2ส่วน คือ ส่วนแสดงผลและแป้นพิมพ์ โดยส่วนแสดงผลเป็นแบบ LED 7-Segment ส่วนแป้นพิมพ์ประกอบด้วยปุ่มกด ซึ่งรวมทั้งปุ่ม Shift, ปุ่ม CTRL , ปุ่ม Reset และปุ่ม Vect Int.

- บอร์ดเชื่อมโยงแบบอนุกรม (Serial Interface & Timer Board) เป็นบอร์ดที่ใช้ในการรับส่งข้อมูลแบบอนุกรมกับอุปกรณ์ภายนอก เช่น เครื่องไมโครคอมพิวเตอร์, เทอร์มินัล หรือเครื่องพิมพ์แบบอนุกรมที่มีพอร์ตมาตรฐานแบบ RS-232C และยังมีวงจร Timer/Counter ที่โปรแกรมได้อีกด้วย

- บอร์ดเชื่อมโยงแบบขนานและติดต่อเครื่องพิมพ์ (Printer & Parallel Interface Board) เป็นบอร์ดที่ใช้ในการติดต่อสื่อสารแบบขนานกับเครื่องพิมพ์ และยังมีพอร์ตไอ/โอแบบขนานซึ่งโปรแกรมได้อีกด้วย

- บอร์ดรีเลย์ (Relay-In/Out Board) เป็นบอร์ดไอ/โอ ซึ่งสัญญาณขาเข้าและสัญญาณขาออกจะถูกแยก(Isolate)ด้วยหน้าสัมผัสทางแม่เหล็กไฟฟ้า(Electromagnetic Relay)

- บอร์ดออพโต (Opto-In/Out Board) เป็นบอร์ดไอ/โอ ซึ่งสัญญาณขาเข้าและสัญญาณขาออกจะถูกแยก (Isolate) ด้วย ตัวเชื่อมต่อแสง(Opto Coupler)

- บอร์ดอะนาลอกทูดิจิตอล (A/D Board) เป็นบอร์ดสำหรับแปลงสัญญาณขาเข้าแบบอะนาลอกให้เป็นสัญญาณแบบดิจิตอล

- บอร์ดดิจิตอลทูอะนาลอก (D/A Board) เป็นบอร์ดสำหรับแปลงสัญญาณแบบดิจิตอลเป็นสัญญาณอะนาลอก นอกจากนี้ยังอาจดัดแปลงให้ทำหน้าที่เป็นวงจรอะนาลอกทูดิจิตอลโดยใช้ซอฟต์แวร์ได้ด้วย

- บอร์ดแม่และแร็ก (Mother Board & Rack) เป็นบอร์ดที่ใช้เป็นทางเชื่อมต่อของบัสซึ่งมีคอนเนกเตอร์สำหรับเสียบบอร์ดต่าง ๆ อยู่บนบอร์ดนี้ นอกจากนี้ยังมีขั้วสำหรับการขยายระบบและขั้วต่อสำหรับต่อไฟจากแหล่งจ่ายภายนอกด้วย

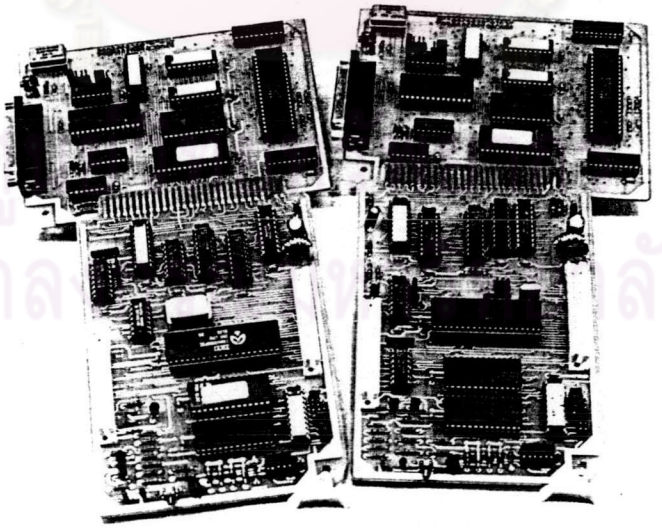
- บอร์ดสนับสนุน (Support Board) เป็นบอร์ดที่ออกแบบขึ้นเพื่อการต่อวงจรฮาร์ดแวร์เพิ่มเติมของผู้ใช้ ซึ่งอาจจะเป็น Universal Board คือ บอร์ดที่มีแผ่นทองแดงเจาะรูทั่วทั้งแผ่น และมีคอนเนกเตอร์อยู่ที่ริมบอร์ด หรืออาจจะเป็น Buffered Decoded Board ซึ่งนอกจากจะเป็น Universal Board แล้วยังเพิ่มเติมวงจรถอดรหัสให้ผู้ใช้เลือกต่อแอดเดรสเองได้สะดวกอีกด้วย

6.2 ฮาร์ดแวร์ของบอร์ดต่าง ๆ

เราสามารถแสดงองค์ประกอบทั้งหมดของระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ดที่สร้างขึ้นได้ดังรูปที่ 6.2 (เทียบกับรูปที่ 4.2)

เนื่องจากเราสามารถนำเอาบอร์ดมาตรฐานต่าง ๆ ที่ออกแบบอิงกับบัสมาตรฐาน STD บัสขนาด 8 บิตซึ่งมีจำหน่ายในท้องตลาดมาใช้งานร่วมกับระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ดได้ เราจึงออกแบบสร้างเฉพาะบอร์ดที่สำคัญ ๆ เช่น บอร์ดซีพียูและหน่วยความจำ บอร์ดอีมูเลชัน บอร์ดเชื่อมโยงไอ/โอแบบโปรแกรมได้ และบอร์ดเชื่อมโยงไอ/โอหลายทาง (Multi I/O Board) ซึ่งเป็นการรวมเอาการทำงานของบอร์ดแสดงผลและแป้นพิมพ์ บอร์ดเชื่อมโยงแบบอนุกรม และบอร์ดเชื่อมโยงกับเครื่องพิมพ์เข้าไว้บนบอร์ดเดียวกันดังรูปที่ 6.3, และ 6.4 ส่วนบอร์ดอื่น ๆ ในระบบจะใช้บอร์ดจากท้องตลาดดังรูปที่ 6.5 ซึ่งแสดงบล็อกไดอะแกรมไว้ ณ ที่นี้ด้วย

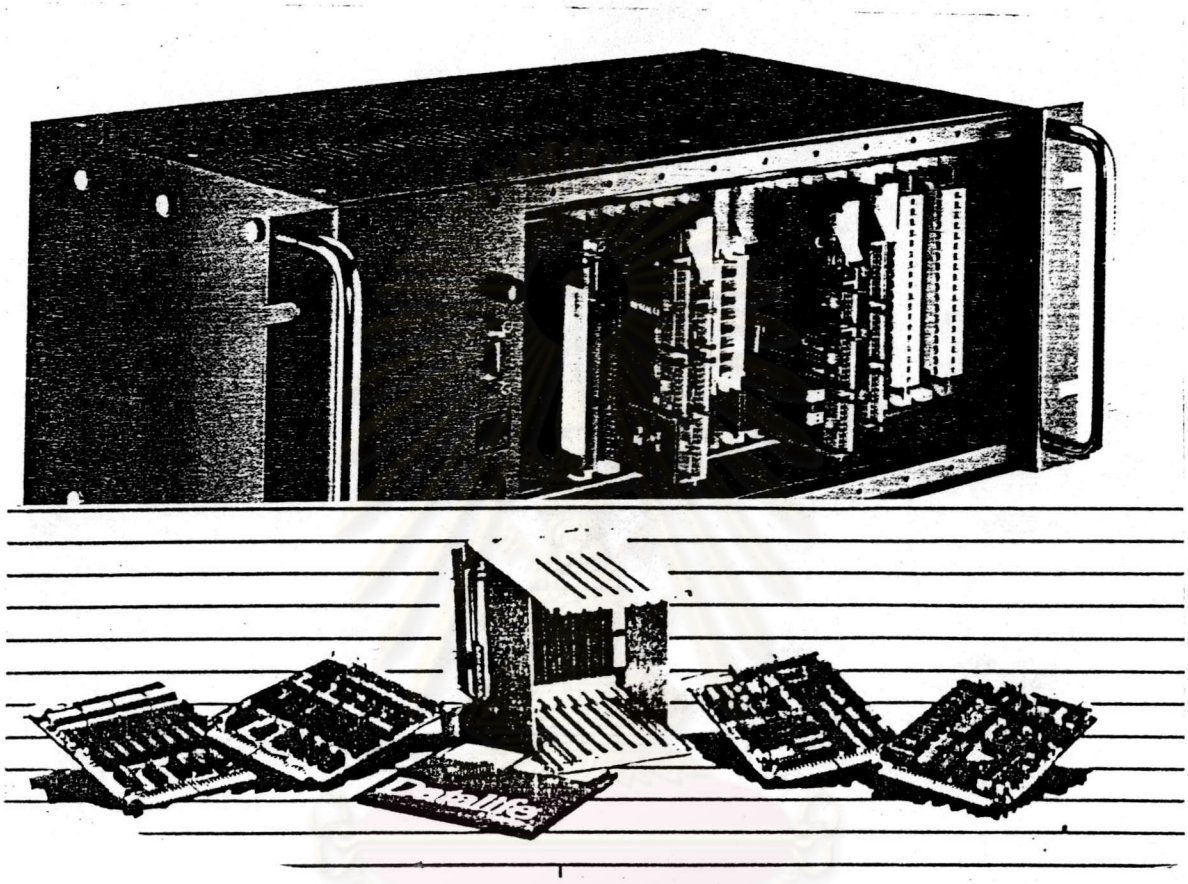
รูปที่ 6.2 แสดงองค์ประกอบทั้งหมดของระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ด



รูปที่ 6.3 แสดงบอร์ดซีพียู Z-80 , 8085 และบอร์ดอีมูเลชัน

รูปที่ 6.4 แสดงบอร์ดไอ/โออินเตอร์เฟสต่าง ๆ ที่สร้างขึ้น

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

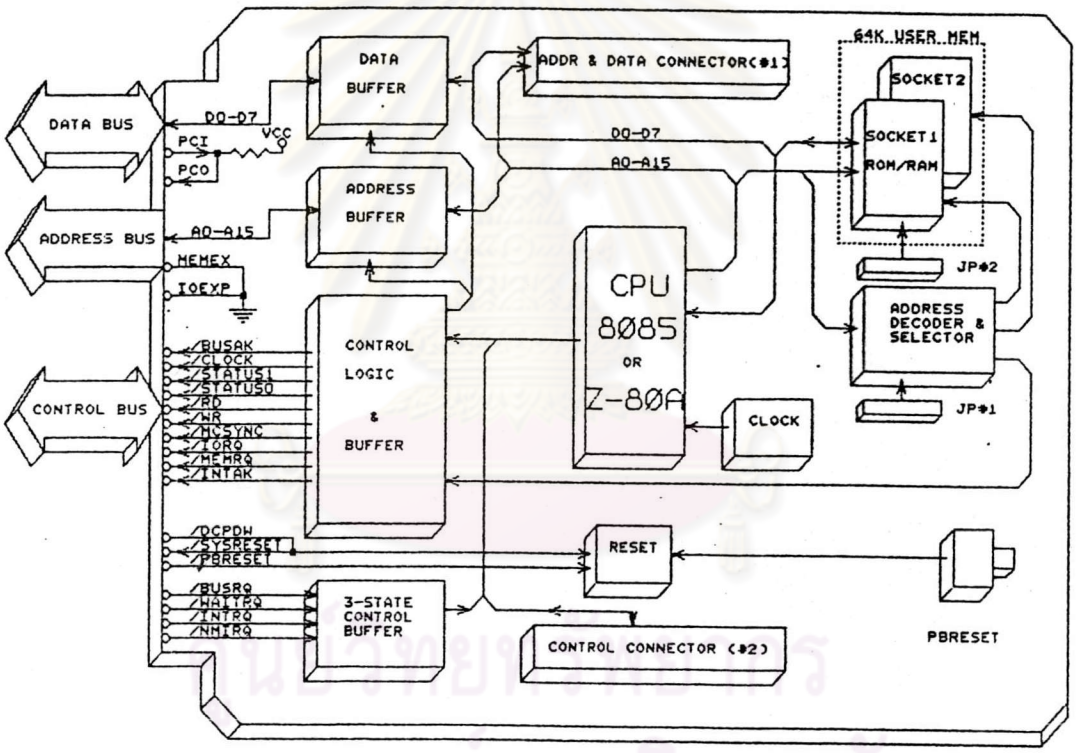


รูปที่ 6.5 แสดง STD บอร์ดอื่น ๆ ที่มีขาย

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

6.2.1 บอร์ดซีพียูและหน่วยความจำ (CPU & Memory Board)

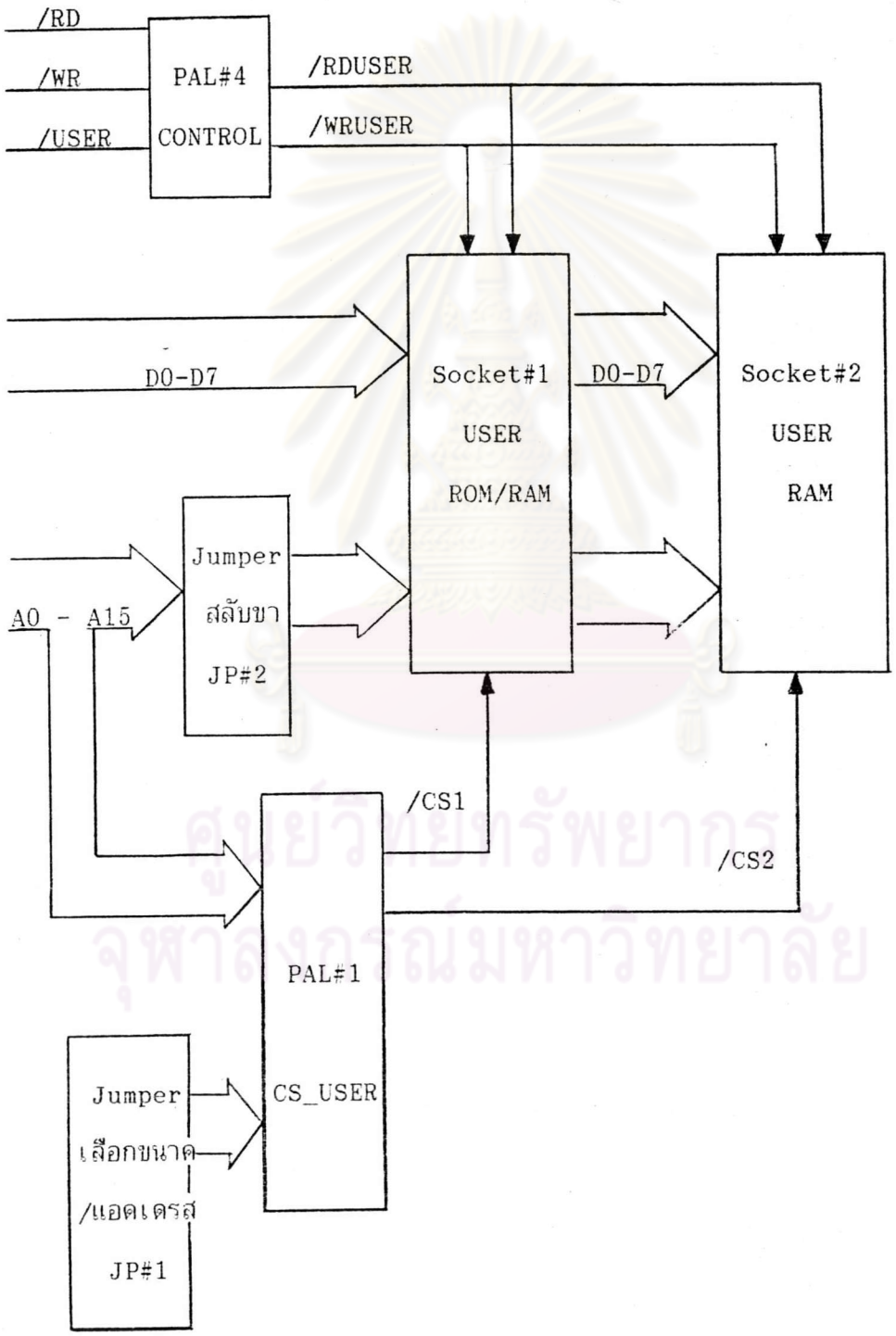
เป็นบอร์ดที่ทำหน้าที่ประมวลผลและควบคุมการทำงานของระบบ โดยมีซีพียูขนาด 8 บิตอย่าง Z-80 หรือ 8085 ทำหน้าที่เป็นทั้งซีพียูของระบบไมโครโปรเซสเซอร์ที่ต้องการพัฒนา (Target System) และเป็นซีพียูของระบบอีมูเลชันเมื่อมีบอร์ดอีมูเลชันมาเสียบประกบกับด้านบนของบอร์ดด้วย บอร์ดนี้จะมีหน่วยความจำสำหรับผู้ใช้อยู่ 2 ซอกเก็ตเพื่อเก็บโปรแกรมที่ต้องการจะพัฒนาหรือโปรแกรมประยุกต์ใช้งาน ซึ่งผู้ใช้สามารถเลือกขนาดและแอดเดรสของหน่วยความจำรอม/แรมบนแต่ละซอกเก็ตได้โดยการเลือกต่อ Jumper ดังที่กล่าวมาแล้วในบทที่ 4 หน่วยความจำบนบอร์ดนี้สามารถอ้างแอดเดรสรวมกันได้สูงถึง 64 กิโลไบต์ เราสามารถแสดงบล็อกไดอะแกรมของบอร์ดซีพียูและหน่วยความจำได้ดังรูปที่ 6.6



รูปที่ 6.6 แสดงบล็อกไดอะแกรมของบอร์ดซีพียูและหน่วยความจำ

จากรูปที่ 6.6 จะเห็นว่า บอร์ดประกอบด้วยตัวซีพียู บัฟเฟอร์ของสัญญาณข้อมูล D0-D7 (Data Buffer) ตัวขับสัญญาณแอดเดรส A0-A15 จากซีพียูบัส (Address Driver) วงจรลอจิกของสัญญาณควบคุมต่างๆ วงจรรีเซตซึ่งสามารถรับการรีเซตทั้งจากการกดปุ่มโดยผู้ใช้ จากการรีเซตของซีพียู และการรีเซตจากสัญญาณภายนอกผ่านบัสเข้ามา วงจรกำเนิดสัญญาณนาฬิกาของซีพียูซึ่งสำหรับซีพียู Z-80 จะใช้ความถี่ 4.0เมกกะเฮิรตซ์(MHz)

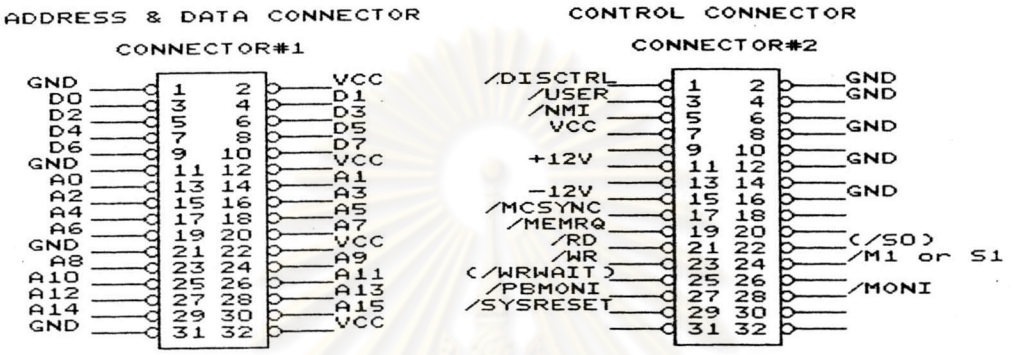
และสำหรับซีพียู 8085 จะใช้ความถี่ 6.144 เมกกะเฮิรตซ์ วงจรหน่วยความจำประกอบด้วยวงจรถอดรหัสแอดเดรส(Address Decoder) วงจรเลือกขนาด/แอดเดรสของหน่วยความจำด้วยการต่อ Jumper และตัวหน่วยความจำรอม/แรมซึ่งแสดงได้ดังรูปที่ 6.7 ส่วนการต่อ Jumper สำหรับเลือกขนาด/แอดเดรสของหน่วยความจำ และ Jumper เพื่อสลับขาสัญญาณที่เข้าสู่ขาซอกเก็ตหน่วยความจำได้กล่าวโดยละเอียดในบทที่ 4 แล้ว



รูปที่ 6.7 แสดงส่วนประกอบของวงจรหน่วยความจำ

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

นอกจากนี้บอร์ดซีพียูและหน่วยความจำยังมีคอนเนกเตอร์อีก 2 ตัว สำหรับประกบกับบอร์ดอีมูเลชันเพื่อใช้ในการดีบัก โดยคอนเนกเตอร์ตัวหนึ่งใช้สำหรับสัญญาณแอดเดรสและสัญญาณข้อมูล ส่วนคอนเนกเตอร์อีกตัวหนึ่งสำหรับสัญญาณควบคุม ดังแสดงในรูปที่ 6.8



** หากไม่ได้ใช้บอร์ดอีมูเลชันประกบกับบอร์ดซีพียูจะต้องเสียบขั้วต่อให้คอนเนกเตอร์#2 ของบอร์ดซีพียูเพื่อต่อขา /USER และขา /DISCTRL ลง GND ด้วย (นั่นคือ ต่อ ขา 1 กับขา 2 และต่อขา 3 กับขา 4)

รูปที่ 6.8 แสดงขาคอนเนกเตอร์ที่ประกบบอร์ดอีมูเลชันกับบอร์ดซีพียูและหน่วยความจำ

ในการออกแบบฮาร์ดแวร์ของระบบพัฒนาในครั้งนี้ ได้ออกแบบโดยใช้ PAL (Programmable Array Logic Devices)เข้ามาแทนวงจรลอจิกธรรมดาที่ใช้เกต(Gate) เนื่องจากช่วยลดจำนวนตัวไอซีและสามารถออกแบบโปรแกรมขาสัญญาณต่าง ๆ ได้ตามต้องการ การออกแบบใช้งาน PAL ในงานวิจัยครั้งนี้ได้ออกแบบอิงกับคู่มือการออกแบบใช้งาน PAL[20] บอร์ดซีพียูและหน่วยความจำได้ออกแบบใช้ PAL 2 ตัว สำหรับวงจรหน่วยความจำและวงจรลอจิกของสัญญาณควบคุมซึ่ง ได้แก่ ตัวถอดรหัสแอดเดรสและตัวเลือกขนาด/แอดเดรสของหน่วยความจำ (PAL#1) และตัวลอจิกของสัญญาณควบคุมบัส (PAL#4) โดยมีรายละเอียดของการโปรแกรมของ PAL ทั้งสองอยู่ในภาคผนวก

บอร์ดซีพียูและหน่วยความจำในระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ด จะมีอยู่ด้วยกัน 2 บอร์ด คือ บอร์ด Z-80 และบอร์ด 8085 ซึ่งมีโครงสร้างของบอร์ดเหมือนกันแต่ต่างกันที่รายละเอียดเนื่องจากซีพียูทั้งสองตัวนี้มีขาสัญญาณต่างกัน ผู้ใช้สามารถเลือกใช้บอร์ด Z-80 หรือบอร์ด 8085 บอร์ดใดบอร์ดหนึ่งมาเป็นบอร์ดซีพียูและหน่วยความจำของระบบก็ได้ โดยบอร์ด Z-80 และบอร์ด 8085 ได้ออกแบบขาสัญญาณที่ Edge Connector ยึงกับ STD บัส [12] แตกต่างกันดังแสดงในตารางที่ 6.1 และ 6.2

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ตารางที่ 6.1 Z-80 Board

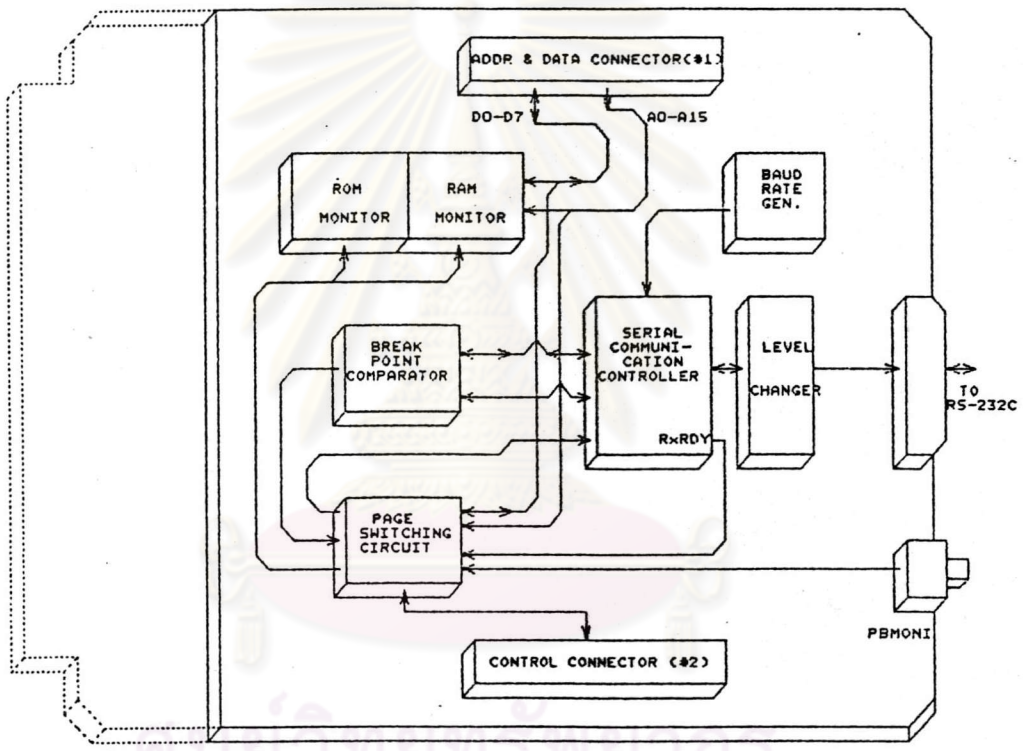
สัญญาณ	ขาที่	ขาที่	สัญญาณ
+5V	2	1	+5V
GROUND	4	3	GROUND
/DCPD	6	5	VBATT
D7	8	7	D3
D6	10	9	D2
D5	12	11	D1
D4	14	13	D0
A15	16	15	A7
A14	18	17	A6
A13	20	19	A5
A12	22	21	A4
A11	24	23	A3
A10	26	25	A2
A9	28	27	A1
A8	30	29	A0
/RD	32	31	/WR
/MEMRQ	34	33	/IORQ
MEMEX	36	35	IOEXP
/MCSYNC	38	37	
	40	39	/M1
/BUSRQ	42	41	/BUSAK
/INTRQ	44	43	/INTAK
/NMIRQ	46	45	/WAITRQ
/PBRESET	48	47	/SYSRESET
/CNTRL	50	49	/CLOCK
PCI	52	51	PCO
AUX GND	54	53	AUX GND
AUX -V	56	55	AUX +V

ตารางที่ 6.2 8085 Board

สัญญาณ	ขาที่	ขาที่	สัญญาณ
+5V	2	1	+5V
GROUND	4	3	GROUND
/DCPD	6	5	VBATT
D7	8	7	D3
D6	10	9	D2
D5	12	11	D1
D4	14	13	D0
A15	16	15	A7
A14	18	17	A6
A13	20	19	A5
A12	22	21	A4
A11	24	23	A3
A10	26	25	A2
A9	28	27	A1
A8	30	29	A0
/RD	32	31	/WR
/MEMRQ	34	33	/IORQ
MEMEX	36	35	IOEXP
/MCSYNC	38	37	
/STATUS0	40	39	/STATUS1
/BUSRQ	42	41	/BUSAK
/INTRQ	44	43	/INTAK
/NMIRQ	46	45	/WAITRQ
/PBRESET	48	47	/SYSRESET
/CNTRL	50	49	/CLOCK
PCI	52	51	PCO
AUX GND	54	53	AUX GND
AUX -V	56	55	AUX +V

6.2.2 บอร์ดอีมูเลชัน (Emulation Board)

เป็นบอร์ดที่ทำหน้าที่ช่วยในการดีบัก โดยใช้เป็นบอร์ดที่ประกบกับด้านบนของบอร์ดซีพียูและหน่วยความจำ และมีพอร์ตแบบอนุกรมไว้ต่อกับพอร์ต RS-232C ของเครื่องไมโครคอมพิวเตอร์ IBM PC หรือเทอร์มินัล VT-100 เพื่อใช้แป้นพิมพ์และจอภาพในขณะทำการดีบักโปรแกรม หลังจากพัฒนาโปรแกรมจนเป็นที่แน่ใจแล้วจึงนำโปรแกรมที่ได้ไปโปรแกรมลงอีพรอม(EPROM)



รูปที่ 6.9 แสดงบล็อกไดอะแกรมของบอร์ดอีมูเลชัน

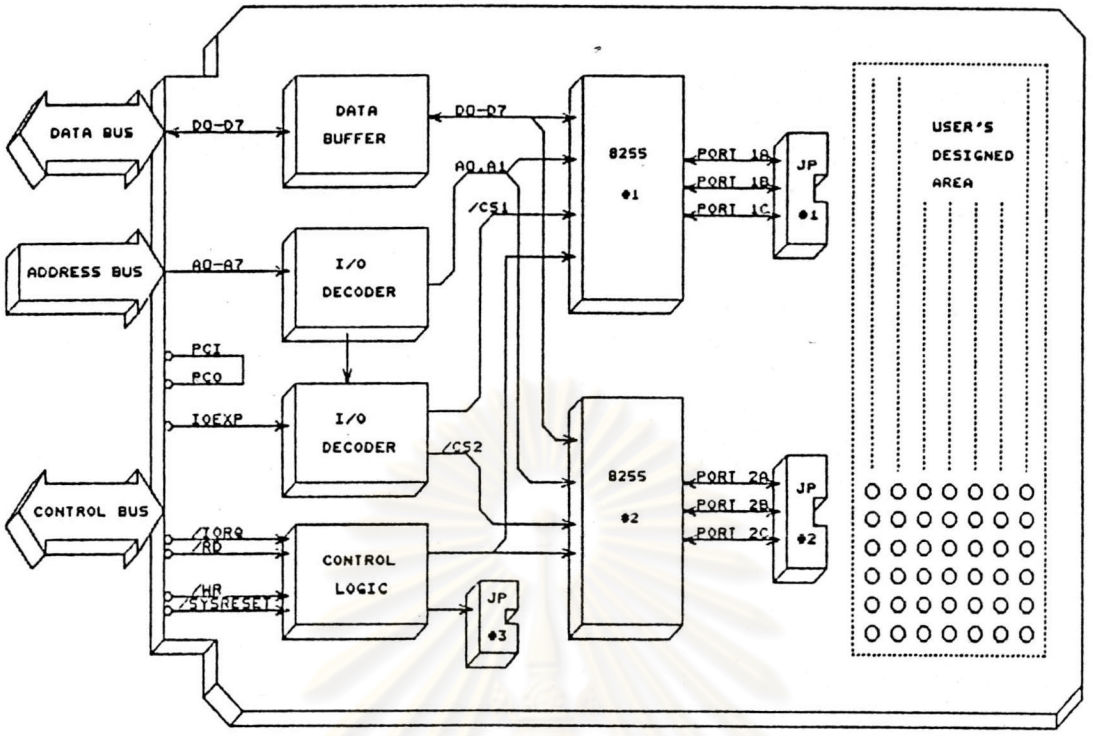
บอร์ดอีมูเลชันประกอบด้วยส่วนต่าง ๆ ซึ่งแสดงในรูปที่ 6.9 ดังนี้คือ หน่วยความจำมอนิเตอร์ซึ่งมีโปรแกรมมอนิเตอร์ที่ใช้ในการดีบักอยู่ วงจรควบคุมการหยุดปฏิบัติการ (Breakpoint & Single Step) วงจรควบคุมการสลับเพจ และวงจรควบคุมการเชื่อมโยงกับแป้นพิมพ์และจอภาพ นอกจากนี้ยังมีปุ่มกดเพื่อให้ซีพียูกลับมารันที่โปรแกรมมอนิเตอร์ และคอนเนกเตอร์อีก 2 ตัวเพื่อใช้ประกบบอร์ดอีมูเลชันกับบอร์ดซีพียูโดยคอนเนกเตอร์นี้ใช้เป็นตัวเชื่อมสัญญาณข้อมูล สัญญาณแอดเดรสและสัญญาณควบคุมต่าง ๆ หน่วยความจำมอนิเตอร์

ประกอบด้วยรอมมอนิเตอร์ขนาด 32 กิโลไบต์และแรมมอนิเตอร์ขนาด 2 กิโลไบต์ซึ่งมีการอ้างแอดเดรสกันคนละเพจกับหน่วยความจำผู้ใช้บนบอร์ดซีพียู ส่วนวงจรควบคุมการหยุดปฏิบัติการนั้นประกอบด้วย วงจรเปรียบเทียบแอดเดรส และวงจรควบคุมย่อยซึ่งใช้ไอซี 8255 PPI (Programmable Peripheral Interface) [21] ส่วนวงจรควบคุมการเชื่อมโยงกับแป้นพิมพ์และจอภาพซึ่งเป็นการติดต่อแบบอะซิงโครนัสอนุกรม ประกอบด้วยวงจรสร้างสัญญาณนาฬิกา วงจรควบคุมการติดต่อแบบอนุกรมซึ่งใช้ไอซี 8251 USART (Universal Synchronous/Asynchronous Receiver and Transceiver) [21] และวงจรปรับระดับสัญญาณเพื่อให้เป็นตามมาตรฐานพอร์ต RS-232C วงจรควบคุมการสลับเพจประกอบด้วยวงจรถอดรหัสแอดเดรสของมอนิเตอร์ และวงจรถอจิกสัญญาณควบคุมซึ่งใช้ PAL ในการออกแบบวงจรทั้งหมด ดังที่กล่าวรายละเอียดไปแล้วในบทที่ 5

6.2.3 บอร์ดเชื่อมโยงไอ/โอแบบโปรแกรมได้ (Programmable Peripheral Interface Board)

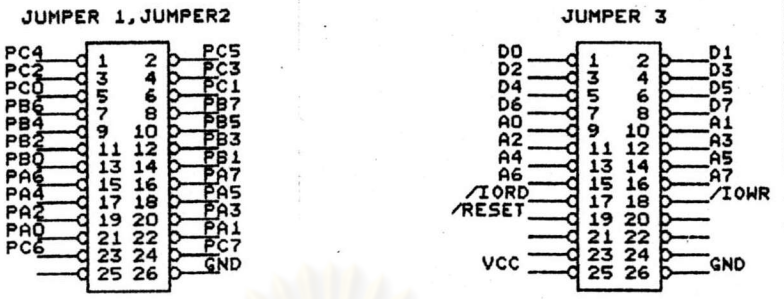
เป็นบอร์ดที่ทำหน้าที่เป็นพอร์ตไอ/โอแบบขนานซึ่งสามารถโปรแกรมได้ด้วยซอฟต์แวร์ และมีเนื้อที่ว่างสำหรับให้ผู้ใช้ต่อวงจรเพิ่มเติมบนบอร์ดได้อีกด้วย บอร์ดนี้จะมีพอร์ตไอ/โอสำหรับผู้ใช้อยู่ 6 พอร์ตและเป็นพอร์ตควบคุมอีก 2 พอร์ต ซึ่งเราสามารถแสดงบล็อกไดอะแกรมของบอร์ดได้ดังรูปที่ 6.10

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย



รูปที่ 6.10 แสดงบล็อกไดอะแกรมของบอร์ดเชื่อมโยงไอ/โอแบบโปรแกรมได้

บอร์ดเชื่อมโยงไอ/โอแบบโปรแกรมได้นี้ ประกอบด้วย บัฟเฟอร์ของสัญญาณข้อมูล (D0-D7) บัฟเฟอร์ของสัญญาณแอดเดรสซึ่งใช้เฉพาะไบต์ต่ำ (A0-A7) วงจรลอจิกของสัญญาณควบคุมต่าง ๆ วงจรถอดรหัสแอดเดรสของพอร์ตไอ/โอซึ่งเลือกแอดเดรสได้ตั้งแต่แอดเดรสพอร์ต 00H-FFH และใช้ไอซีเบอร์ 8255 PPI ซึ่งเป็นไอซี Programmable Peripheral Interface เป็นพอร์ตไอ/โอสำหรับผู้ใช้โดยสามารถกำหนดทิศทางของพอร์ตด้วยการโปรแกรมพอร์ตควบคุมของ8255 ซึ่งรายละเอียดของคำสั่งดูได้จากคู่มือไอซีชิพชัพพอร์ตและหน่วยความจำ [21] นอกจากนี้ยังมี Jumper และเนื้อที่สำหรับผู้ใช้ออกแบบต่อวงจรเพิ่มเติมบนบอร์ดได้สะดวกอีกด้วย วงจรลอจิกต่าง ๆ บนบอร์ดนี้ก็ออกแบบโดยใช้ PAL เช่นกัน ขา Jumper ต่าง ๆ บนบอร์ดนี้ถูกกำหนดไว้ ฮิงกับขา Jumper ของ 8255 บนเครื่องไมโครคอมพิวเตอร์แผ่นวงจรพิมพ์เดี่ยว SDA-85[18]เพื่อให้สามารถใช้บอร์ดนี้กับโมดูลไอ/โอต่าง ๆ ของ SDA-85 ได้โดยตรง ดังจะแสดงขา Jumper ต่าง ๆ ได้ในรูปที่ 6.11



รูปที่ 6.11 แสดงขาสัญญาณของ Jumper บนบอร์ดเชื่อมโยงไอ/โอแบบโปรแกรมได้

ส่วนขาสัญญาณที่ Edge Connector ของบอร์ดเชื่อมโยงไอ/โอนี้ ได้ออกแบบอิง STD บัส [12] ซึ่งมีขาสัญญาณต่าง ๆ ดังตารางที่ 6.3

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

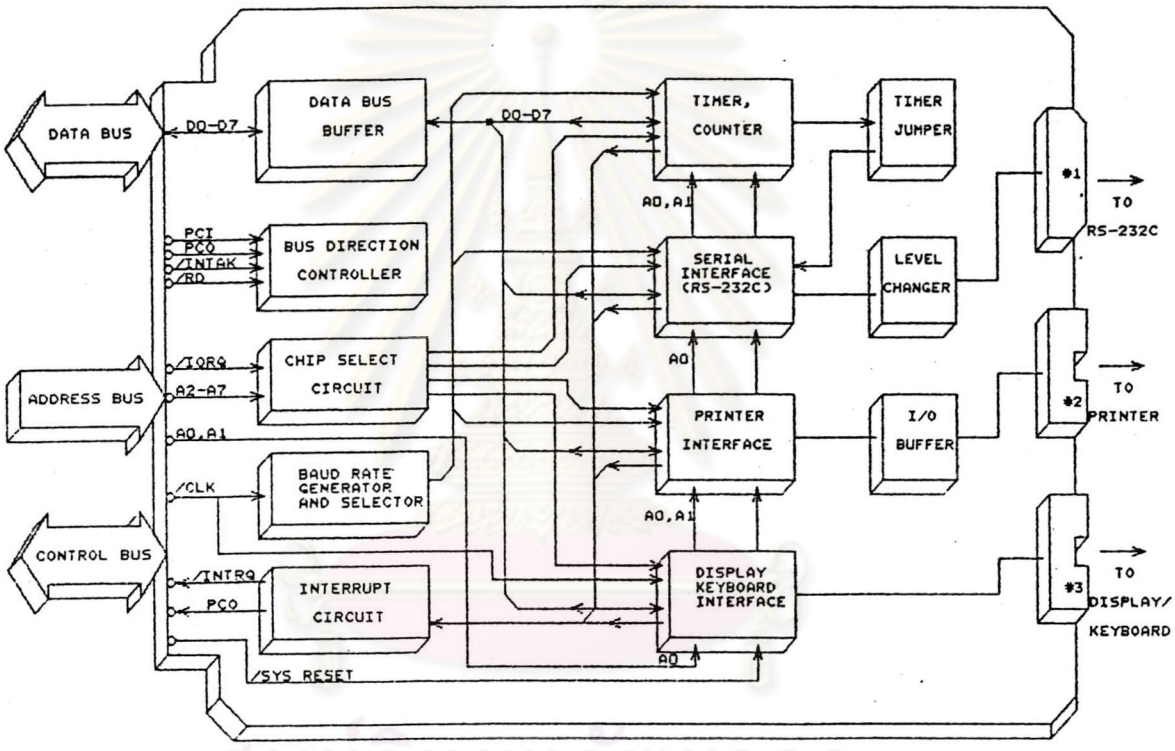
ตารางที่ 6.3 8255 PPI Board

สัญญาณ	ขาที่	ขาที่	สัญญาณ
+5V	2	1	+5V
GROUND	4	3	GROUND
	6	5	
D7	8	7	D3
D6	10	9	D2
D5	12	11	D1
D4	14	13	D0
	16	15	A7
	18	17	A6
	20	19	A5
	22	21	A4
	24	23	A3
	26	25	A2
	28	27	A1
	30	29	A0
/RD	32	31	/WR
	34	33	/IORQ
	36	35	IOEXP
	38	37	
	40	39	
	42	41	
	44	43	
	46	45	
	48	47	/SYSRESET
	50	49	
PCI	52	51	PCO
	54	53	
	56	55	

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

6.2.4 บอร์ดเชื่อมโยงไอ/โอหลายทาง (Multi I/O Board)

เป็นบอร์ดที่รวมการทำงานหลาย ๆ ด้านไว้บนบอร์ดเดียวกัน คือมีทั้งพอร์ตไอ/โอแบบอนุกรม พอร์ตไอ/โอสำหรับต่อกับจอแสดงผลและแป้นพิมพ์แบบมือถือ พอร์ตไอ/โอแบบขนานที่ใช้ต่อกับเครื่องพิมพ์และวงจรTimer/Counter เราสามารถแสดงบล็อกไดอะแกรมของบอร์ดได้ดังรูปที่ 6.12



รูปที่ 6.12 แสดงบล็อกไดอะแกรมของบอร์ดเชื่อมโยงไอ/โอหลายทาง

จะเห็นว่าวงจรบนบอร์ดเชื่อมโยงไอ/โอหลายทางแบ่งออกเป็น บัฟเฟอร์ของสัญญาณข้อมูล (D0-D7) บัฟเฟอร์ของสัญญาณแอดเดรสเฉพาะไบต์ต่ำ (A0-A7) วงจรลอจิกของสัญญาณควบคุมต่าง ๆ วงจรเชื่อมโยงแบบอนุกรมซึ่งใช้ต่อกับพอร์ตมาตรฐานRS-232C จึงต้องมีวงจรปรับระดับสัญญาณด้วย วงจร Timer/Counter แบบโปรแกรมได้ วงจรเชื่อมโยงกับเครื่องพิมพ์และวงจรเชื่อมโยงกับจอแสดงผลและแป้นพิมพ์แบบมือถือ นอกจากนี้ยังมีวงจรถอดรหัสแอดเดรสสามารถเลือกแอดเดรสของพอร์ตไอ/โอได้ตั้งแต่ 00H-FFH โดยแอดเดรสของพอร์ตต่าง ๆ สามารถแสดงรายละเอียดได้ดังนี้

X : แอดเดรส 4 บิตบนที่ผู้ใช้สามารถเลือกได้

I/O Address X0H - Clear Vector Interrupt of KBD Port

X1H - Printer Port (Data)

X2H - Printer Port (Status)

X3H - Printer Port (Control)

X4H - Serial Port (8251 Data Port)

X5H - Serial Port (8251 Control Port)

X6H - Display/Keyboard Port(8279 Data Port)

X7H - Display/Keyboard Port(8279 Control Port)

X8H - Timer/Counter Port (8253 Timer0)

X9H - Timer/Counter Port (8253 Timer1)

XAH - Timer/Counter Port (8253 Timer2)

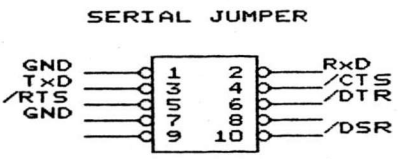
XBH - Timer/Counter Port (8253 Control)

XCH ~ XFH - Reserved Port

วงจรลอจิกของสัญญาณควบคุมต่าง ๆ และวงจรถอดรหัสแอดเดรสได้ออกแบบโดยใช้ PAL เช่นกัน ซึ่งสามารถดูรายละเอียดของสัญญาณได้จากภาคผนวก

ต่อไปจะกล่าวถึงวงจรส่วนต่าง ๆ บนบอร์ดเชื่อมโยงไอ/โอหลายทางเริ่มจากส่วนเชื่อมโยงแบบอนุกรม เราใช้ไอซีเบอร์ 8251 USART[21]เป็นตัวติดต่อแบบอนุกรมกับอุปกรณ์ภายนอกแบบอะซิงโครนัส โดยสัญญาณเอาต์พุทจาก 8251 จะผ่านเข้าวงจรปรับระดับสัญญาณเพื่อปรับสัญญาณให้เป็นตามมาตรฐาน RS-232C ก่อนออกสู่ Jumper วงจรเชื่อมโยงแบบอนุกรมนี้สามารถเลือกใช้สัญญาณนาฬิกาจาก STD บัส ซึ่งมาจากบอร์ดซีพียูแล้วผ่านวงจรหารบนบอร์ดนี้หรือใช้สัญญาณนาฬิกาจากวงจร Timer/Counter ของบอร์ดนี้เป็นสัญญาณนาฬิกาในการรับส่งข้อมูลก็ได้ การกำหนดขาสัญญาณที่ Jumper ของวงจรเชื่อมโยงแบบอนุกรมและรายละเอียดของสัญญาณที่ติดต่อกับสัญญาณภายนอกดูได้จากรูปที่ 6.13

Multi I/O Serial Jumper	อุปกรณ์ภายนอก (เช่น IBM PC)
ขา 1 GND	>----< Frame GND
ขา 2 RxD	>----< TxD
ขา 3 TxD	>----< RxD
ขา 4 CTS	>----< RTS
ขา 5 RTS	>----< CTS
ขา 6 DTR	>----< DSR
ขา 7 GND	>----<Signal GND
ขา10 DSR	>----< DTR(ขา20)



TxD - Transmit Data

RxD - Recieve Data

CTS - Clear To Sent

RTS - Request To Sent

DTR - Data Terminal Ready

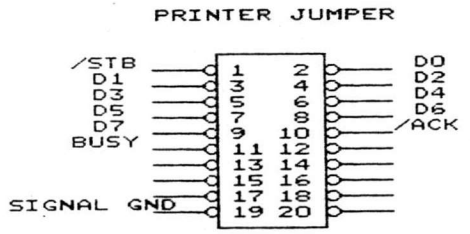
DSR - Data Set Ready

GND - Ground

รูปที่ 6.13 แสดงรายละเอียดของสัญญาณ Jumper#1 ที่ติดต่อกับสัญญาณภายนอกแบบอนุกรม

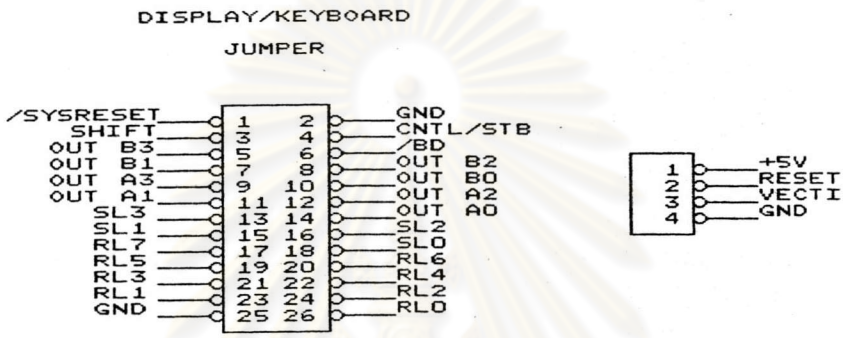
ส่วนวงจร Timer/Counter ออกแบบโดยใช้ไอซีเบอร์ 8253 PIT (Programmable Interval Timer) ซึ่งสามารถโปรแกรมเวลาได้โดยใช้ซอฟต์แวร์ ผู้ใช้สามารถดูรายละเอียดของคำสั่งได้จากคู่มือชิพซัพพอร์ต [21] จากการที่ไอซี 8253 มี Timer 3 ช่องทาง เราจึงต่อเข้าสู่ Jumper อีกชุดหนึ่งเพื่อให้ผู้ใช้สามารถเลือกได้ว่าจะใช้ Timer ตัวไหนกับอุปกรณ์ต่างๆก็ได้ แต่ถ้าผู้ใช้เลือก Timer ของไอซี 8253 เป็นตัวสร้างสัญญาณนาฬิกาในการรับส่งข้อมูลของวงจรเชื่อมโยงแบบอนุกรมแล้วจะถูกกำหนดให้ใช้ Timer0 ของไอซี 8253

ส่วนวงจรเชื่อมโยงกับเครื่องพิมพ์ ถูกออกแบบโดยใช้อุปกรณ์ดี-ฟลิปฟลอบ (D-Flip Flop) ซึ่งมีด้วยกัน 3 พอร์ต คือ พอร์ตข้อมูล พอร์ตควบคุมและพอร์ตแสดงสถานะของเครื่องพิมพ์ Jumper ของพอร์ตสำหรับเครื่องพิมพ์ถูกกำหนดขาสัญญาณตามมาตรฐานของ Centronics ดังรูปที่ 6.14



รูปที่ 6.14 แสดงขาสัญญาณที่ Jumper#2 ของพอร์ตเครื่องพิมพ์บนบอร์ด Multi I/O

ส่วนวงจรเชื่อมโยงกับจอแสดงผลและแป้นพิมพ์แบบมือถือนั้น ออกแบบโดยใช้ไอซีเบอร์ 8279 ซึ่งเป็น Display/Keyboard Interface การส่งข้อมูลออกจอแสดงผลและการรับข้อมูลจากแป้นพิมพ์สามารถดูได้จากคู่มือชิพชัพพอร์ต[21] ส่วนขาสัญญาณของJumperที่ออกสู่ตัวจอแสดงผลและแป้นพิมพ์นั้นออกแบบให้ใช้กับตัวจอแสดงผลและแป้นพิมพ์ของระบบการ์ดของอินเตีย[18] ซึ่งได้แสดงรายละเอียดวงจรของตัวจอแสดงผลและแป้นพิมพ์ไว้ในภาคผนวก ขาสัญญาณของ Jumper ส่วนนี้แบ่งออกเป็น 2 ตัว คือ Jumper ของสัญญาณข้อมูลต่าง ๆ และ Jumper ของไฟเลี้ยง สัญญาณรีเซต และสัญญาณอินเตอร์รัปต์ ซึ่งแสดงได้ดังรูปที่ 6.15



รูปที่ 6.15 แสดงขาสัญญาณ Jumper#3 บนบอร์ด Multi I/O ที่ต่อกับจอแสดงผลและแป้นพิมพ์

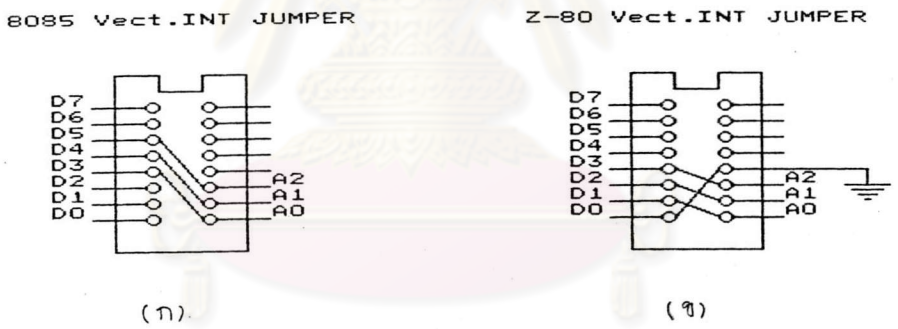
เนื่องจากอุปกรณ์ไอ/โอต่าง ๆ บนบอร์ดนี้ต้องมีการส่งสัญญาณอินเตอร์รัปต์ลงสู่บัสเพื่อไปยังบอร์ดซีพียูจึงต้องมีการจัดลำดับความสำคัญในการขออินเตอร์รัปต์ โดยใช้ไอซีเบอร์74LS148 ซึ่งเป็น 8 to 3 Priority Encoder เป็นตัวจัดส่งสัญญาณของอินเตอร์รัปต์ (/INTRQ) และเวกเตอร์อินเตอร์รัปต์ (Vector Interrupt) ลงสู่ STD บัสและได้กำหนดลำดับความสำคัญของการขออินเตอร์รัปต์ของอุปกรณ์แต่ละตัวบนบอร์ดไว้ขั้นต้น ดังต่อไปนี้

Number		Usage
IRQ 0	--	Timer 0 of 8253
IRQ 1	--	Timer 1 of 8253
IRQ 2	--	Timer 2 of 8253
IRQ 3	--	Interrupt of 8279
IRQ 4	--	Vect. Interrupt of Keyboard
IRQ 5	--	RxRDY of 8251 UART
IRQ 6	--	TxRDY of 8251 UART
IRQ 7	--	Printer Interrupt

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ถ้าหากผู้ใช้ต้องการจัดลำดับความสำคัญตามที่กำหนดไว้ก็ให้เสียบ Jumper ทั้งหมดนี้เป็นคู่ ๆ ไป แต่ถ้าหากผู้ใช้ไม่ต้องการจัดลำดับความสำคัญของการขออินเตอร์รัปต์ตามนี้ก็ไม่ต้องเสียบ Jumper เลย หรืออาจเสียบเชื่อมต่อเฉพาะคู่ที่ใช้งาน หรือถ้าหากผู้ใช้ต้องการให้อุปกรณ์ภายในบอร์ดส่งอินเตอร์รัปต์ไปสู่ภายนอกบอร์ดก็อาจต่อสัญญาณจากด้านอุปกรณ์นั้น ๆ ออกไป และหากต้องการให้อุปกรณ์ภายนอกมาจัดลำดับความสำคัญในการขออินเตอร์รัปต์ด้วยก็สามารถจะต่อสัญญาณอินเตอร์รัปต์จากอุปกรณ์นั้น ๆ เข้ามายังขา Jumper ด้านที่ต่อกับไอซีเบอร์ 74LS148

เมื่อมีการส่งสัญญาณขออินเตอร์รัปต์ของอุปกรณ์ ก็ต้องมีการส่งเวกเตอร์อินเตอร์รัปต์จากอุปกรณ์นั้นออกไปด้วย จะเห็นว่ามี Jumper ตัวเมียอยู่ 2 แบบคือ แบบหนึ่งสำหรับการอินเตอร์รัปต์กับซีพียู 8085 และอีกแบบหนึ่งสำหรับการอินเตอร์รัปต์กับซีพียู Z-80 ดังแสดงในรูปที่ 6.16



รูปที่ 6.16 แสดง Jumper ของเวกเตอร์อินเตอร์รัปต์ ก)สำหรับ 8085 ข)สำหรับ Z-80

ซีพียูเบอร์ 8085 โดยทั่วไปสามารถรับเวกเตอร์อินเตอร์รัปต์ได้ 128 เวกเตอร์โดยที่มีรูปแบบของเวกเตอร์ดังรูปที่ 6.17(ก) ในวิทยานิพนธ์ครั้งนี้กำหนดให้ผู้ใช้ใช้ได้เพียง 8 เวกเตอร์ คือ เวกเตอร์ของ RST 0 ถึง RST 7 ดังนั้นเวกเตอร์ที่ส่งไปจะมีค่าตั้งแต่ C7H-FFH ดังรายละเอียดข้างล่าง และทำให้ต้องออกแบบสลับขา Jumper ตัวเมียและปล่อยขาบิตที่ 0,1,2,6 และ 7 ให้มีลอจิกเป็น "1" ดังแสดงในรูปที่ 6.16(ก) และในรูปที่ 6.17(ก)

IRQ 0 - RST 0 ส่งค่าเวกเตอร์ C7H

IRQ 1 - RST 1 ส่งค่าเวกเตอร์ CFH

IRQ 2 - RST 2 ส่งค่าเวกเตอร์ D7H

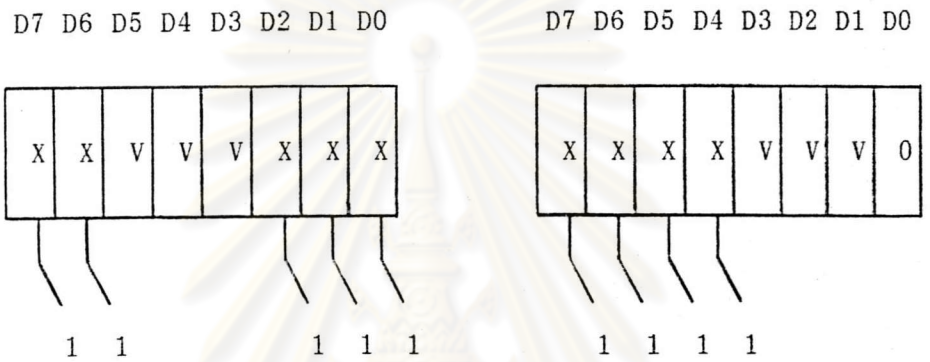
IRQ 3 - RST 3 ส่งค่าเวกเตอร์ DFH

IRQ 4 - RST 4 ส่งค่าเวกเตอร์ E7H

IRQ 5 - RST 5 ส่งค่าเวกเตอร์ EFH

IRQ 6 - RST 6 ส่งค่าเวกเตอร์ F7H

IRQ 7 - RST 7 ส่งค่าเวกเตอร์ FFH



รูปที่ 6.17 ก)เวกเตอร์อินเตอร์รัปต์ของ8085 ข)เวกเตอร์อินเตอร์รัปต์โหมด 2 ของZ80

ซีพียูเบอร์ Z-80 โดยทั่วไป Maskable Interrupt สามารถใช้ได้ 3 โหมด[21] แต่ในการออกแบบ Jumper ตัวเมียนี้ได้เลือกใช้อินเตอร์รัปต์โหมด 2 ซึ่งปกติมีการส่งเวกเตอร์อินเตอร์รัปต์ดังรูปที่ 6.17 (ข) จากการออกแบบให้ใช้ได้เพียง 8 เวกเตอร์ จึงต้องมีการสลับขา Jumper ตัวเมียและปล่อยขาบิตที่ 4,5,6 และ7 ให้มีลอจิกเป็น "1" ดังรูปที่ 6.16(ข) และ6.17(ข) ฉะนั้นค่าเวกเตอร์อินเตอร์รัปต์ที่ส่งไปได้แก่

IRQ 0 - ส่งค่าเวกเตอร์ F0H

IRQ 1 - ส่งค่าเวกเตอร์ F2H

IRQ 2 - ส่งค่าเวกเตอร์ F4H

IRQ 3 - ส่งค่าเวกเตอร์ F6H

IRQ 4 - ส่งค่าเวกเตอร์ F8H

IRQ 5 - ส่งค่าเวกเตอร์ FAH

IRQ 6 - ส่งค่าเวกเตอร์ FCH

IRQ 7 - ส่งค่าเวกเตอร์ FEH

บอร์ดเชื่อมโยงไอ/โอหลายทางนี้มีขาสัญญาณที่ Edge Connector ซึ่งออกแบบอิงกับ STD บัส ดังตารางที่ 6.4

ตารางที่ 6.4 Multi I/O Board

สัญญาณ	ขาที่	ขาที่	สัญญาณ
+5V	2	1	+5V
GROUND	4	3	GROUND
	6	5	
D7	8	7	D3
D6	10	9	D2
D5	12	11	D1
D4	14	13	D0
	16	15	A7
	18	17	A6
	20	19	A5
	22	21	A4
	24	23	A3
	26	25	A2
	28	27	A1
	30	29	A0
/RD	32	31	/WR
	34	33	/IORQ
	36	35	IOEXP
	38	37	
	40	39	
	42	41	
/INTRQ	44	43	/INTAK
	46	45	
	48	47	/SYSRESET
	50	49	/CLOCK
PCI	52	51	PCO
	54	53	
	56	55	

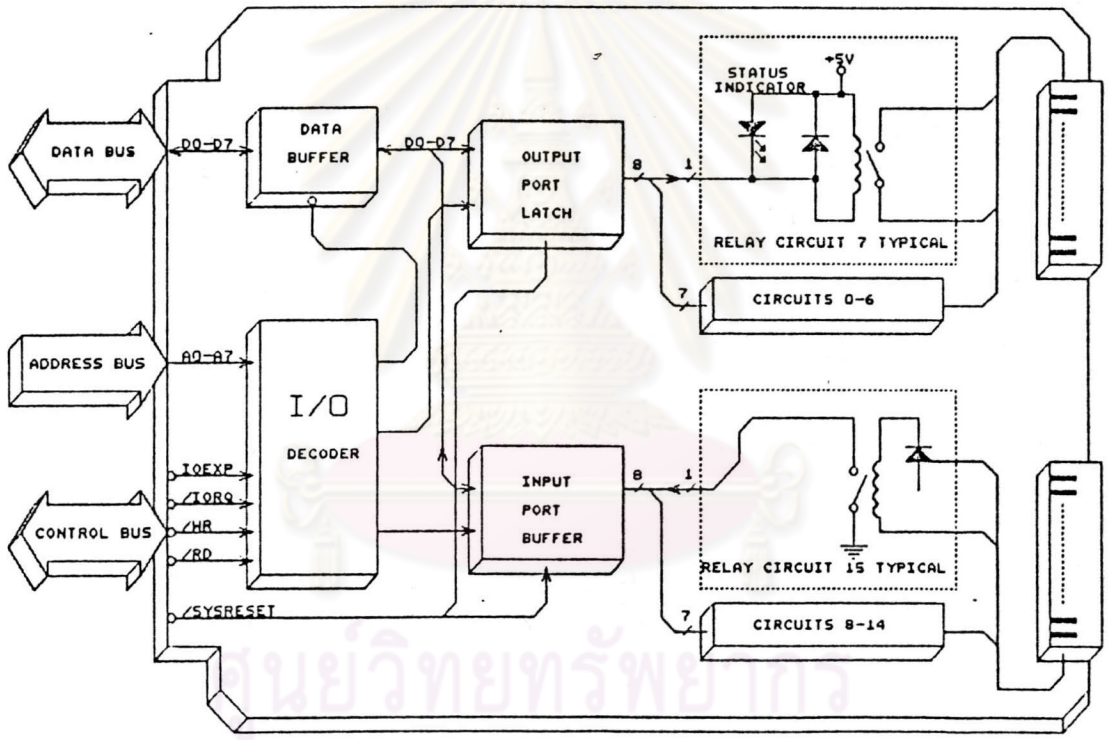
ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

6.2.5 บอร์ดอื่น ๆที่มีขายทั่วไป

เป็นบอร์ดประกอบที่ช่วยให้ระบบมีประสิทธิภาพและใช้งานได้สะดวกยิ่งขึ้น

- บอร์ดรีเลย์ (Relay-In/Out Board)

เป็นบอร์ดที่ทำหน้าที่แยก(Isolate) สัญญาณขาเข้าและสัญญาณขาออกด้วยหน้าสัมผัสทางแม่เหล็กไฟฟ้า (Relay) บอร์ดนี้มีโครงสร้างไม่ซับซ้อนและมีจำหน่ายหลายแบบทั้งแบบที่เป็นรีเลย์อินพุตอย่างเดียว รีเลย์เอาท์พุตอย่างเดียวและรีเลย์อินพุต/เอาท์พุต เราสามารถแสดงตัวอย่างบล็อกไดอะแกรมของบอร์ดรีเลย์ได้ดังรูปที่ 6.18 [9]



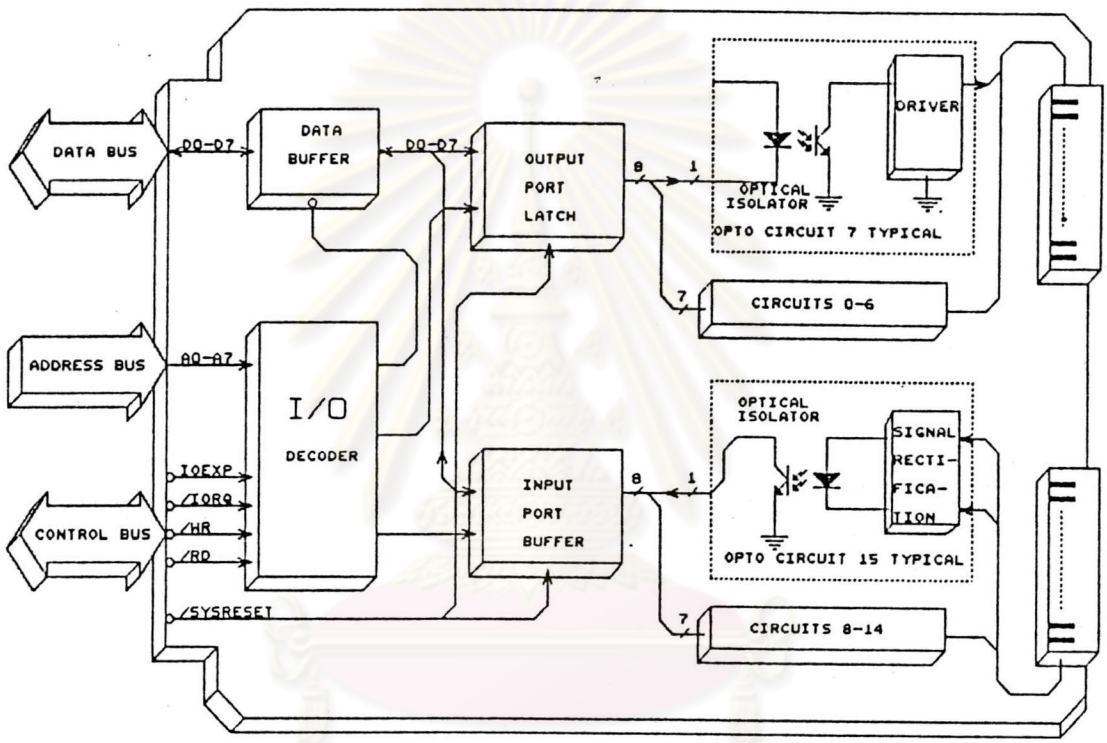
รูปที่ 6.18 แสดงตัวอย่างบล็อกไดอะแกรมของบอร์ดรีเลย์

บอร์ดรีเลย์นี้ประกอบด้วยบัฟเฟอร์ของสัญญาณข้อมูล (D0-D7) วงจรถอดรหัสแอดเดรสของพอร์ตและสัญญาณควบคุมวงจรแลตช์เอาต์พุต 8 บิต วงจรบัฟเฟอร์อินพุต 8บิต และวงจรขับรีเลย์ 16 ตัว ซึ่งเชื่อมต่อกับคอนเนกเตอร์เพื่อติดต่อกับวงจรภายนอกทางด้านขอบบอร์ดอีกข้าง โดยทั่วไปจะออกแบบให้เลือกแอดเดรสพอร์ตได้ตั้งแต่ 00H-FFH

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

- บอร์ดออพโต (Opto-In/Out Board)

เป็นบอร์ดที่ทำหน้าที่แยก(Isolate) สัญญาณขาเข้าและสัญญาณขาออกด้วยตัวเชื่อมต่อแสง (Opto Coupler) บอร์ดนี้มีโครงสร้างไม่ซับซ้อนและมีจำหน่ายหลายแบบทั้งที่เป็นอินพุตอย่างเดียว เอาต์พุตอย่างเดียวและอินพุต/เอาต์พุตอยู่บนบอร์ดเดียวกัน เราสามารถแสดงตัวอย่างบล็อกไดอะแกรมของบอร์ดออพโตได้ดังรูปที่ 6.19 [9]



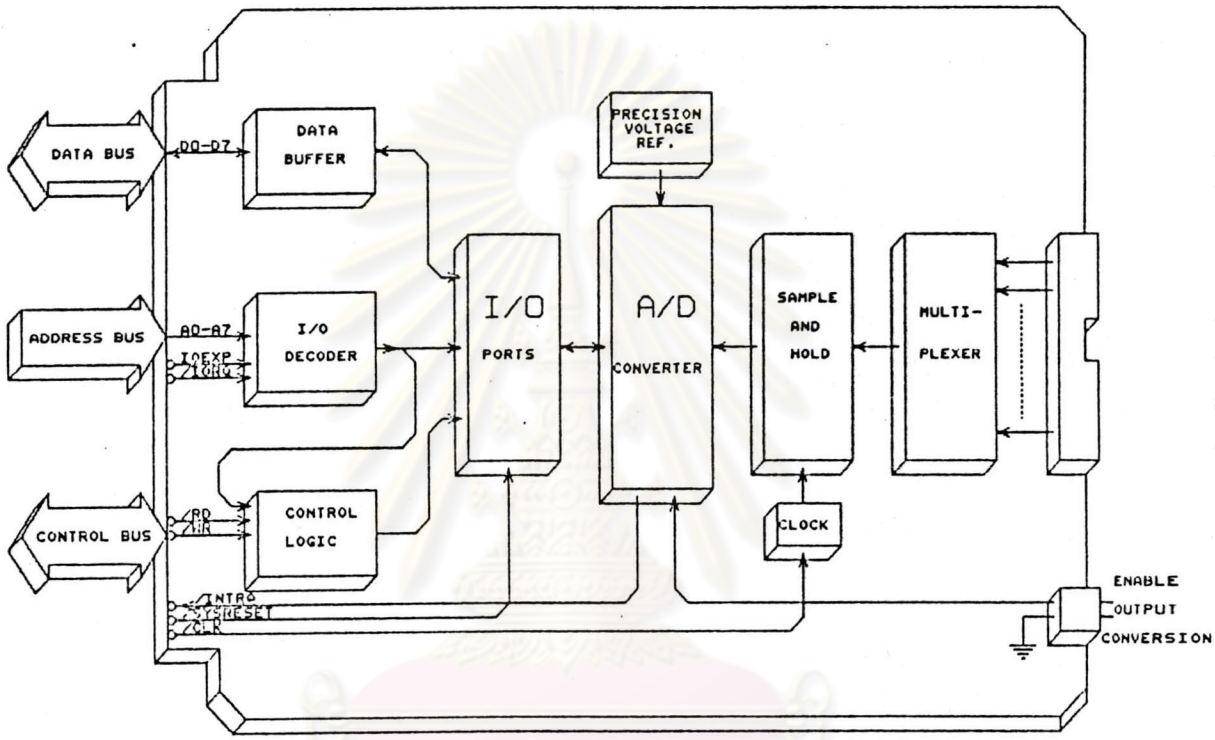
รูปที่ 6.19 แสดงตัวอย่างบล็อกไดอะแกรมของบอร์ดออพโต

บอร์ดออพโตนี้ประกอบด้วยบัฟเฟอร์ของสัญญาณข้อมูล (D0-D7) วงจรถอดรหัสแอดเดรสของพอร์ตและสัญญาณควบคุมวงจรแลตช์เอาต์พุต 8 บิต วงจรบัฟเฟอร์ของอินพุต 8 บิต และวงจรออพโตอีก 16 ตัว ซึ่งเชื่อมต่อกับคอนเนกเตอร์เพื่อติดต่อกับวงจรภายนอกทางด้านขอบบอร์ดอีกด้าน โดยทั่วไปจะออกแบบให้เลือกแอดเดรสพอร์ตได้ตั้งแต่ 00H-FFH

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

- บอร์ดอะนาลอกทูดิจิตอล (A/D Board)

เป็นบอร์ดสำหรับแปลงสัญญาณขาเข้าแบบอะนาลอกให้เป็นสัญญาณแบบดิจิตอล ซึ่งมีจำหน่ายในท้องตลาดมากมายหลายระดับมีตั้งแต่ 8 บิต - 12 บิต และมีตั้งแต่ 1 ช่องทางขึ้นไปซึ่งสามารถแสดงตัวอย่างบล็อกไดอะแกรมของบอร์ดอะนาลอกทูดิจิตอลได้ดังรูปที่ 6.20[9]

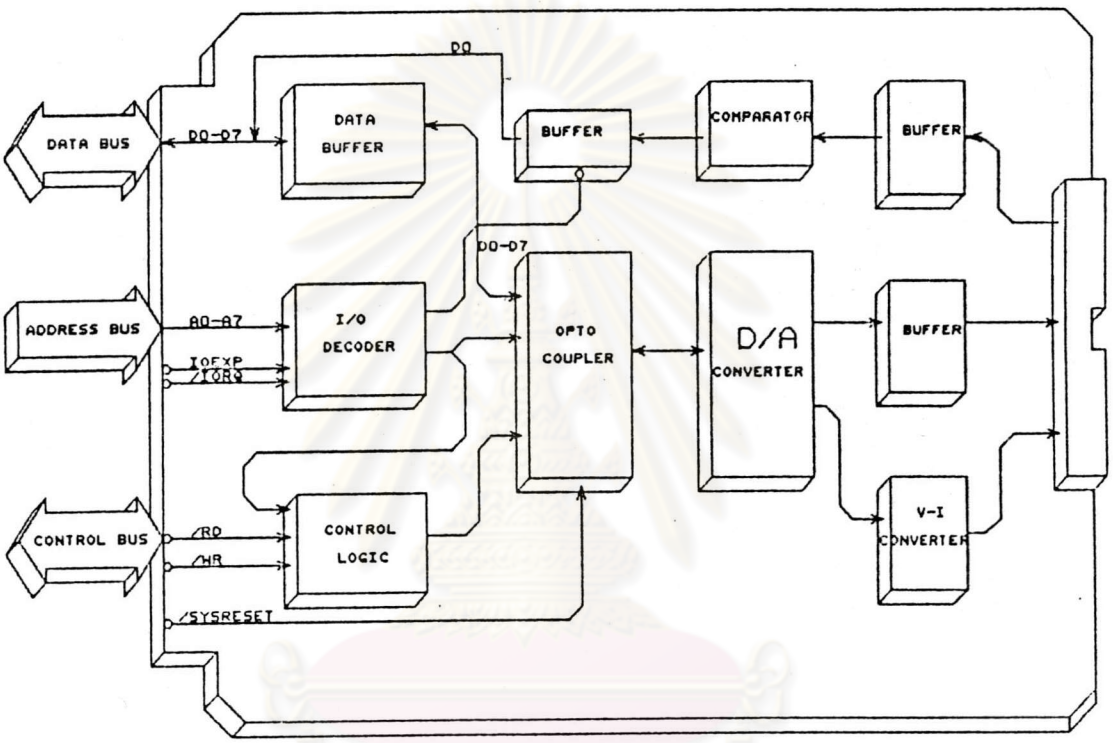


รูปที่ 6.20 แสดงตัวอย่างบล็อกไดอะแกรมของบอร์ดอะนาลอกทูดิจิตอล

บอร์ดอะนาลอกทูดิจิตอลนี้ประกอบด้วย บัฟเฟอร์ของสัญญาณข้อมูล(D0-D7) วงจรถอดรหัสแอดเดรสของไอ/โอซึ่งเลือกค่าแอดเดรสได้ วงจรลอจิกของสัญญาณควบคุมต่างๆ สัญญาณอินพุตหลายช่องทาง จะผ่านเข้าสู่วงจรมัลติเพล็กซ์ จากนั้นเข้าสู่วงจร Sample and Holdแล้วจึงผ่านเข้าต่อ A/D แปลงสัญญาณอะนาลอกมาเป็นสัญญาณดิจิตอลส่งเข้าสู่พอร์ตไอ/โอ ซึ่งปกติมักจะผ่านวงจร Optical Isolator ก่อนเข้าสู่ภาคสัญญาณดิจิตอล วงจร A/D นั้นต้องมีตัวสร้างสัญญาณนาฬิกาเพื่อทำการสุ่มค่าและวงจรสร้างแรงดันอ้างอิงที่ถูกต้องด้วย

- บอร์ดดิจิตอลทูอะนาลอก (D/A Board)

เป็นบอร์ดสำหรับแปลงสัญญาณแบบดิจิตอล เป็นสัญญาณขาออกแบบอะนาลอก มีจำหน่ายในท้องตลาดมากมายหลายระดับเช่นกัน และยังมีแบบที่สามารถดัดแปลงมาใช้งานเป็นอะนาลอกทูดิจิตอลได้โดยใช้ซอฟต์แวร์ได้ด้วย ซึ่งเราสามารถแสดงบล็อกไดอะแกรมได้ดังรูปที่ 6.21 (PAN-ASIA,DADC BOARD)



รูปที่ 6.21 แสดงตัวอย่างบล็อกไดอะแกรมของบอร์ดดิจิตอลทูอะนาลอก

บอร์ดดิจิตอลทูอะนาลอกนี้ประกอบด้วยบัฟเฟอร์ของสัญญาณข้อมูล (D0-D7) วงจรถอดรหัสแอดเดรสของไอ/โอซึ่งเลือกแอดเดรสได้ วงจรลอจิกของสัญญาณควบคุมต่าง ๆ สัญญาณข้อมูลจากบัสผ่านบัฟเฟอร์เข้าสู่วงจร Opto Coupler ซึ่งเป็นส่วนหนึ่งของไอ/โอพอร์ต จากนั้นเข้าสู่ตัว D/A เพื่อจะแปลงสัญญาณดิจิตอลเป็นสัญญาณอะนาลอก โดยสัญญาณอะนาลอกที่ได้ออกมาจะเป็นแรงดัน หากต้องการใช้เอาต์พุตเป็นกระแสก็มาผ่านวงจรเปลี่ยนแรงดันเป็นกระแสอีกครั้งหนึ่ง โดยมีวงจรเปรียบเทียบสัญญาณอีกส่วนหนึ่งทำหน้าที่ควบคุมระดับสัญญาณของเอาต์พุตให้มีค่าถูกต้อง

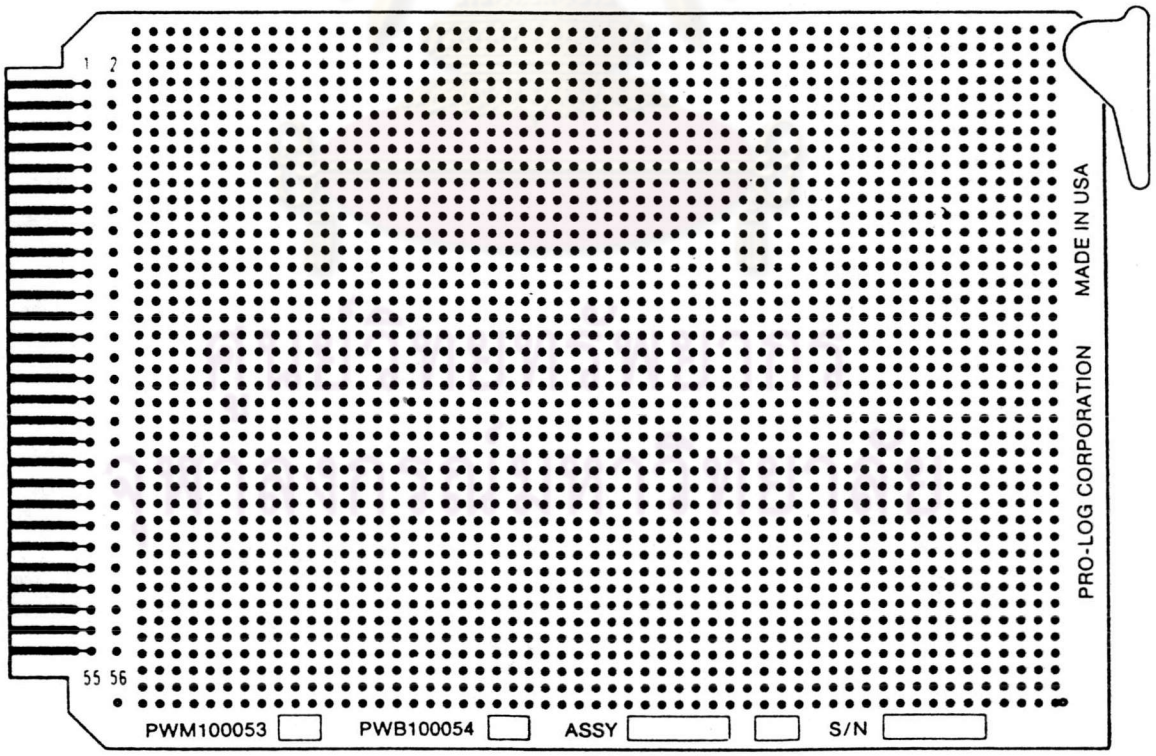
- บอร์ดสนับสนุน (Support Board)

เป็นบอร์ดที่ออกแบบขึ้น ให้ใช้ในกรณีที่ผู้ใช้ระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ดต้องการต่อวงจรฮาร์ดแวร์เพิ่มเติม เป็นบอร์ดขนาดมาตรฐาน STD และมีคอนเนกเตอร์แบบ STD บัส อยู่ที่ริมบอร์ดด้านหนึ่ง บอร์ดสนับสนุนที่จำหน่ายในท้องตลาดมีอยู่หลายประเภท ได้แก่

1. Universal Board คือ บอร์ดที่มีแผ่นทองแดงเจาะรู (PAD) ทั่วทั้งแผ่นดังรูปที่ 6.22 [9]

2. Decoded I/O Utility Board คือ บอร์ดที่มีวงจรถอดรหัสของแอดเดรสไอ/โอซึ่งเลือกแอดเดรสได้และมีบัฟเฟอร์ของสัญญาณต่าง ๆ เรียบร้อยแล้ว สัญญาณต่าง ๆจะต่อออก Jumper และมีเนื้อที่ให้ผู้ใช้ต่อวงจรเพิ่มเติมได้สะดวกยิ่งขึ้น [9]

3. Extender Board คือบอร์ดที่ใช้สำหรับขยายระบบ โดยมีการต่อวงจรขยายสัญญาณควบคุมต่าง ๆ และลดเวลาหน่วงของสัญญาณก่อนจะผ่านออกสู่คอนเนกเตอร์ตรงริมขอบบอร์ดอีกด้านหนึ่งเพื่อไปยังบอร์ดที่มาเสียบขยายระบบต่อไป



Component Side

รูปที่ 6.22 แสดงรูปร่างของบอร์ดสนับสนุนแบบ Universal

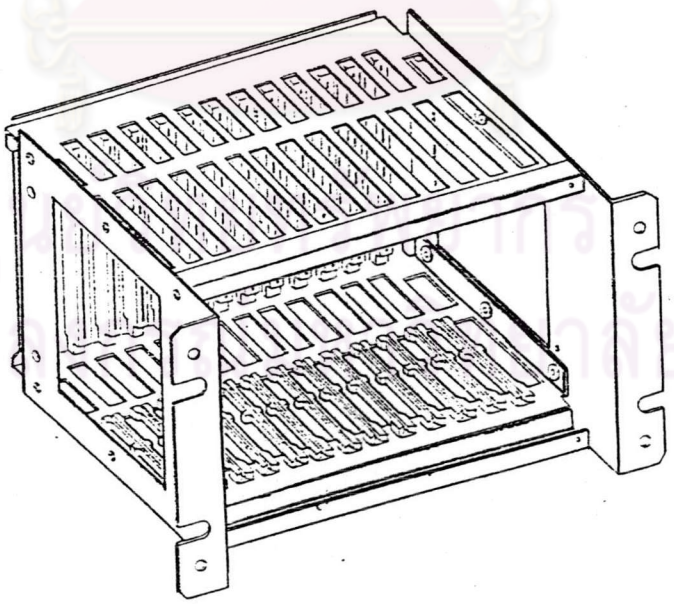
- บอร์ดแม่และแร็ก (Mother Board & Rack)

เป็นบอร์ดที่ใช้เป็นทางเชื่อมต่อของบัสซึ่งมีคอนเนกเตอร์สำหรับเสียบบอร์ดต่าง ๆ ต่ออยู่บนบอร์ดนี้ โดยการเชื่อมต่อบัสของแต่ละช่อง (Slot) ส่วนใหญ่จะเป็นการลากเส้นทองแดงขนานกันไป ปัจจุบันมักทำเป็นแผ่นวงจรพิมพ์ 4 ชั้นซึ่งมีกราวน์เพลน (Ground Plane)อยู่ด้วยเพื่อลดผลของ Crosstalk และลดความต้านทานของสายสัญญาณ นอกจากนี้บนบอร์ดแม่ยังมีขั้วต่อสำหรับขยายระบบ ขั้วต่อสำหรับต่อไฟจากแหล่งจ่ายภายนอก ซึ่งได้แก่ไฟ +5 โวลต์ ,กราวน์ , +12 โวลต์ , -12 โวลต์ และขั้วต่อสำหรับสัญญาณบางขาเช่น ขา 5 VBATT , ขา 6 - /DCPD และขา 48 - /PBRESET เป็นต้น

ส่วนแร็กก็มีหลายขนาดขึ้นอยู่กับจำนวนช่องที่เสียบบอร์ด ความห่างของแต่ละช่อง และการติดตั้งไม่ว่าจะเป็นแบบตั้งโต๊ะหรือแบบยึดติด ดังรูปที่ 6.23 [6] โดยทั่วไปความสูงและความลึกของแร็กจะพอดีกับขนาดมาตรฐานของ STD บอร์ด

ในงานวิจัยครั้งนี้ มีการต่อไฟจากแหล่งจ่ายเข้าสู่ด้านหลังของบอร์ดแม่ดังนี้

+5 V -	สีแดง	+12 V -	สีน้ำเงิน
GND -	สีดำ	-12 V -	สีเหลือง
Power Down -	สีเขียว	AUX GND -	สีขาว



รูปที่ 6.23 แสดงบอร์ดแม่และแร็กของระบบพัฒนาไมโครโปรเซสเซอร์ระดับบอร์ด