

บทที่ 3

การออกแบบ

3.1 วงจรขยายเสียงคลาสดี

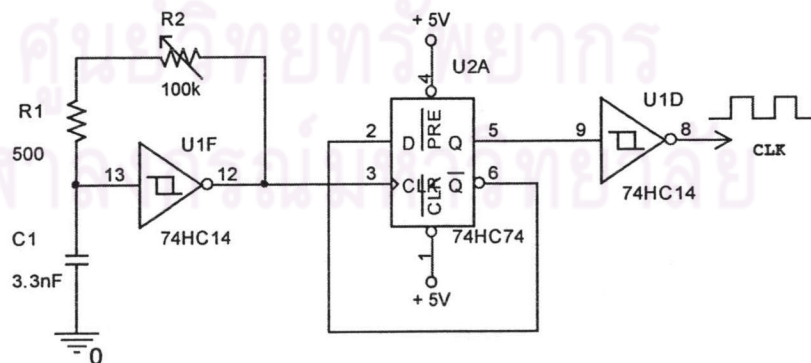
วงจขยายเสียงคลาสดีประกอบด้วยส่วนสำคัญ 3 ส่วน คือส่วนการมอดูเลต , ส่วนอินเวอร์เตอร์ และ ส่วนวงจรกรองผ่านต่ำ

3.1.1 ส่วนการมอดูเลต

วงจรนี้ประกอบด้วยวงจย่อย 3 วงจร คือ วงจรกำเนิดสัญญาณนาฬิกา (Clock) วงจรสร้างสัญญาณสามเหลี่ยม (Triangle Generator) และวงจรมอดูเลตความกว้างพัลส์ (Modulator)

3.1.1.1 วงจรกำเนิดสัญญาณนาฬิกา (Clock)

วงจรกำเนิดสัญญาณนาฬิกา ใช้วงจรอสซิลเลเตอร์แบบชมิตต์ทริกเกอร์ (Schmitt Trigger Oscillator) สร้างสัญญาณสี่เหลี่ยมความถี่ประมาณ 160 kHz จากนั้นก็ใช้ D FLIP-FLOP (74HC74) เพื่อหารความถี่ลงมาสองเท่า (80 kHz) หลังจากนั้นจะผ่านบัฟเฟอร์ (74HC14) ก่อนผ่านไปยังส่วนต่อไป แสดงวงจรดังรูปที่ 3.1



รูปที่ 3.1 วงจรกำเนิดสัญญาณนาฬิกา

วงจรอสซิลเลเตอร์แบบชมิตต์ทริกเกอร์นั้นใช้หลักการฮิสเทอเรซิส (Hysteresis) ซึ่งสมการที่ใช้ในการประมาณความถี่ของสัญญาณนาฬิกา แสดงดังสมการที่ 3.1 เนื่องจากเวลาที่ใช้

ในการสะสมประจุและคายประจุมีค่าไม่เท่ากัน แสดงดังสมการที่ 3.2 และ 3.3 ตามลำดับ ดังนั้นจึงใช้วงจร D FLIP-FLOP ซึ่งทำงานที่ขอบขาขึ้น ทำให้สัญญาณนาฬิกามีความสมมาตร

$$f \approx \frac{1}{RC \ln \frac{V_{T+}(V_{CC} - V_{T-})}{V_{T-}(V_{CC} - V_{T+})}} \quad (3.1)$$

$$t_1 \approx RC \ln \frac{V_{T+}}{V_{T-}} \quad (3.2)$$

$$t_2 \approx RC \ln \frac{V_{CC} - V_{T-}}{V_{CC} - V_{T+}} \quad (3.3)$$

โดยที่ V_{T+} คือ แรงดันเทรชโฮลด์ด้านบน (Upper Threshold Voltage)

V_{T-} คือ แรงดันเทรชโฮลด์ด้านล่าง (Lower Threshold Voltage)

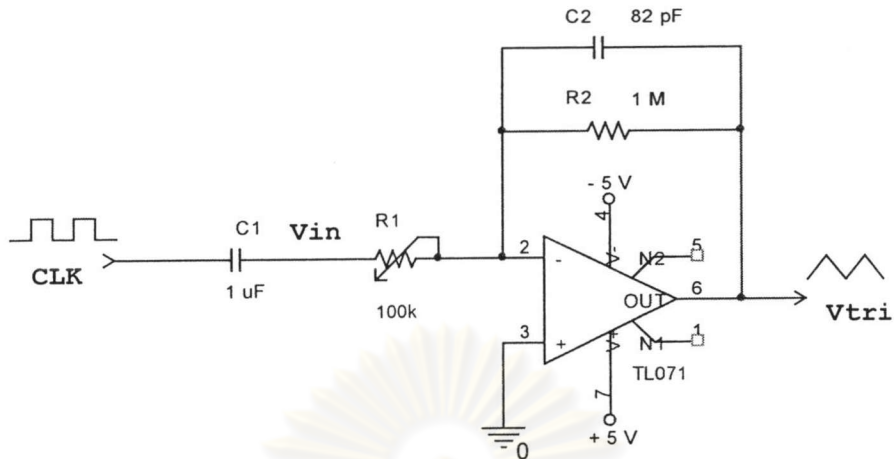
V_{CC} คือ แรงดันของแหล่งจ่าย (Supply Voltage)

t_1 คือ เวลาในการสะสมประจุ

t_2 คือ เวลาในการคายประจุ

3.1.1.2 วงจรสร้างสัญญาณสามเหลี่ยม (Triangle Generator)

วงจรสร้างสัญญาณสามเหลี่ยม ทำหน้าที่สร้างสัญญาณสามเหลี่ยมเพื่อใช้ในการมอดูเลต โดยสัญญาณนาฬิกา (CLK) ถูกต่อผ่านบัฟเฟอร์ (74HC14) จากนั้นวงจรกรองผ่านสูง (High-Pass Filter) ทำหน้าที่กรององค์ประกอบไฟตรงออก ซึ่งสัญญาณนาฬิกาที่ได้เมื่อผ่านวงจรอินทิเกรท ในที่นี้ใช้โอปแอมป์เบอร์ TL071 จะได้สัญญาณสามเหลี่ยม (V_{tri}) แสดงดังรูปที่ 3.2



รูปที่ 3.2 วงจรสร้างสัญญาณสามเหลี่ยม

เนื่องจากสัญญาณสามเหลี่ยมที่เราต้องการจะต้องเป็นบวกและลบสมมาตรกัน ดังนั้นจึงใช้ตัวเก็บประจุ C1 ขนาด 1 uF กรององค์ประกอบไฟตรงออกจากสัญญาณนาฬิกา (CLK) ได้เป็นสัญญาณเข้าของวงจรอินทิเกรต (V_{in}) ค่า R1 , C2 และ R2 ที่ใช้ในวงจรอินทิเกรตหาได้จากความสัมพันธ์ตามสมการที่ (3.4)

$$V_{tri} = -\frac{(R2 // sC2)}{R1} V_{in} \quad (3.4)$$

จัดรูปใหม่ได้ตามสมการที่ (3.5)

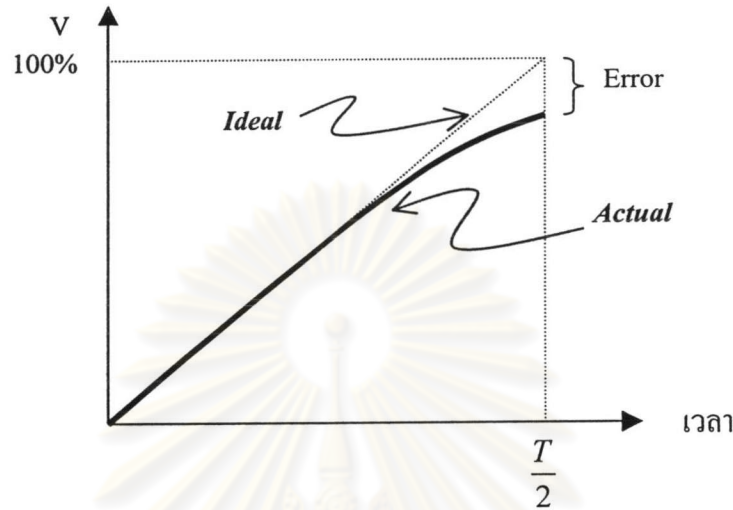
$$V_{in} = -\left(\frac{R2}{R1}\right) \frac{1}{(1+sC2R2)} V_{tri} \quad (3.5)$$

จากสมการที่ (3.5) สามารถหาความสัมพันธ์ทางเวลาระหว่าง V_{in} และ V_{tri} เป็นดังสมการที่ (3.6)

$$V_{in} = -\left(\frac{R2}{R1}\right) V_{tri} \left(1 - e^{-\frac{t}{(C2R2)}}\right) \quad (3.6)$$

จากสมการที่ (3.6) พบว่า ถ้า V_{in} เป็นสัญญาณนาฬิกาที่มีค่าบวกลบสลับกันจะได้ V_{tri} เป็นสัญญาณสามเหลี่ยม โดยที่ขอบทั้งสองข้างของสัญญาณสามเหลี่ยมจะประมาณเป็นเส้นตรงได้ ก็ต่อเมื่อค่าคงที่เวลา (Time constant) ของวงจรห่างจากคาบเวลาของสัญญาณนาฬิกาพอ ในที่นี้

ความถี่สัญญาณนาฬิกา 80 kHz คิดเป็นเวลาครึ่งคาบเท่ากับ 6.25 uSec เลือกค่าตัวเก็บประจุ C2 82 pF , R2 1 M Ω ส่วน R1 ใช้เป็นความต้านทานปรับค่าได้ 100 k Ω



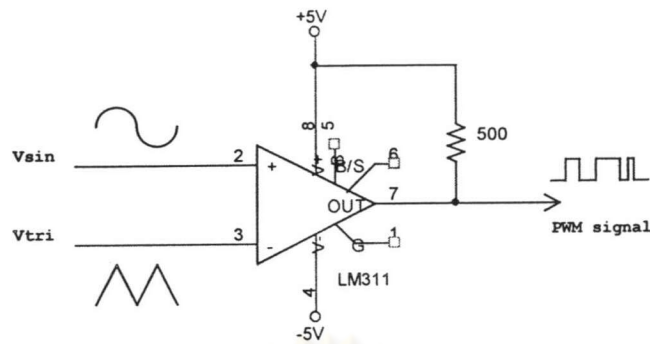
รูปที่ 3.3 กราฟแสดงส่วนผิดเพี้ยนของสัญญาณสามเหลี่ยมที่สร้างขึ้น

จากรูปที่ 3.3 ส่วนผิดเพี้ยน (Error) ระหว่างสัญญาณสามเหลี่ยมอุดมคติ (Ideal) กับสัญญาณสามเหลี่ยมทางปฏิบัติ (Actual) ต้องมีค่าคิดเป็นเปอร์เซ็นต์แล้วให้ต่ำกว่า THD ที่กำหนดสำหรับวงจรขยายคลาสดีที่จะออกแบบในที่นี้คือ 1%

ลองคำนวณขนาดสัญญาณสามเหลี่ยมที่จะสร้างจากได้โดยแทนค่าพารามิเตอร์ C2 82 pF , R2 1 M Ω , R1 61.16k และ V_{in} -2.5 ลงในสมการที่ (3.6) จะได้ $V_{tri} = 2.999804$ V เทียบกับขนาดในอุดมคติ 3 V คิดเป็นส่วนผิดเพี้ยน 0.006533% ซึ่งต่ำกว่า 1% มาก จึงยอมรับได้

3.1.1.3 วงจรมอดูเลตความกว้างพัลส์ (PWM Modulator)

วงจรมอดูเลตความกว้างพัลส์ ใช้วงจรเปรียบเทียบหรือคอมพาราเตอร์ (LM311) ทำหน้าที่เปรียบเทียบสัญญาณอ้างอิง (V_R) กับ สัญญาณสามเหลี่ยม (V_{tri}) เพื่อสร้างสัญญาณ PWM ความถี่ 80 kHz แสดงดังรูปที่ 3.4



รูปที่ 3.4 วงจรมอดูเลตความกว้างพัลส์

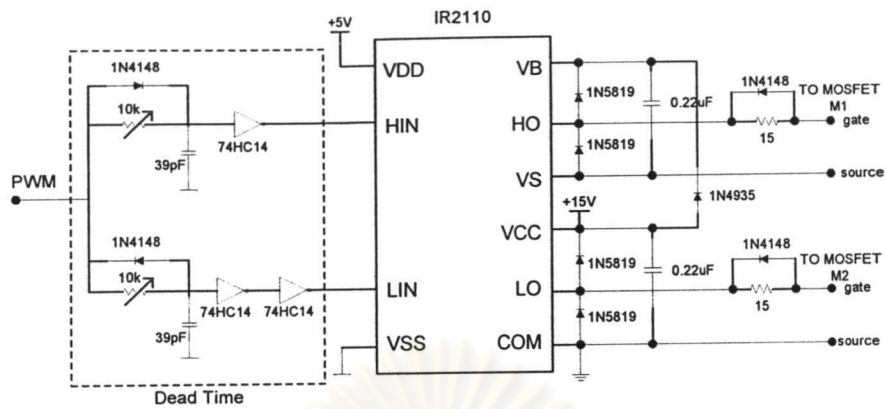
เนื่องจากวงจรถือเปรียบเทียบกับคอมพาราเตอร์ (LM311) เป็นวงจรถูกทางด้านออก (Output) เป็นแบบ Open Collector จึงต้องต่อแหล่งจ่ายภายนอกและความต้านทานเพิ่มซึ่งเรียกว่า Pullup Resistor ในที่นี้เลือก R 500 Ω ต่อกับแรงดันไฟตรง +5V ในงานวิจัยนี้เลือกสัญญาณสามเหลี่ยมขนาด 3 Vp ความถี่ 80kHz

3.1.2 ส่วนอินเวอร์เตอร์

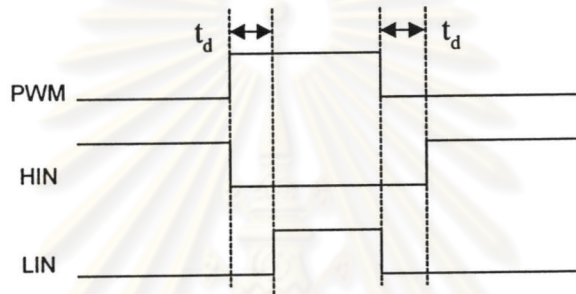
ส่วนนี้จะประกอบด้วย 3 วงจรย่อยคือ วงจรสร้างเวลาพัก (Dead time) วงจรขับนำเกต และวงจรสวิตช์กำลัง

วงจรสร้างเวลาพัก ทำหน้าที่รับสัญญาณ PWM มาทำการสร้างเวลาพัก โดยต่อไดโอดขนานกับตัวต้านทานปรับค่าได้ซึ่งจะใช้ควบคุมการหน่วงเวลาสำหรับขอบขาขึ้นและขาลง ของพัลส์สัญญาณ PWM แสดงรายละเอียดของวงจรเวลาพัก ด้านขวาของรูป 3.5 (ก) จะได้สัญญาณขับนำกึ่งบน HIN และสัญญาณขับนำกึ่งล่าง LIN ซึ่งทำงานเป็นคู่ประกอบกัน ดังรูปที่ 3.5 (ข)

วงจรขับนำเกตใช้วงจรประมวลเบอร์ IR2110 ซึ่งเป็นวงจรขับนำสำหรับสวิตช์กึ่งบริดจ์ สามารถใช้งานได้ที่ความถี่สูง สัญญาณขับนำมีความสมมาตร และสามารถจ่ายกระแสออกได้สูง โดยสวิตช์ด้านบนในกึ่งอินเวอร์เตอร์ (M1) ใช้หลักการบูทสเตรป (Boot Strap) ทำให้ไม่จำเป็นต้องต่อไฟเลี้ยงเพิ่มเติม รูปที่ 3.5 แสดงวงจรสร้างเวลาพัก และ วงจรขับนำเกต



(ก) วงจรสร้างเวลาพักและวงจรขับนำเกต

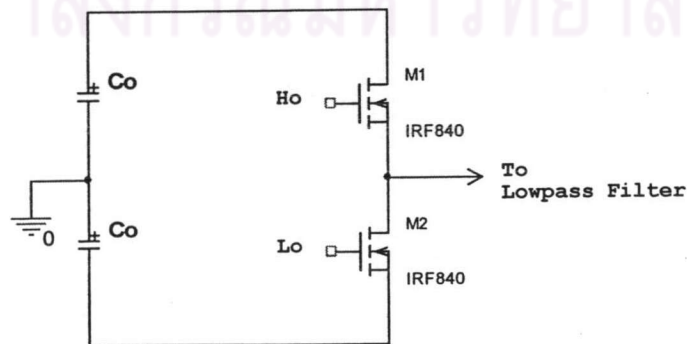


(ข) รูปคลื่นสัญญาณ PWM HIN และ LIN

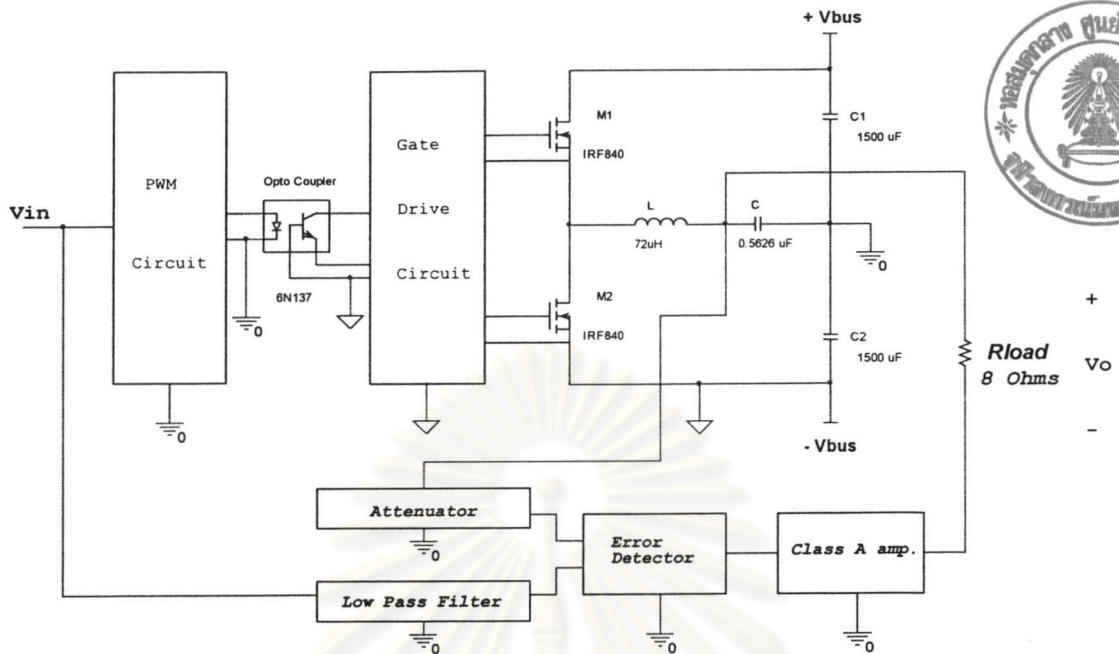
รูปที่ 3.5 วงจรขับนำเกต รูปคลื่นสัญญาณ PWM , HIN และ LIN

วงจรสวิตช์กำลัง ในวิทยานิพนธ์นี้เลือกใช้มอสเฟตเบอร์ IRF840 เป็นสวิตช์กำลัง ($R_{ds(on)} = 0.85 \Omega$) เนื่องจากสามารถทนกระแสได้ถึง 8 แอมป์ และ สามารถทนแรงดันได้สูงสุด 500 โวลต์ ตามข้อกำหนดกระแสสูงสุดที่วงจรอินเวอร์เตอร์ต้องสามารถขับโหลดได้คือ $5 A_{peak}$ และเลือกใช้แหล่งจ่ายไฟตรง (DC bus) ให้วงจรอินเวอร์เตอร์ 120 โวลต์ โดยคำนวณจาก กำลังออกสูงสุด 100วัตต์ โหลด 8Ω จะต้องมีแรงดันด้านออก 40 Vp จากวงจรอินเวอร์เตอร์กึ่งบริดจ์ เพื่อแรงดันตกคร่อมที่สวิตช์ 10 โวลต์ คร่อมตัวเหนี่ยวนำอีก 10 โวลต์

จุฬาลงกรณ์มหาวิทยาลัย



รูปที่ 3.6 วงจรสวิตช์กำลังของอินเวอร์เตอร์



รูปที่ 3.8 ระบบกรวด์ทั้งหมดของวงจรขยาย

3.1.4 วงจรกรองผ่านต่ำ

วงจรกรองผ่านต่ำที่ต้องการออกแบบสำหรับวงจรอินเวอร์เตอร์เป็นแบบวงจรกรองอันดับสอง LC แสดงรูปวงจรในรูปที่ 2.7 มีข้อกำหนดดังนี้ ความถี่หักมุม $f_0 = 25 \text{ kHz}$ จากรูปที่ 2.9 ผลตอบเชิงความถี่วงจรกรอง เลือก $Q = 0.707$ ความต้านทาน $R = 8 \Omega$ คำนวณหาค่า L และ C ของวงจรกรองผ่านต่ำได้จากสมการที่ (2.20) และ (2.21) แทนค่าพารามิเตอร์ต่าง ๆ จะได้ความสัมพันธ์ตามสมการที่ (3.7) และ (3.8) ตามลำดับ

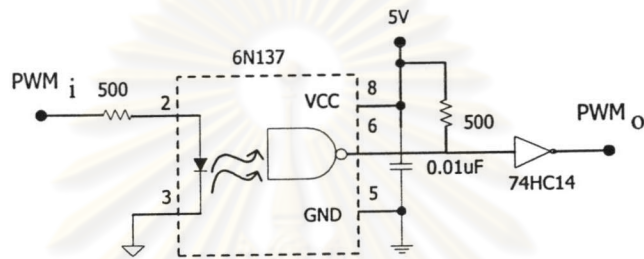
$$25 \text{ kHz} = \frac{1}{2\pi\sqrt{LC}} \quad (3.7)$$

$$0.707 = (8\Omega)\sqrt{\frac{C}{L}} \quad (3.8)$$

จะได้ค่า $L = 72 \mu\text{H}$ และ $C = 0.562 \mu\text{F}$ เขียนเป็นวงจรดังรูปที่ 3.9

3.1.3 การแยกโคจรระหว่างส่วนการมอดูเลตและส่วนอินเวอร์เตอร์

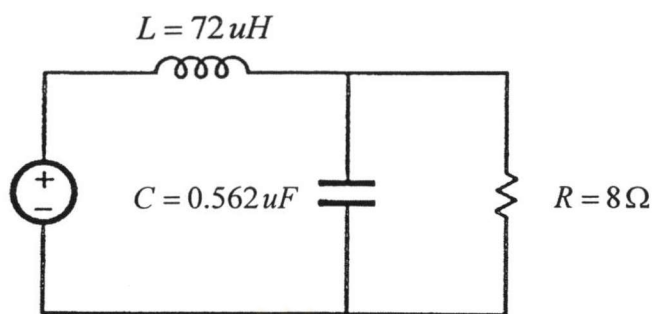
เนื่องจากโครงสร้างของวงจรขยายที่เสนอในวิทยานิพนธ์นี้จำเป็นต้องมีการเชื่อมต่อกราวด์ที่กึ่งกลาง C แบ่งแรงดันเป็นจุดอ้างอิงร่วมกันของวงจรขยายคลาสดีและวงจรขยายคลาสเอ แต่เนื่องจากวงจรขับนำเกตที่เป็นวงจรประมวลเบอร์ IR2110 ยังไม่มีการแยกโคจรระหว่างระบบกราวด์ของสัญญาณ PWM กับกราวด์ของสัญญาณขับนำด้านออก จึงเลือกใช้วงจรเชื่อมโยงผ่านแสง (6N137) แยกสัญญาณ PWM ดังแสดงในรูปที่ 3.7



รูปที่ 3.7 วงจรเชื่อมโยงผ่านแสง (Optocoupler)

วงจรเชื่อมโยงผ่านแสง (6N137) สามารถทำงานได้ที่ความถี่สูง ถึง 10 Mbit/sec ซึ่งเพียงพอ สำหรับความถี่ 80 kHz มีความสามารถแยกโคจรแรงดันได้ 10kV/uSec จากรูปที่ 3.7 จะเห็นว่า มีบัฟเฟอร์แบบกลับเฟส (74HC14) ต่ออยู่กับสัญญาณด้านออกของวงจรเชื่อมโยงผ่านแสง เนื่องจาก สัญญาณด้านออกของ 6N137 จะมีเฟสตรงกันข้ามจากด้านเข้า จึงต้องมีการกลับเฟส

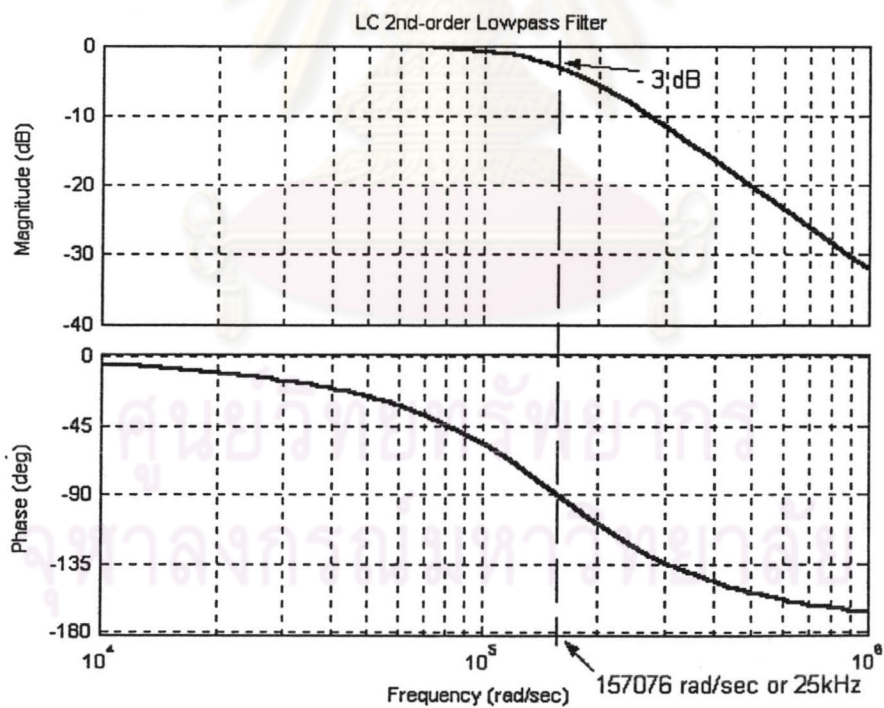
ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย



รูปที่ 3.9 วงจรกรองผ่านต่ำที่ออกแบบได้

วงจรกรองผ่านต่ำที่ได้นี้มีฟังก์ชันโอนย้ายตามสมการที่ (3.9) สามารถพล็อตโบเด ได้ผลดังรูปที่ 3.10

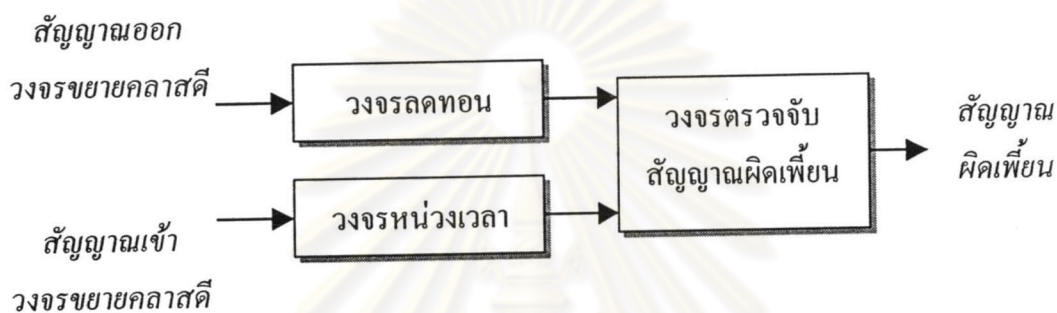
$$G(s) = \frac{v_o(s)}{v_i(s)} = \frac{2.4687 \times 10^{10}}{s^2 + s2.2218 \times 10^5 + 2.4687 \times 10^{10}} \quad (3.9)$$



รูปที่ 3.10 กราฟผลตอบเชิงความถี่ของวงจรกรองผ่านต่ำที่ออกแบบได้

3.2 ส่วนการตรวจจับสัญญาณผิดเพี้ยน

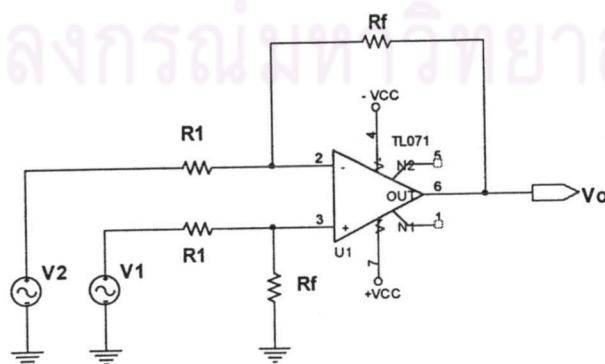
ส่วนการตรวจจับสัญญาณผิดเพี้ยน ประกอบด้วย 3 วงจรย่อย ได้แก่ วงจรลดทอน วงจรหน่วงเวลา และ วงจรตรวจจับสัญญาณผิดเพี้ยน หลักการทำงานของส่วนการตรวจจับสัญญาณผิดเพี้ยนนี้คือ การหาผลต่างของสัญญาณ ส่วนแรกได้จากการลดทอนสัญญาณออกจากวงจรขยายคลาสดีลงมา (ปรับขนาด) ส่วนที่สองได้จากสัญญาณออกจากวงจรหน่วงเวลา (ปรับเฟส) ดังแสดงในรูปที่ 3.11



รูปที่ 3.11 ส่วนการตรวจจับสัญญาณผิดเพี้ยน

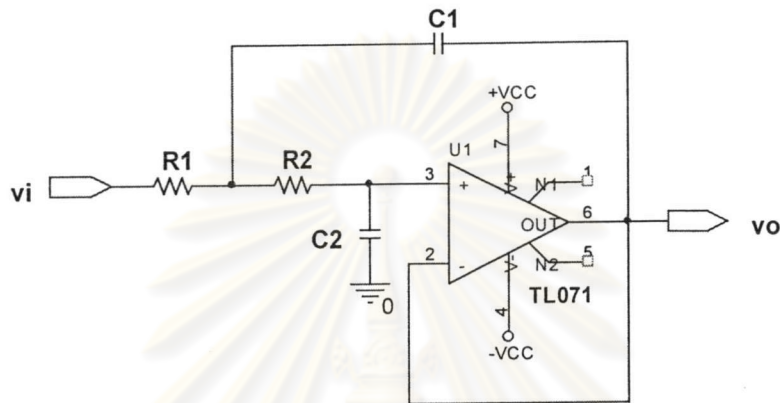
วงจรลดทอน ทำหน้าที่ตรวจจับขนาดแรงดันคั่นด้านออกของวงจรขยายคลาสดี โดยวัดคร่อมตัวเก็บประจุของวงจรกรองผ่านต่ำแล้วลดทอนลงเพื่อใช้ในการเปรียบเทียบกับสัญญาณอ้างอิง วงจรขยายความต่าง (Differential amplifier) นี้ใช้อุปกรณ์ TL071 และตัวต้านทานเป็นตัวกำหนดอัตราการลดทอนซึ่งมีความสัมพันธ์กันตามสมการที่ (3.10) วงจรขยายความต่างแสดงในรูปที่ 3.12

$$v_o = \frac{R_f}{R_1}(v_1 - v_2) \quad (3.10)$$



รูปที่ 3.12 วงจรขยายความต่าง

วงจรหน่วงเวลา ทำหน้าที่หน่วงเวลาสัญญาณที่ได้รับจากด้านเข้า เลือกใช้วงจรกรองผ่านต่ำที่มีความถี่หักมุมเท่ากับความถี่หักมุมของวงจรกรองผ่านต่ำของวงจรขยายคลาสดี เพื่อให้สัญญาณทั้งสองส่วนมีการเลื่อนเฟสและลดทอนสัญญาณในสัดส่วนที่เหมือนกัน วงจรกรองผ่านต่ำที่เลือกใช้เป็นแบบไวงานอันดับสอง (Active 2nd order RC low-pass filter) [6] ความถี่หักมุม 25kHz แสดงวงจรในรูปที่ 3.13



รูปที่ 3.13 วงจรกรองผ่านต่ำ RC อันดับสอง แบบไวงาน

วงจรกรองผ่านต่ำตามรูปที่ 3.13 มีฟังก์ชัน โอนย้ายตามสมการที่ (3.11)

$$A_v = \frac{V_o}{V_i} = \frac{1}{s^2(C_1C_2R_1R_2) + s[C_2(R_1 + R_2)] + 1} \quad (3.11)$$

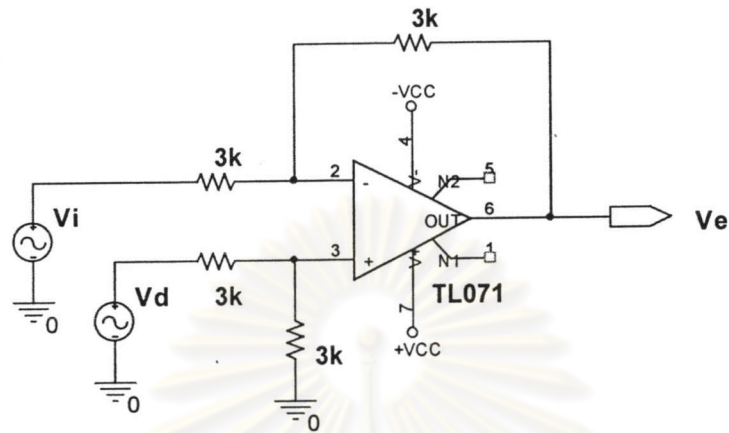
จัดรูปสมการที่ (3.11) ใหม่ได้เป็นตามสมการที่ (3.12)

$$A_v = \frac{V_o}{V_i} = \frac{\left(\frac{1}{C_1C_2R_1R_2}\right)}{s^2 + s\frac{(R_1 + R_2)}{C_1R_1R_2} + \left(\frac{1}{C_1C_2R_1R_2}\right)} \quad (3.12)$$

เพื่อให้ฟังก์ชัน โอนย้ายของวงจรกรองผ่านต่ำในวงจรหน่วงเวลาเหมือนกับวงจรกรองผ่านต่ำในวงจรถ่วงจั้งจึงเทียบสมการที่ (3.12) กับสมการที่ (3.9) แล้วคำนวณหาพารามิเตอร์ต่าง ๆ เลือกให้ $C_2 = 3.3 \text{ nF}$ และกำหนดให้ R_1 กับ R_2 มีค่าเท่ากันจะได้ $R_1 = R_2 = 1.363 \text{ k}\Omega$ และ $C_1 = 6.6 \text{ nF}$

วงจรตรวจจับสัญญาณผิเคเพี้ยน ทำหน้าที่แยกองค์ประกอบสัญญาณผิเคเพี้ยนที่ปนอยู่ในสัญญาณด้านออกของวงจรขยายคลาสดี โดยอาศัยสัญญาณด้านเข้าของวงจรขยายคลาสดีเอง

ที่ผ่านวงจรหน่วงเวลาเรียบร้อยแล้วเป็นสัญญาณอ้างอิง ในที่นี้ใช้วงจรขยายความต่าง (Differential amplifier) เป็นวงจรตรวจจับสัญญาณผิดเพี้ยน ตามวงจรในรูปที่ 3.14 และสมการที่ 3.13



รูปที่ 3.14 วงจรตรวจจับสัญญาณผิดเพี้ยน

$$v_e = (v_d - v_i)$$

(3.13)

โดยที่ v_d คือสัญญาณออกของวงจรขยายคลาสซีที่ลดทอนแล้ว

v_i คือสัญญาณเข้าของวงจรขยายคลาสซีที่ผ่านการหน่วงเวลาแล้ว

v_e คือสัญญาณผิดเพี้ยนที่เกิดของผลต่างของ v_d ลบ v_i

ศูนย์วิทยุทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

3.3 การออกแบบวงจรขยายคลาสเอ

วงจรขยายคลาสเอในวิทยานิพนธ์นี้ประกอบด้วย 2 ส่วน คือส่วนปรับอัตราขยายที่ใช้วงจรขยายไม่กลับเฟสของออปแอมป์และส่วนสวิทช์กำลังที่ใช้คู่ประกอบทรานซิสเตอร์คูคาร์ลิงตัน (Darlington pair) ต่อเป็นวงจรพหุผลในลักษณะคอลเลกเตอร์ร่วม

ส่วนปรับอัตราขยายเลือกใช้ออปแอมป์ TL071 และตัวต้านทานภายนอกต่อเป็นวงจรขยายไม่กลับเฟส (Noninverting amplifier) ดังรูปที่ 3.15 โดยอัตราขยายนี้กำหนดให้เท่ากับอัตราขยายของวงจรขยายคลาสเอซึ่งจากผลการจำลอง ได้ค่าเท่ากับ 19.323 เท่า ตามสมการที่ (3.14)

$$A_v = \frac{v_{out}}{v_{in}} = \frac{40V_p}{2.07V_p} = 19.323 \quad (3.14)$$

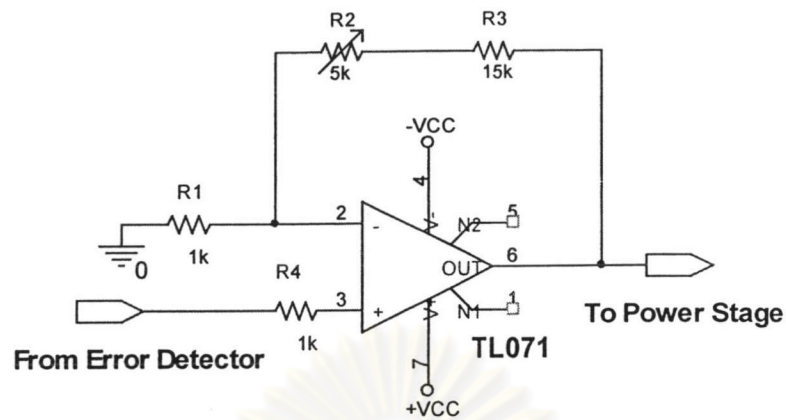
และขนาดของสัญญาณผิดเพี้ยนที่วัดได้จากการจำลองประมาณ 0.4 Vp ดังนั้นเราสามารถออกแบบขนาดของแหล่งจ่ายไฟตรงให้กับส่วนปรับอัตราขยายได้จาก อัตราขยายและขนาดของสัญญาณผิดเพี้ยนที่ต้องการขยาย เป็นตามสมการที่ (3.15)

$$V_{supply} = (gain) \times peak\ of\ V_{err} = (19.323) \times 0.4 = 7.73V \quad (3.15)$$

ดังนั้นในทางปฏิบัติจึงเลือกระดับแรงดัน +/- 9V เพื่อเผื่อการอิมิตัวของออปแอมป์ในการออกแบบค่าตัวต้านทานสำหรับวงจรในรูปที่ 3.15 จะอาศัยสมการอัตราขยายไม่กลับเฟสของออปแอมป์ตามสมการที่ (3.16)

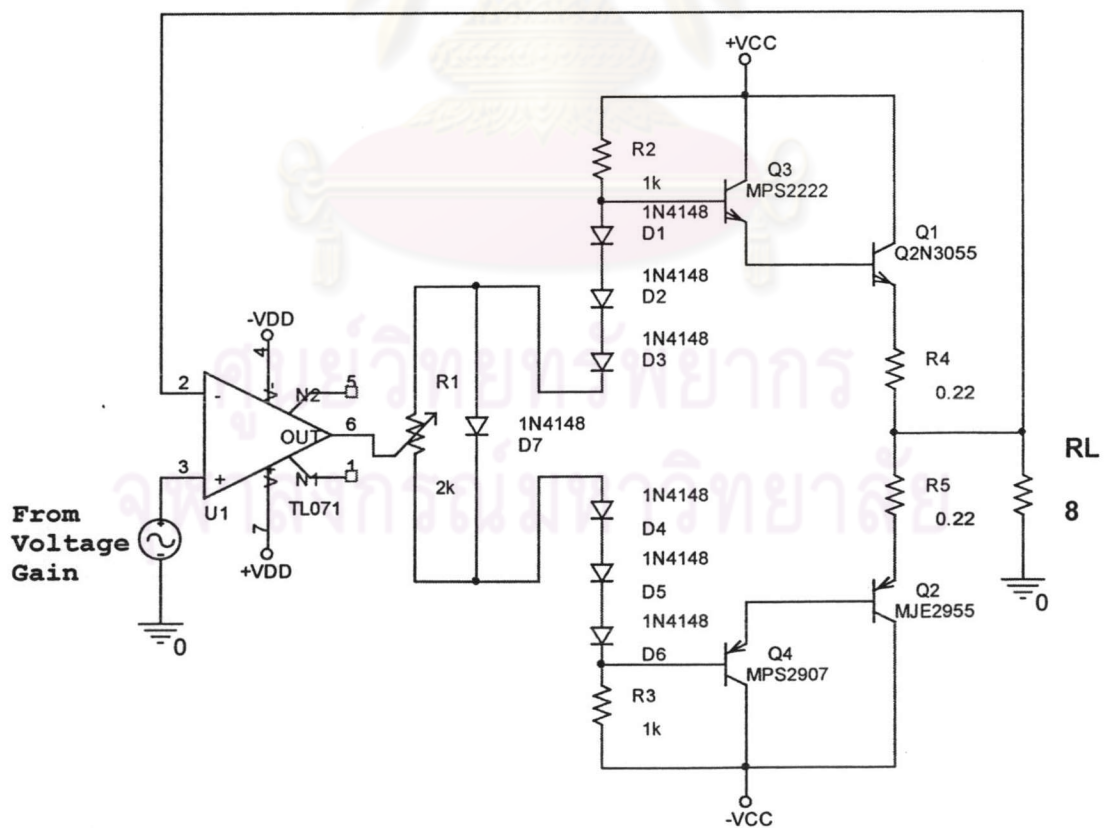
$$A_v = 19.323 = 1 + \frac{R_2 + R_3}{R_1} \quad (3.16)$$

เพื่อให้สอดคล้องกับสมการที่ (3.16) เลือก R_2 เป็นตัวต้านทานปรับค่าได้ขนาด $5k\Omega$ $R_1 = 1k\Omega$ $R_3 = 15k\Omega$ และ $R_4 = 1k\Omega$



รูปที่ 3.15 ส่วนปรับอัตราขยาย (Voltage gain adjust)

ส่วนสวิทช์กำลังเลือกใช้คู่ประกอบทรานซิสเตอร์คาร์ลิงตัน (Darlington pair) ต่อเป็นวงจรพหุผลในลักษณะคอลเลกเตอร์ร่วม และมีการป้อนกลับแรงดันด้านออกเพื่อคุมค่าด้วย แสดงวงจรดังรูปที่ 3.16



รูปที่ 3.16 ส่วนสวิทช์กำลัง



ออปแอมป์ TL071 ในรูปที่ 3.15 ทำหน้าที่คุมค่าแรงดันด้านออกโครงสร้างเป็นแบบการป้อนกลับ Unity gain วิเคราะห์ตามสมการการป้อนกลับแบบลบจากสมการที่ (2.35) เทียบรูปวงจร 3.16 กับรูปที่ 2.16 จะได้ $H = 1$ ได้ตามสมการที่ (3.17)

$$\text{อัตราขยายวงรอบ } \ell(s) = \frac{G(s)}{1+G(s)H(s)} \approx 1 \text{ เมื่อ } G \approx \infty \quad (3.17)$$

ตัวต้านทาน R1-R3 และ ไดโอด D1-D7 ทำหน้าที่ไบอัสให้ทรานซิสเตอร์ Q3 และ Q4 โดยที่ทรานซิสเตอร์ Q3 และ Q4 ก็ทำหน้าที่ขับนำให้กับ Q1 และ Q2 ตามลักษณะการต่อทรานซิสเตอร์คู่คาร์ลิงตัน (Darlington pair) ซึ่งจะทำอัตราขยายกระแส (β) มีค่าเพิ่มขึ้น ส่งผลคือต่อวงจรของออปแอมป์คุมค่าแรงดันไม่จำเป็นต้องจ่ายกระแสมาก

ทรานซิสเตอร์เบอร์ MPS2222 และ MPS2907 มีอัตราขยายกระแสไฟตรง (β) ประมาณ 75 กระแสคอลเลกเตอร์ต่อเนื่องสูงสุด 600 mA ทำหน้าที่ขยายกระแสเบสให้สวิทช์กำลัง ส่วนทรานซิสเตอร์เบอร์ 2N3055 และ MJ2955 ซึ่งมี β ประมาณ 40 กระแสคอลเลกเตอร์ต่อเนื่องสูงสุด 15 A ทำหน้าที่เป็นสวิทช์กำลัง ในรูปที่ 3.16 ทรานซิสเตอร์ MPS2222 กับ 2N3055 ต่อเป็นคู่คาร์ลิงตัน (Darlington pair) ของทรานซิสเตอร์ NPN เนื่องจากต้องการเพิ่มอัตราขยายกระแสของสวิทช์กำลัง ซึ่งจะเป็นการลดกระแสเบส ทำนองเดียวกันคู่คาร์ลิงตันของทรานซิสเตอร์ PNP จะใช้ทรานซิสเตอร์ MPS2907 กับ MJ3055

อัตราการขยายกระแสของทรานซิสเตอร์สามารถคำนวณได้ตามสมการที่ 3.18

$$\beta_T = \beta_M \beta_D + \beta_M + \beta_D = (40)(75) + 40 + 75 = 3,115 \quad (3.18)$$

โดยที่ β_T คืออัตราขยายกระแสรวม

β_M คืออัตราขยายกระแสของทรานซิสเตอร์หลัก (2N3055 และ MJ2955)

β_D คืออัตราขยายกระแสของทรานซิสเตอร์รอง (MPS2222 และ MPS2907)

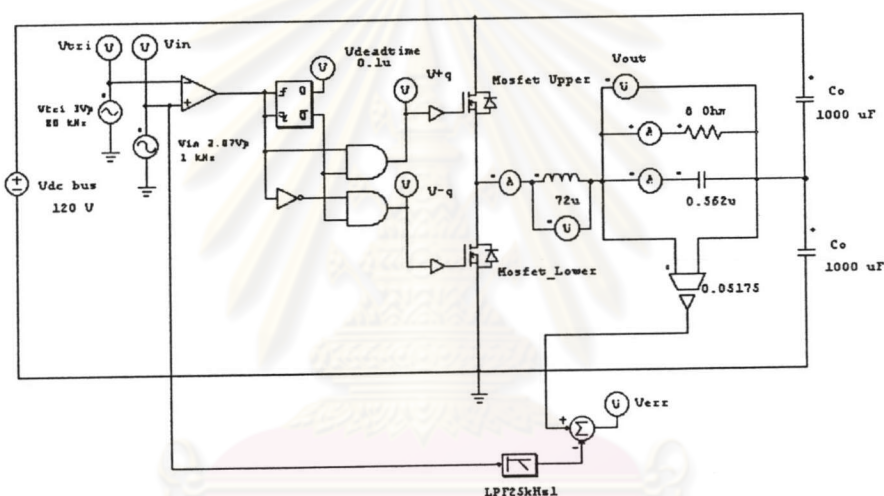
การไบอัสทรานซิสเตอร์ของสวิทช์กำลังจะใช้ไดโอดต่ออนุกรมกันเพื่อให้มีแรงดันตกคร่อมรอยต่อ (Junction) ระหว่างเบส-อิมิตเตอร์มากกว่าแรงดันขีดเริ่ม (Threshold voltage) ของทรานซิสเตอร์ BJT ที่จะทำงานในย่านไวงาน (Active region)

3.4 การจำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์

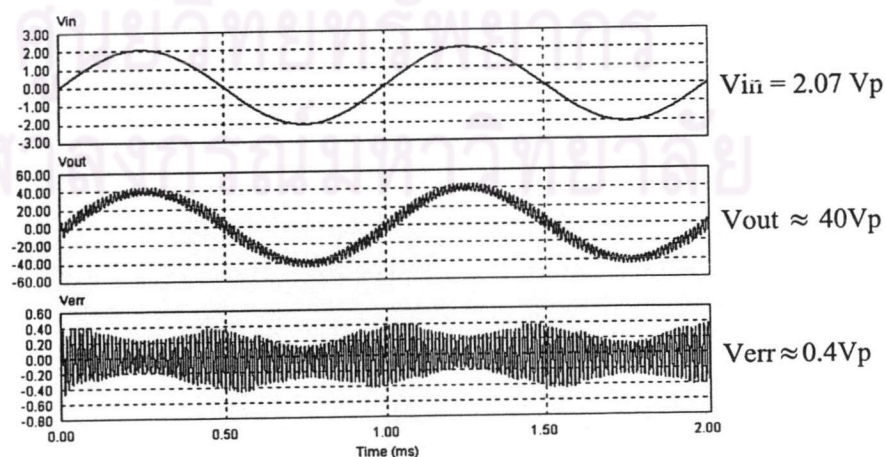
การจำลองการทำงานของวงจรขยายคลาสดีที่ออกแบบไว้ เพื่อหาขนาดสูงสุดของสัญญาณผิดเพี้ยน ซึ่งเป็นข้อมูลสำหรับการออกแบบวงจรขยายคลาสเอ อีกทั้งเป็นตรวจสอบการออกแบบว่าถูกต้องหรือไม่ ในวิทยานิพนธ์ฉบับนี้เลือกโปรแกรม PSIM 4.1 ในการจำลองการทำงาน เนื่องจากมีฟังก์ชันพื้นฐานสำหรับวงจรขยายคลาสดีค่อนข้างครบจึงง่ายแก่การใช้งาน

3.4.1 การจำลองการทำงานของวงจรขยายคลาสดี

วงจรที่ใช้จำลองและผลการจำลองแสดงในรูปที่ 3.17 และ 3.18 ตามลำดับ



รูปที่ 3.17 รูปวงจรขยายคลาสดีที่ใช้ในการจำลองการทำงานด้วยโปรแกรม PSIM

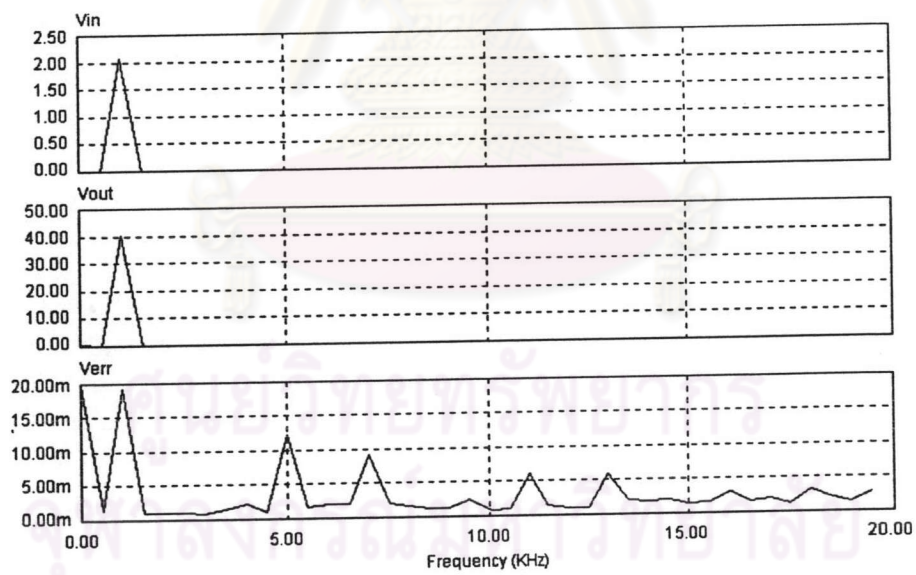
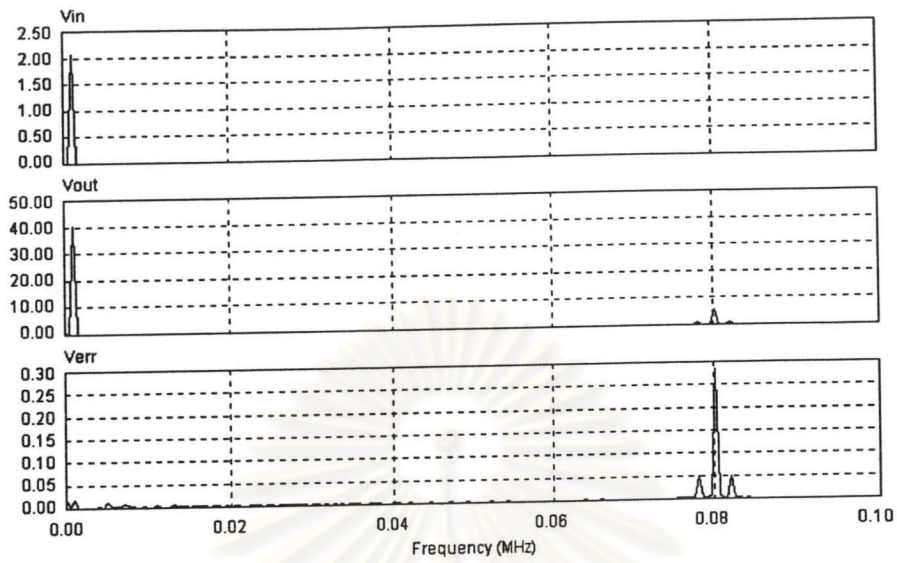


รูปที่ 3.18 รูปคลื่นแรงดันด้านเข้า แรงดันด้านออก แรงดันผิดเพี้ยน จากการจำลอง

จากการจำลองที่เวลาพัก 0.1uSec พบว่าแรงดันด้านเข้า 2.07 Vp จะให้แรงดันด้าน
 ออก 40 Vp คิดเป็นอัตราขยายแรงดัน 19.323 เท่า นำมาคิดเป็นอัตราลดทอน $\frac{1}{19.323} = 0.05175$
 จากรูปที่ 3.18 เป็นผลการจำลองที่กำลังออก 100วัตต์ ค่ายอดของสัญญาณผิเคเพี้ยนคือ 0.449 V ถ้า
 นำมาคำนวณหาว่าถ้านำสัญญาณผิเคเพี้ยนนี้ขยายแรงดันขึ้นในอัตราขยายเท่ากับที่ลดทอนลงมา จะ
 ได้ค่ายอดของสัญญาณผิเคเพี้ยนที่ถูกขยายแล้ว ขนาด $(19.323) \times (0.449 Vp) = 8.676 Vp$ ดังนั้นแหล่ง
 จ่ายไฟตรงที่จะขยายสัญญาณผิเคเพี้ยนนี้ต้องมีระดับแรงดันประมาณ +/- 11 V โดยเมื่อแรงดันที่อาจ
 จะตกคร่อมอุปกรณ์ต่าง ๆ ไว้แล้ว ทั้งนี้ในการสร้างวงจรจริงค่าแรงดันแหล่งจ่ายไฟตรงอาจมากกว่า
 หรือน้อยกว่าที่ออกแบบไว้ได้ขึ้นอยู่กับว่าสัญญาณผิเคเพี้ยนจริงจากการทดสอบ



ศูนย์วิทยทรัพยากร
 จุฬาลงกรณ์มหาวิทยาลัย



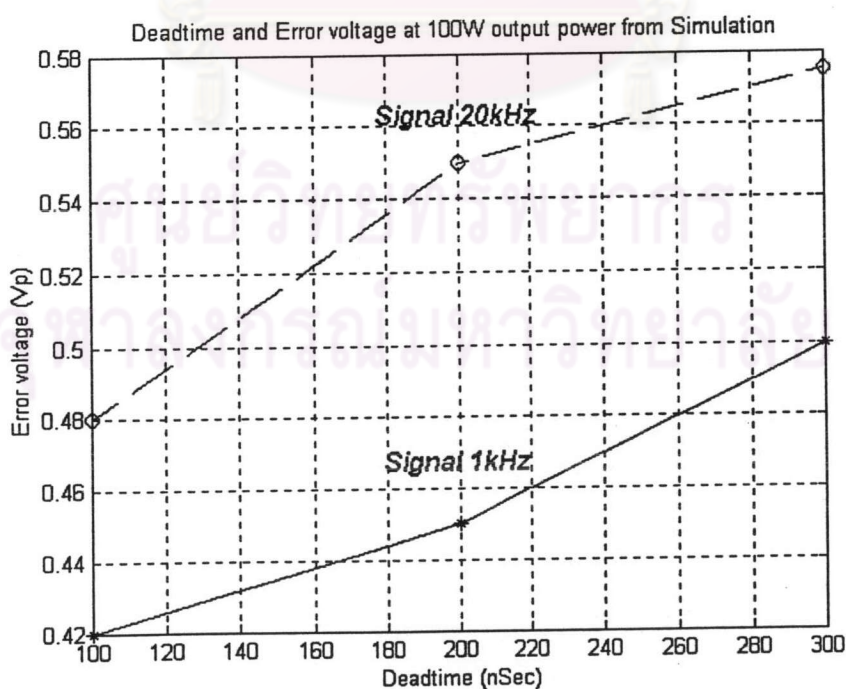
รูปที่ 3.19 สัญญาณในแกนความถี่ของรูปคลื่น ในรูป 3.18

3.4.2 ผลของเวลาพัก ต่อ สัญญาณด้านออก และสัญญาณผิดเพี้ยน

ศึกษาผลของเวลาพักต่อวงจรรขยายคลาสดี โดยทำการแปรค่าเวลาพัก 100nSec , 200nSec และ 300nSec อาศัยข้อมูลของมอสเฟตกำลัง เบอร์ IRF840 ปรับแรงดันด้านเข้าจนแรงดันด้านออกได้ที่ 40 Vp แล้ววัด ได้ผลการจำลองแสดงในตารางที่ 3.1 ทดสอบที่ความถี่สัญญาณ 1kHz และความถี่การสวิตซ์ 80kHz

ตารางที่ 3.1 ผลการจำลองเพื่อศึกษาความสัมพันธ์ระหว่าง
เวลาพักต่ออัตราขยายและสัญญาณผิดเพี้ยน ของวงจรรขยายคลาสดี

เวลาพัก (nSec)	ความถี่สัญญาณ 1kHz			ความถี่สัญญาณ 20kHz		
	อัตราขยายแรงดัน		สัญญาณผิดเพี้ยน (Vp)	อัตราขยายแรงดัน		สัญญาณผิดเพี้ยน (Vp)
	(เท่า)	(dB)		(เท่า)	(dB)	
100	20	26.020	0.42	19.802	25.934	0.48
200	19.257	25.555	0.45	19.704	25.891	0.55
300	18.604	25.392	0.5	19.453	25.779	0.575



รูปที่ 3.20 กราฟเวลาพักและขนาดสัญญาณผิดเพี้ยน

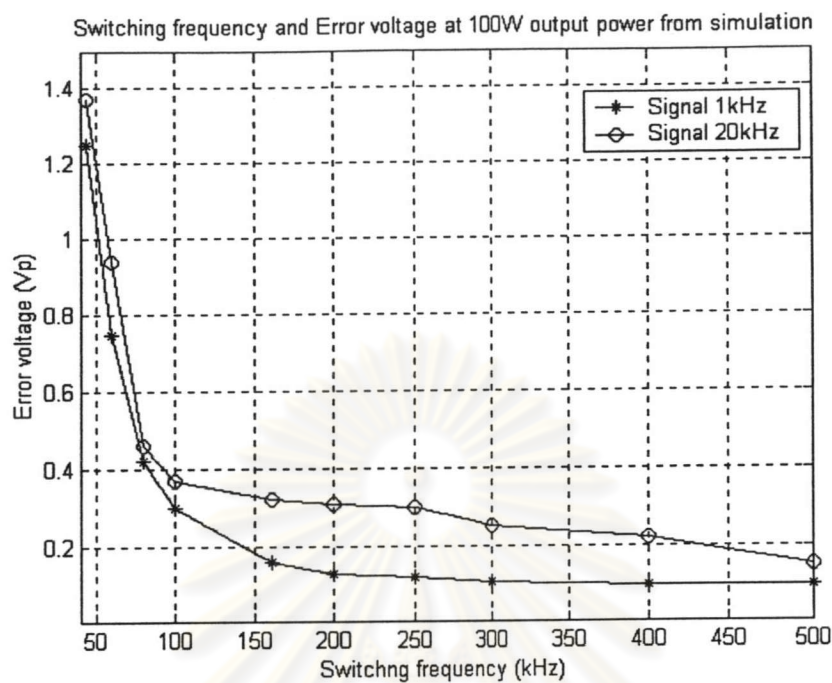
3.4.3 ผลของความถี่การสวิตช์ ต่อ สัญญาณด้านออก และสัญญาณผิดเพี้ยน

ศึกษาผลของความถี่การสวิตช์ แรงดันด้านออก และ สัญญาณผิดเพี้ยนของวงจรขยายคลาสิค โดยทำการแปรค่าความถี่การสวิตช์ ตั้งแต่ 44.1kHz จนถึง 500kHz แต่ละความถี่การสวิตช์จะปรับแรงดันด้านเข้าจนแรงดันด้านออกไว้ที่ 40 Vp ที่ความถี่สัญญาณ 1kHz และ 20kHz แล้ววัดขนาดสัญญาณด้านออก กับสัญญาณผิดเพี้ยน ได้ผลการจำลองแสดงในตารางที่ 3.2 ทำการจำลองที่เวลาพัก 0.8% ของคาบการสวิตช์

ตารางที่ 3.2 ผลการจำลองเพื่อศึกษาความสัมพันธ์ระหว่างความถี่การสวิตช์ ต่ออัตราขยายและสัญญาณผิดเพี้ยน ของวงจรขยายคลาสิค ที่ความถี่ 1 kHz และ 20kHz

ความถี่การสวิตช์ (kHz)	ความถี่สัญญาณ 1kHz			ความถี่สัญญาณ 20kHz		
	อัตราขยาย		สัญญาณผิดเพี้ยน (Vp)	อัตราขยาย		สัญญาณผิดเพี้ยน (Vp)
	(เท่า)	(dB)		(เท่า)	(dB)	
44.1	19.704	25.891	1.25	24.242	27.691	1.37
60	19.607	25.848	0.75	21.052	26.466	0.94
80	19.323	25.721	0.42	19.417	25.764	0.46
100	19.323	25.721	0.30	18.604	25.392	0.37
160	19.323	25.721	0.16	17.543	24.882	0.32
200	19.323	25.721	0.13	17.021	24.620	0.31
250	19.323	25.721	0.12	16.806	24.509	0.3
300	19.323	25.721	0.11	16.667	24.437	0.25
400	19.323	25.721	0.10	16.524	24.362	0.22
500	19.323	25.721	0.099	16.326	24.258	0.15

สร้างกราฟระหว่างความถี่การสวิตช์และขนาดสัญญาณผิดเพี้ยนของสัญญาณความถี่ 1kHz และ 20kHz จากข้อมูลในตารางที่ 3.2 ได้ดังรูปที่ 3.21



รูปที่ 3.21 กราฟความถี่การสวิตช์และขนาดสัญญาณผิดเพี้ยน

จากรูปที่ 3.21 ขนาดของสัญญาณผิดเพี้ยนจะลดลงเมื่อความถี่การสวิตช์มากขึ้น โดยจะลดลงมากช่วงความถี่การสวิตช์ต่ำกว่า 100kHz หลังจากนั้นขนาดสัญญาณผิดเพี้ยนจะค่อย ๆ ลดลง เมื่อมีการเพิ่มความถี่การสวิตช์ขึ้น จากความสัมพันธ์ที่ได้นี้บอกให้ทราบถึงแนวโน้มของขนาดแรงดันแหล่งจ่ายสำหรับวงจรขยายคลาสเอที่เลือกใช้ชดเชยสัญญาณผิดเพี้ยนดังกล่าว ซึ่งเราจะได้นำไปหาค่ากำลังสูญเสียต่อไป

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

3.4.4 การสูญเสียในวงจรขยายคลาสดีและการสูญเสียในวงจรขยายคลาสเอ

การสูญเสียในวงจรขยายคลาสดีประกอบด้วยสองส่วนหลัก คือส่วนการสวิตช์ (Switching loss) กับ ส่วนการนำกระแส (Conduction loss) ซึ่งสามารถประมาณได้ตามสมการที่ (3.19)

$$Loss_D = f_{sw} V I_{av} \left(\frac{t_{on} + t_{off}}{2} \right) + I_{rms}^2 r_{ds(on)} \quad (3.19)$$

↙
↘

ส่วนการสวิตช์
ส่วนการนำกระแส

โดยที่ $Loss_D$ คือกำลังสูญเสียในการสวิตช์ของวงจรขยายคลาสดี

f_{sw} คือความถี่การสวิตช์

V คือแรงดันตกคร่อมสวิตช์ 120 V

I_{av} คือกระแสเฉลี่ยครึ่งคาบที่ไหลผ่านสวิตช์ $\left(\frac{2}{\pi} \right) (5 A) = 3.183 A$

t_{on} คือเวลาที่ใช้เริ่มนำกระแส ประมาณ 0.2uSec (จาก datasheet ของ IRF840)

t_{off} คือเวลาที่ใช้หยุดนำกระแส ประมาณ 0.4uSec (จาก datasheet ของ IRF840)

I_{rms} คือกระแส rms ที่ไหลผ่านสวิตช์ $\left(\frac{1}{\sqrt{2}} \right) (5 A) = 3.535 A$

$r_{ds(on)}$ คือความต้านทาน แครน-ซอร์สขณะนำกระแสของมอสเฟต ประมาณ 0.85 โอห์ม

การสูญเสียในวงจรขยายคลาสเอจะมีสองส่วนคือ ส่วนแรกเป็นส่วนการไบอัส และส่วนที่สองเป็นของการขับนำโหลด การสูญเสียในส่วนแรกจะมีค่าคงที่ไม่ขึ้นกับสัญญาณที่ขยาย

$$Loss_A = V_{cc} I_c \quad (3.20)$$

โดยที่ $Loss_A$ คือกำลังสูญเสียในวงจรขยายคลาสเอ

V_{cc} คือแรงดันแหล่งจ่ายไฟตรงของวงจรขยายคลาสเอตั้งไว้ 1.1 V_p (ค่าขอดแรงดัน)

I_c คือกระแสผ่านทรานซิสเตอร์ ณ จุดทำงานสงบ เลือกไว้ประมาณ 1.05 I_p (ค่าขอดกระแส)



การออกแบบขนาดแรงดันของแหล่งจ่ายไฟตรงให้กับวงจรขยายคลาสเอจะต้องรู้ขนาดสัญญาณด้านออกสูงสุดที่ต้องการขยาย (Maximum swing) และขนาดโหลด แรงดัน V_{cc} จะเป็นผลบวกแรงดันด้านออกสูงสุดที่ต้องการขยายกับแรงดันตกคร่อมทรานซิสเตอร์ ดังสมการที่ (3.21)

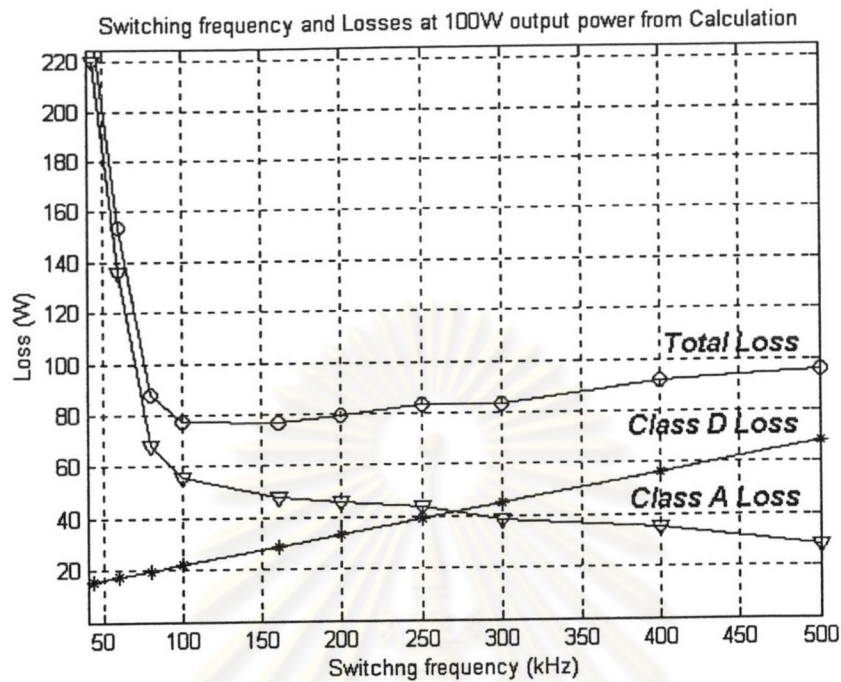
$$V_{cc} = V_{err} A_v + V_{ce} \quad (3.21)$$

โดยที่ V_{cc} คือแรงดันแหล่งจ่ายไฟตรงของวงจรขยายคลาสเอ
 V_{err} คือแรงดันผิดเพี้ยน
 V_{ce} คือแรงดันตกคร่อมคอลเลกเตอร์-อีมิเตอร์ของทรานซิสเตอร์ BJT ประมาณ 2 โวลต์
 A_v คืออัตราขยายแรงดันของวงจรขยายคลาสเอ

ส่วนกระแส I_c ประมาณค่าออกกระแสของสัญญาณ เพื่อไว้อีก 5% จะได้ค่ากระแสที่ใช้คำนวณคือ $1.05 \times 5 = 6.25$ แอมป์ ดังนั้น ณ ความถี่การสวิตช์ต่าง ๆ เราสามารถคำนวณการสูญเสียในการสวิตช์ ของวงจรขยายคลาสเอได้ตามสมการที่ (3.19) และการสูญเสียในวงจรขยายคลาสเอได้ตามสมการที่ (3.20) โดยอาศัยข้อมูลในตารางที่ 3.3

ตารางที่ 3.3 ผลการคำนวณการสูญเสียในวงจรขยายคลาสเอ และการสูญเสียในวงจรขยายคลาสเอ ที่ความถี่การสวิตช์ต่าง ๆ

ความถี่การสวิตช์ (kHz)	การสูญเสียในคลาสเอ (W)	การสูญเสียในคลาสเอ (W)	การสูญเสียรวม (W)
44.1	15.675	220.072	235.747
60	17.497	136.181	153.678
80	19.789	68.324	88.113
100	22.081	55.522	77.603
160	28.956	47.586	76.542
200	33.539	45.478	79.017
250	39.269	44.011	83.280
300	44.998	38.542	83.540
400	56.457	35.221	91.678
500	67.916	27.806	95.722



รูปที่ 3.22 ความถี่การสวิตช์ กับ การสูญเสียในการสวิตช์ และ การสูญเสียในคลาสเอ

พิจารณารูปที่ 3.22 การสูญเสียในวงจรขยายคลาสดี (Class D loss) จะแปรผันตรงกับความถี่การสวิตช์ ส่วนการสูญเสียในวงจรขยายคลาสเอจะขึ้นกับขนาดของแรงดันแหล่งจ่ายไฟตรงซึ่งขึ้นกับขนาดของสัญญาณผิเคเพี้ยน ผลการจำลองตามรูปที่ 3.22 สามารถใช้เป็นแนวทางในการเลือกความถี่การสวิตช์สำหรับโครงสร้างวงจรขยายที่เสนอในงานวิจัยนี้ได้

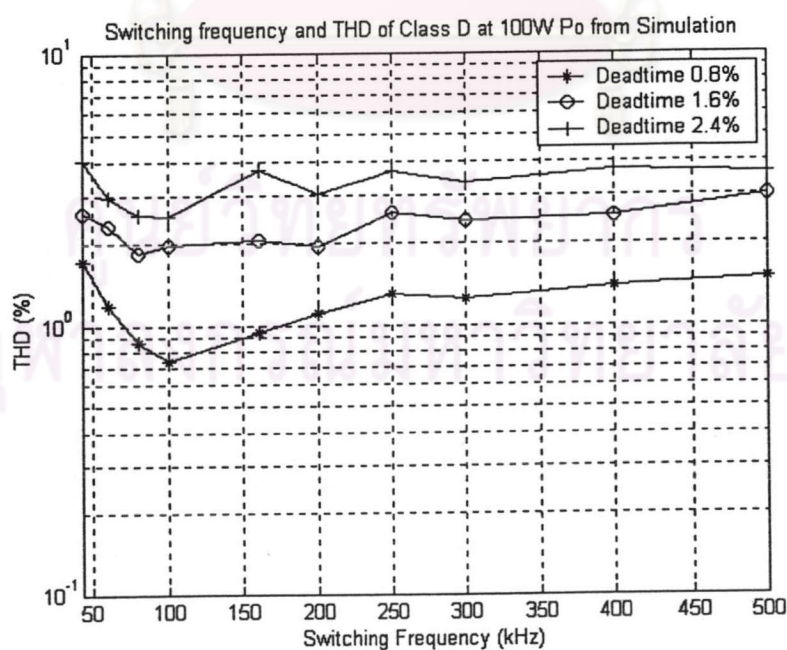
3.4.5 การจำลองการทำงานเพื่อศึกษาความสัมพันธ์ระหว่างความถี่การสวิตช์และค่า THD ของวงจรขยายคลาสดี

จำลองการทำงานของวงจรขยายคลาสดีที่เวลาพัก 0.8% ของคาบการสวิตช์ ด้วยความถี่สัญญาณ 1kHz จากนั้นทำการแปรค่าความถี่การสวิตช์ ตั้งแต่ 44.1kHz ถึง 500kHz วัดแรงดันด้านออกของวงจรขยายคลาสดี แยกองค์ประกอบความถี่ต่าง ๆ ด้วยฟังก์ชัน FFT ของโปรแกรม PSIM เอง นำขนาดขององค์ประกอบความถี่ฮาร์มอนิกต่าง ๆ ในย่าน 20Hz ถึง 20kHz มาคำนวณค่า THD ได้ผลตามตารางที่ 3.4

ตารางที่ 3.4 ขนาดของฮาร์มอนิก และค่า THD ณ ความถี่การสวิตช์ต่าง ๆ ที่เวลาพัก 0.8%

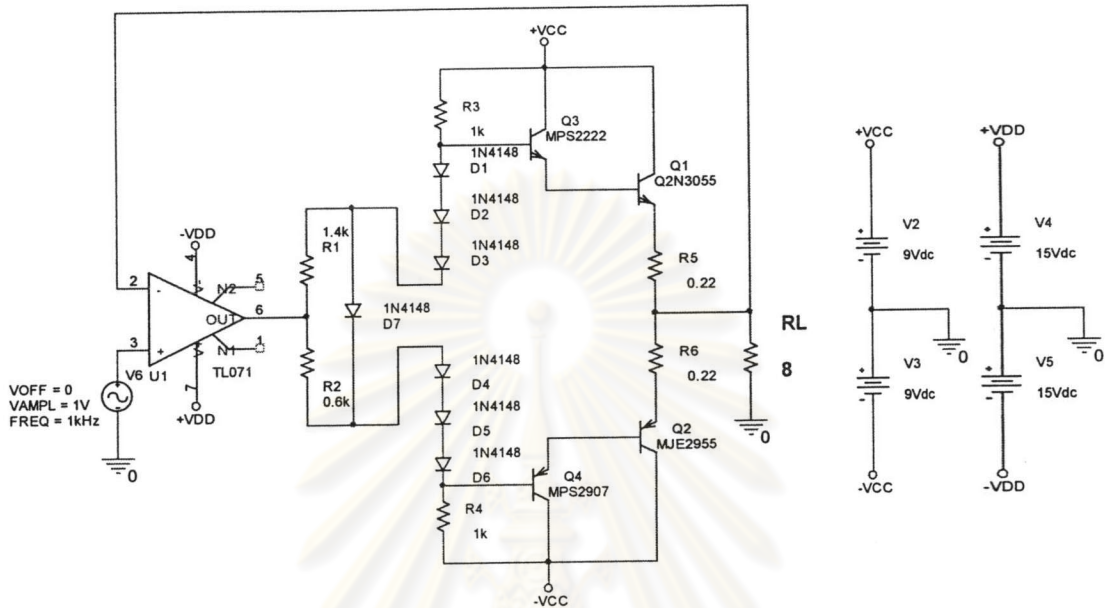
Fsw	Amplitude (Vp) of Harmonics												THD (%)
	2th	3th	4th	5th	7th	9th	10th	11th	13th	15th	17th	19th	
44.1kHz	0.142	0.535	0.127	0.061	0.269	0.136	0.118	0.064	0.144	0.081	0.041	0.116	1.728
60kHz	0.041	0.272	0.062	0.289	0.053	0.192	0.045	0.053	0.065	0.031	0.101	0.048	1.186
80kHz	0.032	0.026	0.04	0.235	0.172	0.022	0.024	0.126	0.120	0.035	0.025	0.023	0.871
100kHz	0.062	0.139	0.014	0.112	0.133	0.111	0.024	0.017	0.075	0.105	0.064	0.023	0.742
160kHz	0.037	0.317	0.032	0.071	0.043	0.106	0.017	0.111	0.081	0.032	0.005	0.038	0.944
200kHz	0.046	0.391	0.024	0.127	0.036	0.057	0.019	0.075	0.092	0.054	0.065	0.023	1.113
250kHz	0.041	0.424	0.019	0.239	0.072	0.043	0.039	0.072	0.029	0.086	0.051	0.077	1.298
300kHz	0.044	0.424	0.011	0.189	0.134	0.055	0.004	0.016	0.013	0.062	0.065	0.035	1.246
400kHz	0.031	0.458	0.018	0.249	0.153	0.082	0.013	0.056	0.018	0.007	0.017	0.025	1.387
500kHz	0.029	0.459	0.022	0.302	0.149	0.144	0.011	0.048	0.066	0.013	0.029	0.025	1.489

จากตารางที่ 3.4 พบว่ายิ่งความถี่การสวิตช์สูงขึ้นองค์ประกอบฮาร์มอนิก ส่วนรูปที่ 3.24 เป็นผลการจำลองเพื่อหาความสัมพันธ์ระหว่างความถี่การสวิตช์และค่า THD ที่เวลาพัก 0.8% , 1.6% และ 2.4% ตามลำดับ ณ กำลังจ่ายออก 100วัตต์



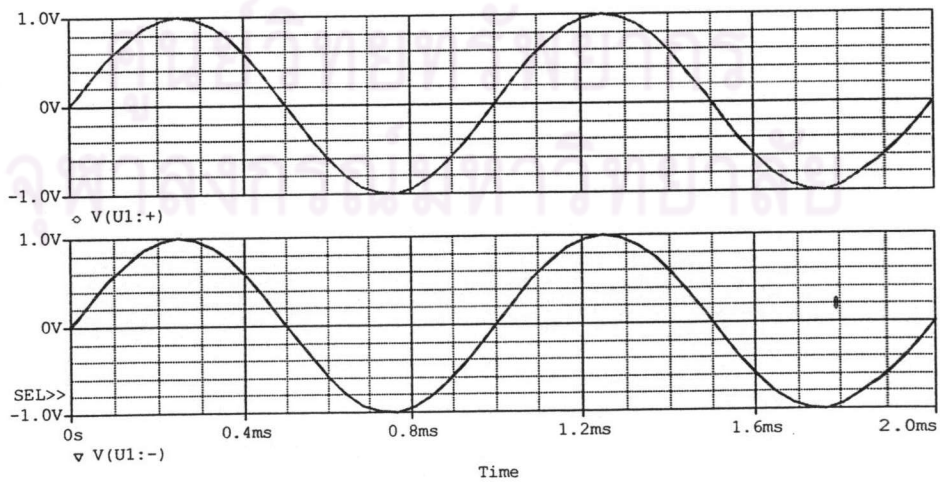
รูปที่ 3.23 ความถี่การสวิตช์ กับ THD วงจรขยายคลาสดีจากการจำลอง ที่เวลาพักต่าง ๆ

3.4.6 การจำลองการทำงานของวงจรขยายคลาสเอ

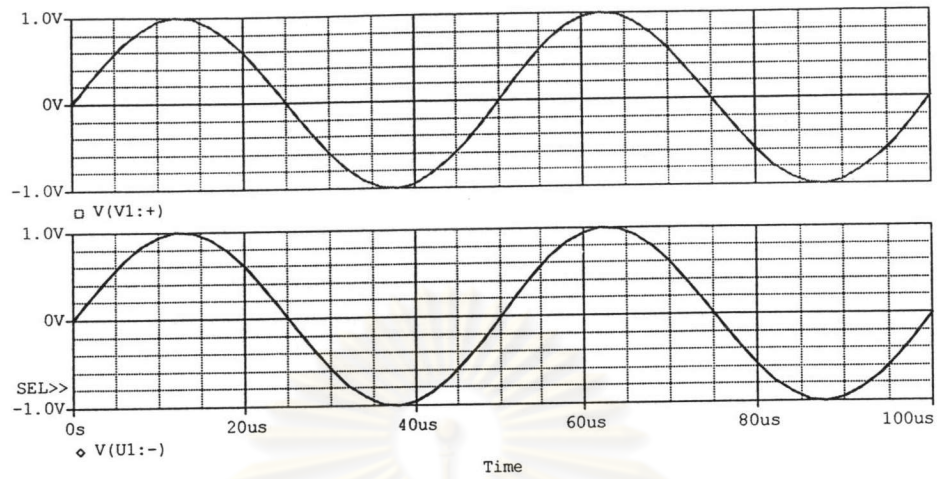


รูปที่ 3.25 รูปวงจรขยายคลาสเอที่ใช้ในการจำลองการทำงานด้วยโปรแกรม Orcad 9.1

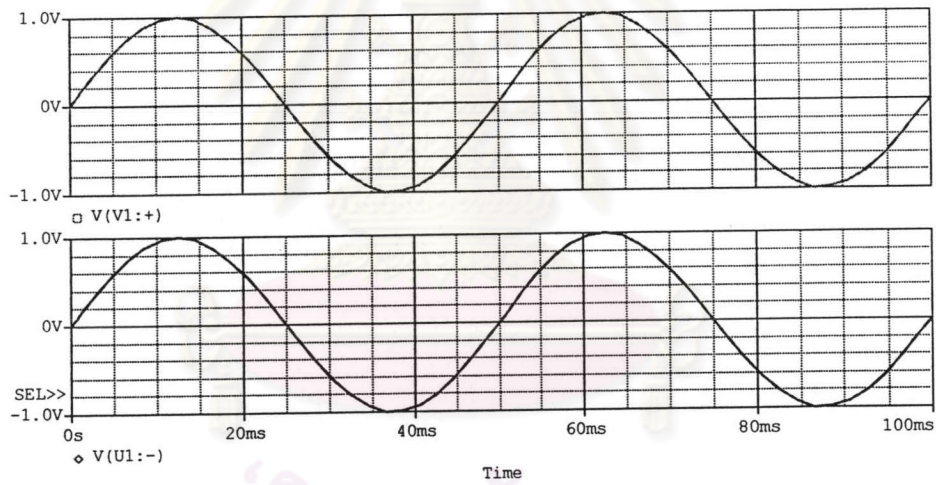
ผลการจำลองพบว่าสัญญาณค่านอกไม่มีปัญหาการตัดข้าม (Cross over distortion) ของสัญญาณ ดังแสดงในรูปที่ 3.26 ถึง 3.29



รูปที่ 3.26 ผลการจำลองวงจรขยายคลาสเอที่มีความถี่ 1kHz ขนาด 1Vp



รูปที่ 3.27 ผลการจำลองวงจรขยายคลาสเอที่ความถี่ 20kHz ขนาด 1Vp



รูปที่ 3.28 ผลการจำลองวงจรขยายคลาสเอที่ความถี่ 20Hz ขนาด 1Vp

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย