

เครื่องควบคุมระบบจอกาฟโทรทัศน์ที่จัดวางแบบอาร์เรย์

นายชาญ ลินจิตติ



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
ภาควิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

พ.ศ.2539

ISBN 974-633-282-1

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

I 16998741

A Television Array Controller

Mr. Chaya Limchitti

A Theses Submitted in Partial Fulfillment of the Requirements

for the Degree of Master of Engineering

Graduate School

Chulalongkorn University

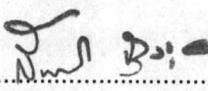
1996

ISBN 974-633-282-1

หัวขอวิทยานิพนธ์
โดย
ภาควิชา
อาจารย์ที่ปรึกษา

เครื่องควบคุมระบบจากภาพโทรทัศน์ที่จัดวางแบบอาร์เรย์
นายชยา ลินจิตติ
วิศวกรรมไฟฟ้า
รศ. กฤษดา วิศวธีรานนท์

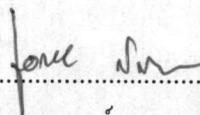
บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้นับวิทยานิพนธ์ฉบับนี้เป็น
ส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญามหาบัณฑิต

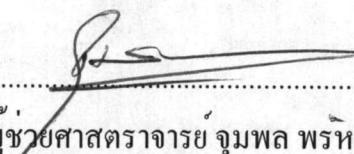

..... คณบดีบัณฑิตวิทยาลัย
(รองศาสตราจารย์ ดร. สันติ ถุงสุวรรณ)

คณะกรรมการสอบวิทยานิพนธ์


..... ประธานกรรมการ
(รองศาสตราจารย์ ดร. โคทม อารียา)


..... อาจารย์ที่ปรึกษา
(รองศาสตราจารย์ กฤษดา วิศวธีรานนท์)


..... กรรมการ
(รองศาสตราจารย์ ดร. เอกชัย ลีลารัตน์)


..... กรรมการ
(ผู้ช่วยศาสตราจารย์ จุ่มพล พรมพิทักษ์)

พิมพ์ต้นฉบับทกดย่อวิทยานิพนธ์ภายในการอบรมสีเขียวเพียงแผ่นเดียว

ชya ลินจิตติ : เครื่องควบคุมระบบจากภาพโทรทัศน์ที่จัดวางแบบอาร์เรย์ (A TELEVISION ARRAY CONTROLLER) อ.ที่ปรึกษา : รศ.กฤณา วิศวะรานนท์, 118 หน้า. ISBN 974-633-282-1

การวิจัยครั้งนี้มีจุดมุ่งหมายเพื่อออกแบบเครื่องต้นแบบเครื่องควบคุมระบบจากภาพโทรทัศน์ที่จัดวางแบบอาร์เรย์ พร้อมทั้งสร้างเครื่องต้นแบบสำหรับใช้งานกับจอโทรทัศน์ขนาด 2×2 จอขึ้นมา

หลักการของระบบหลายจากภาพนี้ใช้วิธีนำสัญญาณภาพอนาคตออกขาเข้ามาแยกเป็นสัญญาณภาพสีและแปลงเป็นสัญญาณภาพดิจิตอล จากนั้นจะเก็บสัญญาณที่ได้ไว้ในหน่วยความจำ แล้วแบ่งสัญญาณภาพในหน่วยความจำออกเป็นส่วนๆตามจำนวนของจอภาพแล้วจึงแปลงสัญญาณภาพกลับเป็นสัญญาณภาพอนาคตและส่งออกไปยังจอโทรทัศน์แต่ละจอต่อไป

เครื่องต้นแบบที่ทดลองสร้างขึ้นมาในการวิจัยนี้สามารถทำงานกระจายภาพไปยังโทรทัศน์ทั้งสี่เครื่องในเวลาจริง (real time) ตามที่ออกแบบไว้ และมีคุณสมบัติทางด้านความละเอียดของการแสดงภาพเท่ากับ 512 จุด

ภาควิชา วิศวกรรมไฟฟ้า
สาขาวิชา ออกแบบอิเล็กทรอนิกส์
ปีการศึกษา 2538

ลายมือชื่อนิสิต ๘๖๑ ล้มใจชา
ลายมือชื่ออาจารย์ที่ปรึกษา *Yut Subboon*
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม

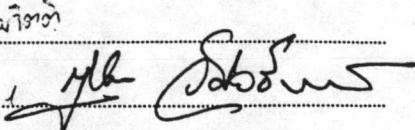
C515466 : MAJOR ELECTRICAL ENGINEERING
KEY WORD: TELEVISION/ DISPLAY PANEL/ CONTROLLER/ VIDEOWALL
CHAYA LIMCHITTI : A TELEVISION ARRAY CONTROLLER. THESIS
ADVISOR : ASSO. PROF. KRISADA VISAVATEERANON. 118 pp.
ISBN 974-633-282-1

The objective of this research is to design a television array controller and to build a prototype of 2x2 sets of televisions system.

The input composite video signal is first separated into R,G,B signals and then converted to digital signal . The digitized signals are kept in the memory as image data and are separated into blocks corresponding to each screen. The image data are converted back to composite video signal and sent out to each television.

The circuits of the controller are designed and a prototype of 2x2 screens system is constructed. The input video signal can be shown in real time on four separated TV screens. The horizontal resolution of the image shown is 512 pixels.

ภาควิชา..... วิศวกรรมไฟฟ้า
สาขาวิชา..... ออกแบบอิเล็กทรอนิกส์
ปีการศึกษา..... 2538

ลายมือชื่อนิสิต..... ๖๑ กันยัชต์
ลายมือชื่ออาจารย์ที่ปรึกษา..... 
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม.....



กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ได้สำเร็จลุล่วงไปได้ด้วยดีด้วยความช่วยเหลืออย่างดีของ
รองศาสตราจารย์ กฤณาดา วิเศษรานนท์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ ซึ่งท่านได้แนะนำและ
ข้อคิดเห็นต่างๆด้วยดีมatalอด

ข้าพเจ้าขอขอบคุณ ห้องปฏิบัติการออกแบบอิเล็กทรอนิกส์ (EDL) ที่เป็น^{*}
สถานที่ที่ทำวิจัย และ บริษัทอาร์แอนด์คอมพิวเตอร์ชิสเทิม จำกัด ที่ให้ความอนุเคราะห์เรื่องชิ้น^{*}
ส่วนและอุปกรณ์สำหรับการวิจัย คุณมนูร ชินภรณ์ ที่ให้คำช่วยเหลือในการปรึกษาด้วยดีมา^{*}
ตลอด

ท้ายนี้ข้าพเจ้าขอกราบขอพระคุณ บิดา-มารดา และพี่น้องทุกคน ซึ่งให้กำลังใจ^{*}
ข้าพเจ้ามาตลอดจนสำเร็จการศึกษา

ชาลินิจิตติ

สารบัญ

หน้า

บทคัดย่อภาษาไทย	๑
บทคัดย่อภาษาอังกฤษ	๑
กิตติกรรมประกาศ.....	๗
สารบัญ	๘
สารบัญตาราง	๙
สารบัญภาพ	๖
บทที่ 1 บทนำ	๑
ความเบื้องต้น	๑
วัตถุประสงค์ของงานวิจัย	๒
ขอบเขตของการวิจัย	๒
วิธีวิจัยโดยย่อ	๒
ประโยชน์ที่คาดว่าจะได้รับ.....	๓
บทที่ 2 ทฤษฎีและระบบที่เกี่ยวข้อง	๔
หลักการเกิดภาพนحو trothakon	๔
กระบวนการแปลงสัญญาณภาพจากอนาลอกเป็นดิจิตอล.....	๘
ส่วนประกอบของระบบแสดงผลบนนาฬิกาใหญ่	๙
การพัฒนาเครื่องควบคุมระบบภาพ trothakon ที่จัดวางแบบอาร์เรย์	๑๑
บทที่ 3 แนวคิดและการออกแบบ	๑๒
ข้อกำหนดรายละเอียดของเครื่องควบคุม trothakon ที่จัดวางแบบอาร์เรย์	๑๒
แนวคิดทั่วๆ ไปในการออกแบบ.....	๑๒
แนวคิดการขยายภาพ	๑๒

ความละเอียดของภาพกับขนาดจอมโทรทัศน์	15
การประยุกต์แนวคิดการขยายภาพเข้ากับการขยายภาพที่เกิดขึ้นบนจอโทรทัศน์	16
ความต้องการหน่วยความจำ	17
ความต้องการวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล (A/D)	17
วิธีเก็บสัญญาณภาพ	17
จำนวนบิตของสัญญาณดิจิตอล	18
ขนาดหน่วยความจำที่ใช้ต่อภาพ 1 เพริม	18
จำนวนหน่วยความจำที่ใช้ทั้งหมดต่อโทรทัศน์ 1 เครื่อง	18
การประยุกต์แนวคิดการขยายภาพสูงจริงอิเล็กทรอนิกส์	19
ความต้องการวงจรมัลติเพลกเซอร์ (multiplexer)	20
ความต้องการวงจร line selector	20
แนวคิดการควบคุมระบบ	22
ความต้องการวงจร decoder and latch	22
ความต้องการวงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก (D/A)	22
ความต้องการวงจร video encoder	23
การออกแบบระบบเป็นระดับบล็อก	23
หลักการทำงานของระบบที่ออกแบบ	26
บทที่ 4 การออกแบบและการทำงานระดับชาร์ดแวร์	29
วงจรส่วน Video decoder	29
วงจรส่วน signal generator	29
วงจรส่วน decoder and latch	35
วงจรส่วน video encoder	37
วงจรส่วน address generator for writing	37
วงจรส่วน address generator for reading	38
วงจรส่วนแปลงสัญญาณอนาลอกเป็นดิจิตอล	41
วงจรส่วน MUX	41
วงจรส่วนแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก	42
วงจรส่วนหน่วยความจำ	44

วงจรส่วน line selector	44
บทที่ 5 การออกแบบแผ่นวงจรพิมพ์	46
ข้อกำหนดในการออกแบบ	46
จำนวนแผ่นวงจรพิมพ์	46
การเชื่อมสัญญาณระหว่างแผ่นวงจรพิมพ์	47
การออกแบบแผ่นวงจรพิมพ์	54
บทที่ 6 การติดต่อกับเครื่องควบคุมและซอฟท์แวร์	70
ลักษณะและจำนวนของสัญญาณควบคุม	70
การติดต่อกับชาร์ดแวร์	70
ซอฟท์แวร์	71
วิธีการหาค่าที่ใช้ส่งไปควบคุมระบบ	73
วิธีการส่งสัญญาณไปควบคุม	75
บทที่ 7 การสร้างเครื่องต้นแบบและทดสอบการทำงาน	78
การสร้างเครื่องต้นแบบ	78
ขั้นตอนการทดลองเครื่องต้นแบบ	82
ผลลัพธ์จากการทดสอบ	84
วิธีการขยายระบบ	84
บทที่ 8 บทสรุปและขอเสนอแนะ	85
สรุปผลการทำวิจัย	85
ขอเสนอแนะ	85
รายการอ้างอิง	87
ภาคผนวก	88
การออกแบบวงจรหารที่โปรแกรมคำนวณได้	88
การออกแบบวงจร line selector	95
ซอฟท์แวร์ที่ใช้ทดสอบระบบ	97

สารบัญตาราง

หนา

ตารางที่ 4.1	แสดงความสัมพันธ์ระหว่างค่าที่ป้อนให้ PEEL18CV8 กับวงจรหาร	39
ตารางที่ 6.1	แสดงการเชื่อมชื่อสัญญาณพอร์ตเครื่องพิมพ์	71
ตารางที่ 6.2	แสดงค่าสัญญาณ PC[8-0] และสัญญาณ PR[8-0] เมื่อใช้กับโทรศัพท์แบบ 2x2 เครื่อง	75
ตารางที่ 6.3	แสดงค่าสัญญาณ PC[8-0] และสัญญาณ PR[8-0] เมื่อใช้กับโทรศัพท์แบบ 3x3 เครื่อง.....	75
ตารางที่ 6.4	แสดงการส่งข้อมูลชุดแรกของการจัดวางจอโทรศัพท์แบบ 2x2 จอ	76
ตารางที่ 6.5	แสดงการส่งข้อมูลชุดที่สองของการจัดวางจอโทรศัพท์แบบ 2x2 จอ	76
ตารางที่ 6.6	แสดงการส่งข้อมูลชุดที่สามของการจัดวางจอโทรศัพท์แบบ 2x2 จอ	77
ตารางที่ 6.7	แสดงการส่งข้อมูลชุดที่สี่ของการจัดวางจอโทรศัพท์แบบ 2x2 จอ.....	77

สารบัญภาพ

หน้า

รูปที่ 1.1 แสดงระบบแสดงผลขนาดใหญ่ที่เกิดจากโทรศัพท์จำนวนมากรอยกัน.....	1
รูปที่ 2.1 แสดงลักษณะการสแกนของเครื่องรับโทรศัพท์.....	5
รูปที่ 2.2 แสดงสัญญาณไฟฟ้ารูปพื้นเดี่ย.....	6
รูปที่ 2.3 แสดงการสแกนสองครั้งสำหรับภาพแต่ละภาพ.....	6
รูปที่ 2.4 แสดงสัญญาณซิงค์ทากแนวตั้งและสัญญาณซิงค์ทากแนวนอน.....	7
รูปที่ 2.5 แสดงสัญญาณเบิร์สต์.....	8
รูปที่ 2.6 แสดงภาพระบบแสดงผลขนาดใหญ่	10
รูปที่ 3.1 แสดงภาพการขยายภาพทางแนวตั้ง.....	13
รูปที่ 3.2 แสดงภาพการขยายภาพทางแนวนอน	14
รูปที่ 3.3 แสดงภาพเปรียบเทียบโทรศัพท์ขนาด 14 นิ้วและ 21 นิ้ว	15
รูปที่ 3.4 แสดงการภาพขยาย 2 เท่าของรูปต้นแบบ	16
รูปที่ 3.5 แสดงวิธีขยายภาพ 2 เท่าในแนวนอน	19
รูปที่ 3.6 แสดงวิธีขยายภาพ 2 เท่าในแนวตั้ง	20
รูปที่ 3.7 แสดงความสัมพันธ์ระหว่างจำนวนเท่าในการขยายกับเส้นคี่และเส้นคู่	21
รูปที่ 3.8 แสดงแผนภาพблลล์อ ก ห า ช า ร ค แ ร ร ของระบบทั้งหมด	25
รูปที่ 3.9 แสดงผังเวลาการอ่านและเขียนหน่วยความจำของระบบที่ออกแบบ	28
รูปที่ 4.1 แสดงวงจรส่วน video decoder	30
รูปที่ 4.2 แสดงวงจรส่วนสัญญาณนาฬิกา	31
รูปที่ 4.3 แสดงวงจรส่วนกำเนิดสัญญาณ BS	32
รูปที่ 4.4 แสดงวงจรส่วนกำเนิดสัญญาณ /VSYN	32
รูปที่ 4.5 แสดงวงจรส่วนกำเนิดสัญญาณ CFR	33
รูปที่ 4.6 แสดงส่วนกำเนิดสัญญาณ /HSYN	33
รูปที่ 4.7 แสดงวงจรกำเนิดสัญญาณ /RAS	34
รูปที่ 4.8 แสดงวงจรกำเนิดสัญญาณ MCON	34
รูปที่ 4.9 แสดงวงจรกำเนิดสัญญาณ /CAS	35
รูปที่ 4.10 แสดงวงจร decoder and latch	36

รูปที่ 4.11 แสดงวงจรส่วน video encoder	36
รูปที่ 4.12 แสดงวงจร address generator for writing	37
รูปที่ 4.13 แสดงวงจร addredd generatering for reading	38
รูปที่ 4.14 แสดงการจัดวางจ่าโทรทัศน์	40
รูปที่ 4.15 แสดงวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล	41
รูปที่ 4.16 แสดงวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก	42
รูปที่ 4.17 แสดงวงจร MUX	43
รูปที่ 4.18 แสดงวงจรส่วนหน่วยความจำ	45
รูปที่ 4.19 แสดงวงจร line selector	45
รูปที่ 5.1 แสดงการเชื่อมสัญญาณระหว่างแผ่นวงจรพิมพ์	47
รูปที่ 5.2 แสดงวงจรของแผ่นวงจรพิมพ์หลัก	48
รูปที่ 5.3 แสดงวงจรของแผ่นวงจรพิมพ์ส่วนควบคุมหน่วยความจำ	49
รูปที่ 5.4 แสดงวงจรของแผ่นวงจรพิมพ์ส่วนหน่วยความจำ	50
รูปที่ 5.5 แสดงวงจรของแผ่นวงจรพิมพ์ส่วนสร้างสัญญาณภาพ	51
รูปที่ 5.6 แสดงการต่อแผ่นวงจรพิมพ์ควบคุมหน่วยความจำกับแผ่นวงจรพิมพ์หน่วยความจำ	54
รูปที่ 5.7 แสดงการวางแผนอุปกรณ์ของแผ่นวงจรพิมพ์ส่วนแยกสัญญาณภาพ	56
รูปที่ 5.8 แสดงลายทองแดงด้านบนของแผ่นวงจรพิมพ์ส่วนแยกสัญญาณภาพ	57
รูปที่ 5.9 แสดงลายทองแดงด้านล่างของแผ่นวงจรพิมพ์ส่วนแยกสัญญาณภาพ	58
รูปที่ 5.10 แสดงการวางแผนอุปกรณ์ของแผ่นวงจรพิมพ์หลัก	59
รูปที่ 5.11 แสดงลายทองแดงด้านบนของแผ่นวงจรพิมพ์หลัก	60
รูปที่ 5.12 แสดงลายทองแดงด้านล่างของแผ่นวงจรพิมพ์หลัก	61
รูปที่ 5.13 แสดงการวางแผนอุปกรณ์ของแผ่นวงจรพิมพ์ส่วนควบคุมหน่วยความจำ	62
รูปที่ 5.14 แสดงลายทองแดงด้านบนของแผ่นวงจรพิมพ์ส่วนควบคุมหน่วยความจำ	63
รูปที่ 5.15 แสดงลายทองแดงด้านล่างของแผ่นวงจรพิมพ์ส่วนควบคุมหน่วยความจำ	64
รูปที่ 5.16 แสดงการวางแผนอุปกรณ์ของแผ่นวงจรพิมพ์ส่วนหน่วยความจำ	65
รูปที่ 5.17 แสดงลายทองแดงด้านบนของแผ่นวงจรพิมพ์ส่วนหน่วยความจำ	66
รูปที่ 5.18 แสดงลายทองแดงด้านล่างของแผ่นวงจรพิมพ์ส่วนหน่วยความจำ	67
รูปที่ 5.19 แสดงการวางแผนอุปกรณ์ของแผ่นวงจรพิมพ์ส่วนสร้างสัญญาณภาพ	68
รูปที่ 5.20 แสดงลายทองแดงของแผ่นวงจรพิมพ์ส่วนสร้างสัญญาณภาพ	69

รูปที่ 6.1 แสดงวิธีการส่งสัญญาณควบคุมชาร์ดแวร์	72
รูปที่ 6.2 แสดงผังเวลาการควบคุมเครื่องควบคุม	73
รูปที่ 6.3 แสดงการจัดวางเครื่องโทรทัศน์และหมายเลขอ้างอิงของโทรทัศน์แต่ละเครื่อง	74
รูปที่ 7.1 แสดงวงจรแพงวงจรแยกสัญญาณภาพ	79
รูปที่ 7.2 แสดงภาพแพงวงจรส่วนหลัก	79
รูปที่ 7.3 แสดงภาพแพงวงจรส่วนควบคุมหน่วยความจำ	80
รูปที่ 7.4 แสดงภาพแพงวงจรส่วนหน่วยความจำ	80
รูปที่ 7.5 แสดงภาพแพงวงจรส่วนสร้างสัญญาณภาพ	81
รูปที่ 7.6 แสดงภาพของเครื่องต้นแบบ	81
รูปที่ 7.7 แสดงภาพระบบที่ใช้ทดสอบเครื่องต้นแบบ	83
รูปที่ 7.8 แสดงผลลัพธ์ของการทดสอบ	83
รูปที่ 8.1 แสดงการแนวทางพัฒนาเพิ่มเติม	86