

เอกสารอ้างอิง

- Baron, Robert C., and Piccirilli, Albert T. 1967. Digital logic and Computer Operations. New York : McGraw-Hill Book Co., Inc.
- Bell, C. Gordon., and Newell, Allen. 1971. Computer Structures : Readings and Examples. New York : McGraw-Hill Book Co., Inc.
- Booth, Taylor L. 1971. Digital Networks and Computer Systems. New York : John Wiley and Sons, Inc.
- Chu, Yaohan. 1962. Digital Computer Design Fundamentals. New York : McGraw-Hill Book Co., Inc.
- Engineering Staff of Texas Instruments, Inc., 1963. Transistor Circuit Design. New York : McGraw-Hill Book Co., Inc.
- Fitchen, Franklin C. 1966. Transistor Circuit Analysis and Design. New Delhi : D. Van Nostrand Co., Inc.
- Hewlett-Packard Co. 1970. A Pocket Guide to Hewlett-Packard Computers. California : Hewlett-Packard Company.
- Hill, Frederick J., and Peterson, Gerald R. 1973. Digital System : Hardware Organization and Design. New York : John Wiley and Sons, Inc.
- Huskey, Harry D., and Korn, Granio A. (ed.) 1962. Computer Handbook. New York : McGraw-Hill Book Co., Inc.
- Millman, Jacob., and Halkias, Christor C. 1972. Integrated Electronics : Analog and Digital Circuits and Systems. Tokyo : McGraw-Hill Kogakusha Co., Ltd.

Millman, Jacob., and Tuab, Herbert. 1965. Pulse, Digital and Switching Waveforms. Tokyo : McGraw-Hill Kogakusha Co., Ltd.

Nashelsky, Louis. 1966. Digital Computer Theory. New York : John Wiley and Sons, Inc.

Philco International, Ltd. 1962. Philco Standardized Training Automatic Digital Computers : Instructor's Manual for Digital Computer Systems. Herts : Philco International, Ltd.

RCA Electronic Components, Harrison, N.J. 07029. 1969. RCA Transistor Thyristor and Diode Manual. New Jersey : Radio Corporation of America.

Richards, R.K. 1971. Digital Design. New York : John Wiley and Sons, Inc.

Semiconductor Products Department, Avertising and Sales Promotion, General Electric Co. (ed.) 1964. Transistor Manual. New York : General Electric Company.

Toshiba Tube and Semiconductor Division. (ed.) 1970. Toshiba Semiconductor Handbook. Tokyo : Tokyo Shibaura Electric Co., Ltd.

Turner, James F. 1968. Digital Computer Analysis. Ohio : Charles E. Merrill Publishing Company.

Ward, Brice. 1971. Computer Technician's Handbook. Pennsylvania : Tab Books.

ภาคผนวก

2. Same Sign

a) Positive number

Regular condition

+ 5	0 0101	
+ 3	0 0011	
<u>+ 8</u>	<u>0 1000</u>	answer
	↑	
	+sign 8	

Overflow condition

+ 10	0 1010	
+ 9	0 1001	
<u>+ 19</u>	<u>1 0011</u>	overflow answer
	↑	
	-sign	

b) Negative number

Regular condition

- 5	1 1010	1's complement of 5
- 3	1 1100	1's complement of 3
<u>- 8</u>	<u>1 1 0110</u>	
	└───→ 1	end-around carry
	<u>1 0111</u>	answer
	↑	
	-sign 1's complement of 8	

Overflow condition

- 10	1 0101	1's complement of 10
- 9	1 0110	1's complement of 9
- 19	1 0 1011	
	$\begin{array}{l} \text{L} \\ \text{---} \end{array} \rightarrow 1$	end-around carry
	0 1100	overflow answer
	↑	
	+sign	

การลบ (Subtraction)

การลบตัวเลขซึ่งอยู่ในรูปของ signed-1's-complement form จะใช้บวก โดยวิธีบวก 1's complement ของตัวลบ ซึ่งโอกาสที่จะเกิด overflow เมื่อตัวตั้ง และตัวลบมีเครื่องหมายต่างกัน ซึ่งพิจารณาจากตัวอย่างการลบตัวเลขชนิด 5 bit แบบต่าง ๆ ได้ดังต่อไปนี้

1. Unlike Sign

a) Minuend is a positive number

Regular condition

+ 5	0 0101	
(-) - 3	0 0011	1's complement of -3
+ 8	0 1000	answer
	$\begin{array}{l} \text{↑} \\ \text{---} \end{array}$	+sign 8

Overflow condition

+ 10	0 1010	
(-) - 9	0 1001	1's complement of -9
+ 19	1 0011	overflow answer
	↑	
	-sign	

b) Negative number

- 5	1	1010	
(-) - 3	0	0011	1's complement of -3
<u>- 2</u>	<u>1</u>	<u>1101</u>	answer
	↑	└───┘	
			-sign 1's complement of 2

.....

ภาคผนวก ข

Synchronous Counter Design

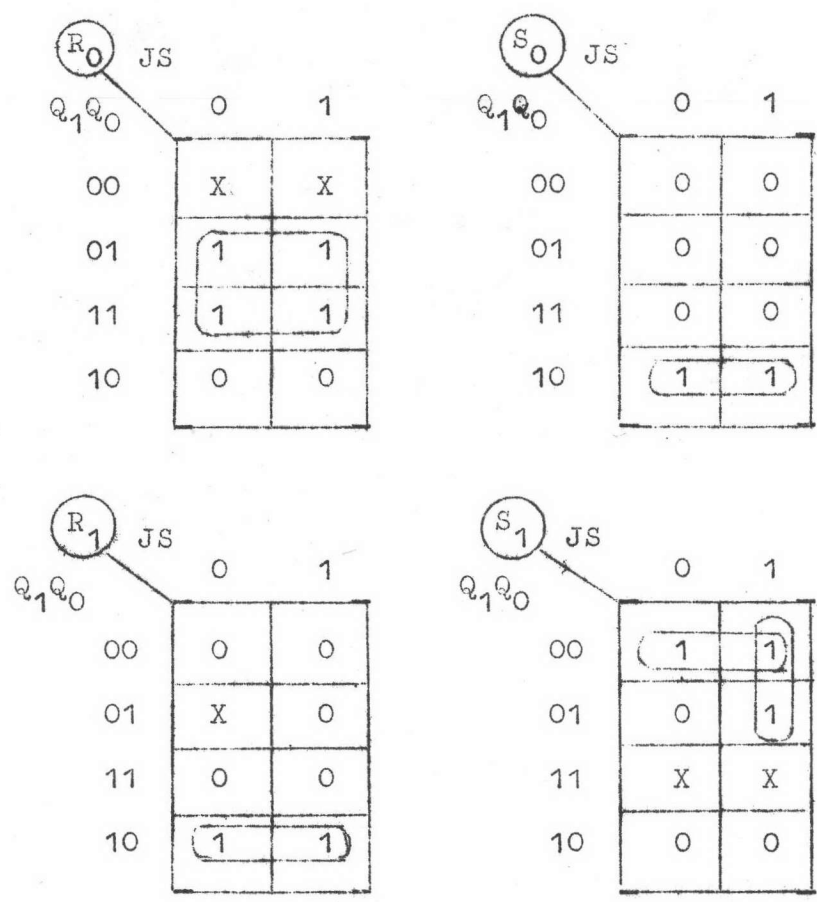
พิจารณาการนับของวงจรดังตารางที่ ๑ (คัดลอกมาจากตารางที่ ๓.๑) และต้องการสร้างวงจรโดยใช้ RS Flip Flop ซึ่งมี Excitation table ดังตารางที่ ๒ กระทำได้โดยการเขียน Karnaugh map ของ Input function ของ flip flop แต่ละตัวได้ดังตารางที่ ๓ โดยที่การสร้างเป็นแบบ self start ที่ Phase X.

Phase	Output of Counter $Q_1 Q_0$	
	JS=0	JS=1
X	10	10
Y	01	01
Z	00	-

ตารางที่ ๑ Sequence Count of Synchronous Counter

Circuit Change		Input Required	
from	to	R	S
0	0	X	0
0	1	0	1
1	0	1	0
1	1	0	X

ตารางที่ ๒ Excitation Table of RS Flip Flop



ตารางที่ ๓ Karnaugh Map for Input of Counter Flip Flop

โดยการ Simplify Karnaugh map ในตารางที่ ๓ จะได้ logic function ของ R. และ S ของ flip flop ดังนี้

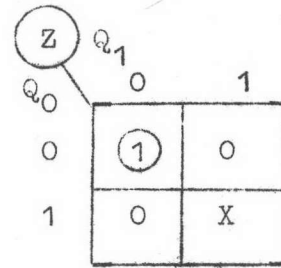
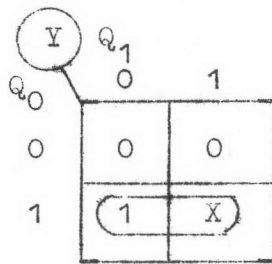
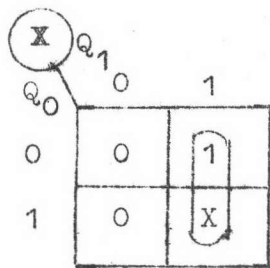
$$\begin{aligned}
 R_0 &= Q_0 \\
 S_0 &= Q_1 \bar{Q}_0 \\
 R_1 &= Q_1 \bar{Q}_0 \\
 S_1 &= JS \cdot \bar{Q}_1 + \bar{Q}_1 \bar{Q}_0 = \bar{Q}_1 \cdot (JS + \bar{Q}_0)
 \end{aligned}$$

สำหรับ Output X, Y และ Z สามารถเขียน Karnaugh Map จาก ตารางที่ ๑ ได้ ดังตารางที่ ๔ และโดยการ Simplify จะได้ว่า

$$X = Q_1$$

$$Y = Q_0$$

$$Z = \bar{Q}_1 \bar{Q}_2$$

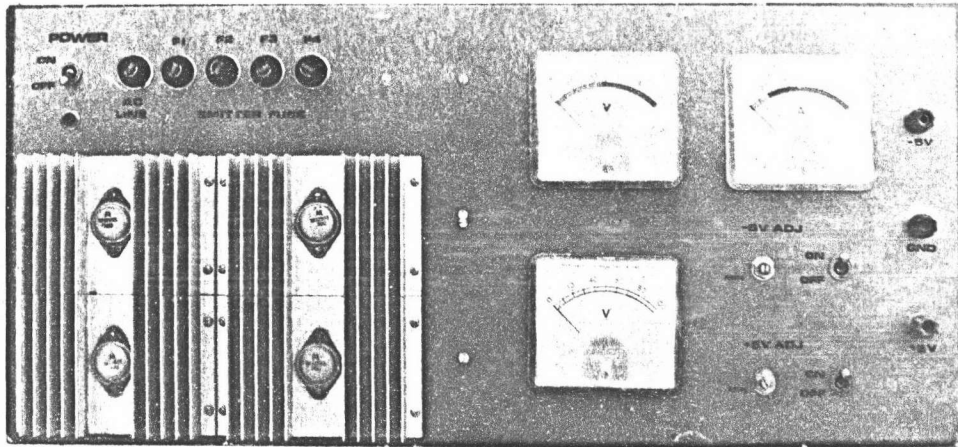


ตารางที่ ๔ Karnaugh Map of Sequence Output Function

.....

ภาคผนวก ค

Power Supply Unit



รูปที่ ๑ Front View of Power Supply Unit

ประวัติการศึกษา

นาย ไพฑูรย์ สังข์พันธุ์ สำเร็จการศึกษาวิศวกรรมศาสตรบัณฑิต สาขา
วิชาไฟฟ้า แขนงวิชาไฟฟ้าสื่อสาร จากจุฬาลงกรณ์มหาวิทยาลัย เมื่อปี พ.ศ. ๒๕๑๕
ปัจจุบันเป็นอาจารย์ประจำแผนกวิชาช่างวิทยุและโทรคมนาคม วิทยาลัยครูอาชีวศึกษา
กรมอาชีวศึกษา กระทรวงศึกษาธิการ

.....

