บทที่ 3

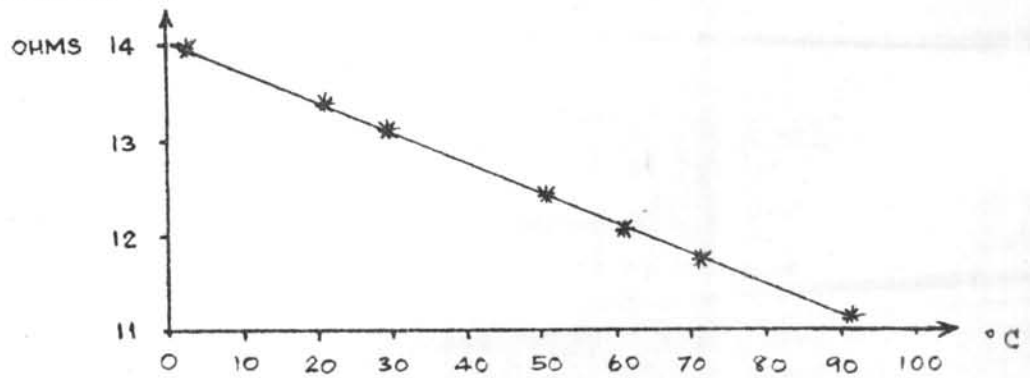
การออกแบบวงจรของเครื่อง DIGITAL THERMOMETER

3.1 จากหลักการเบื้องต้นของการออกแบบเครื่อง DIGITAL THERMOMETER ดังกล่าวมาแล้วในบทที่ 2 นั้น จะประกอบด้วยส่วนสำคัญ 5 ส่วน คือ :-

1. BRIDGE AMPLIFIER
2. ANALOG CIRCUIT
3. ELECTRONIC SWITCH
4. CONTROL LOGIC
5. DISPLAY DEVICE

3.2 การออกแบบวงจรของ BRIDGE AMPLIFIER

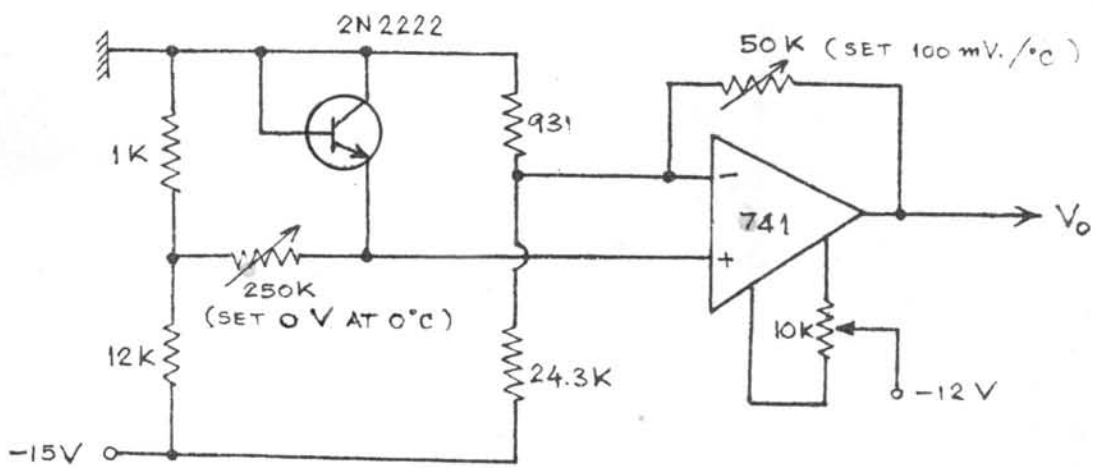
ส่วนสำคัญที่สุดของวงจร BRIDGE AMPLIFIER คือตัว TRANSISTOR ที่ใช้เป็น ACTIVE ARM ของ BRIDGE ซึ่งจะต้องมีคุณสมบัติของความต้านทานทางไฟฟ้าผกผันกับอุณหภูมิเป็น LINEAR FUNCTION จึงจะทำให้ OUTPUT VOLTAGE ที่ได้มีค่าแปรผันโดยตรงกับอุณหภูมิ จากการทดลองวัดค่าความต้านทานของ TRANSISTOR 2N2222 ที่อุณหภูมิต่าง ๆ โดยใช้ OHM METER และ THERMOMETER แบบปรอท ผลการทดลองได้ความสัมพันธ์ดังนี้ :-



รูปที่ 4 แสดงความสัมพันธ์ระหว่างอุณหภูมิกับความต้านทาน

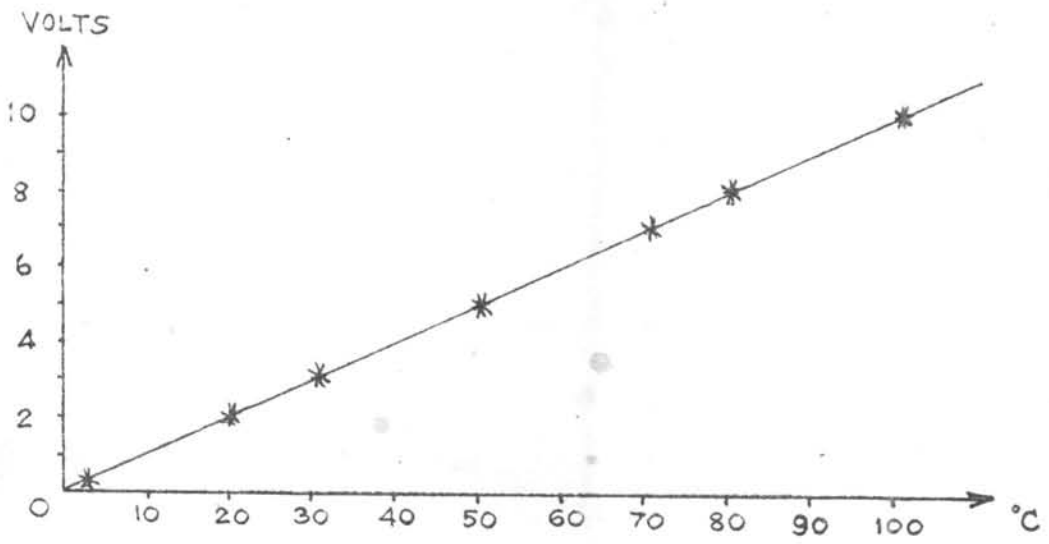
จากการทดลองจะเห็นว่าความต้านทานและอุณหภูมิมีความสัมพันธ์ผกผันกันเป็น LINEAR FUNCTION โดยมีค่า GRADIENT ประมาณ 0.038 $^{OHM}/^{\circ}C$ จะเห็นว่าอัตราการเปลี่ยนแปลงความต้านทานมีค่าน้อยมาก จึงเหมาะสมที่นำมาใช้สำหรับวงจร BRIDGE AMPLIFIER ได้ แต่เนื่องจากเครื่องมือทดลองมีจำกัด จึงทดลองได้ RANGE ที่พอเชื่อถือได้เพียง 0 – 100°ซ เท่านั้น

การออกแบบวงจรแบบ BRIDGE AMPLIFIER สำหรับเครื่อง DIGITAL THERMOMETER นั้น นอกจากเพื่อทำหน้าที่ขยายสัญญาณการเปลี่ยนแปลงค่าความต้านทานเป็นค่าทาง VOLTAGE แล้วยังต้อง SET ให้ OUTPUT VOLTAGE มีค่าเป็น 0 v.ที่ 0°ซ และยังต้อง SET ให้อัตราการเปลี่ยนแปลงของ VOLTAGE ต่อ 1°ซ มีค่าที่เหมาะสม เพื่อให้ RANGE ของ OUTPUT VOLTAGE ที่จะนำไปเปลี่ยนแปลงเป็นค่า DIGITAL ไม่กว้างเกินไปและสะดวกในการออกแบบวงจรส่วน A/D CONVERTER ในที่นี้จะ SET ให้อัตราการเปลี่ยนแปลงของ VOLTAGE มีค่า 100 mV/ °C ดังนั้นเมื่อใช้วัดอุณหภูมิในระหว่าง 0 – 10 v. วงจรของ BRIDGE AMPLIFIER ที่ออกแบบไว้มีดังนี้ :-



รูปที่ 5 แสดงวงจรของ BRIDGE AMPLIFIER

จากวงจรในรูปที่ 5 ใช้ REFERENCE VOLTAGE -15V เพราะต้องการให้ OUTPUT VOLTAGE เป็นบวกเท่านั้น เนื่องจากต้องการแบบให้วัดอุณหภูมิในช่วง 0 – 100°ซ ต่อ TRANSISTOR 2N2222 เป็น ACTIVE ARM ส่วน RESISTOR คงที่อื่น ๆ ต่อเป็น CONSTANT ARM ใช้ IC LM 741 CH ขยายสัญญาณการเปลี่ยนแปลงของ VOLTAGE ใช้ VARIABLE RESISTOR 250K ทำหน้าที่ DROP VOLTAGE เพื่อ SET ให้ OUTPUT VOLTAGE มีค่า 0 VOLT ที่อุณหภูมิ 0°ซ ใช้ VARIABLE RESISTOR 50K ทำหน้าที่ DROP VOLTAGE เพื่อ SETให้การขยายสัญญาณอยู่ในที่อัตรา 100 mV /°C ใช้ VARIABLE RESISTOR 10K ทำหน้าที่ BALANCE ให้ OUTPUT VOLTAGE(Vo) เป็น VOLTAGE ที่จะนำไปแปลงเป็นค่าทาง DIGITAL ต่อไป จากการทดลองวัดค่า OUTPUT VOLTAGE ที่อุณหภูมิต่าง ๆ โดยใช้ VOLT-METER และ THERMOMETER แบบปรอท ผลการทดลองได้ความสัมพันธ์ดังนี้ :-

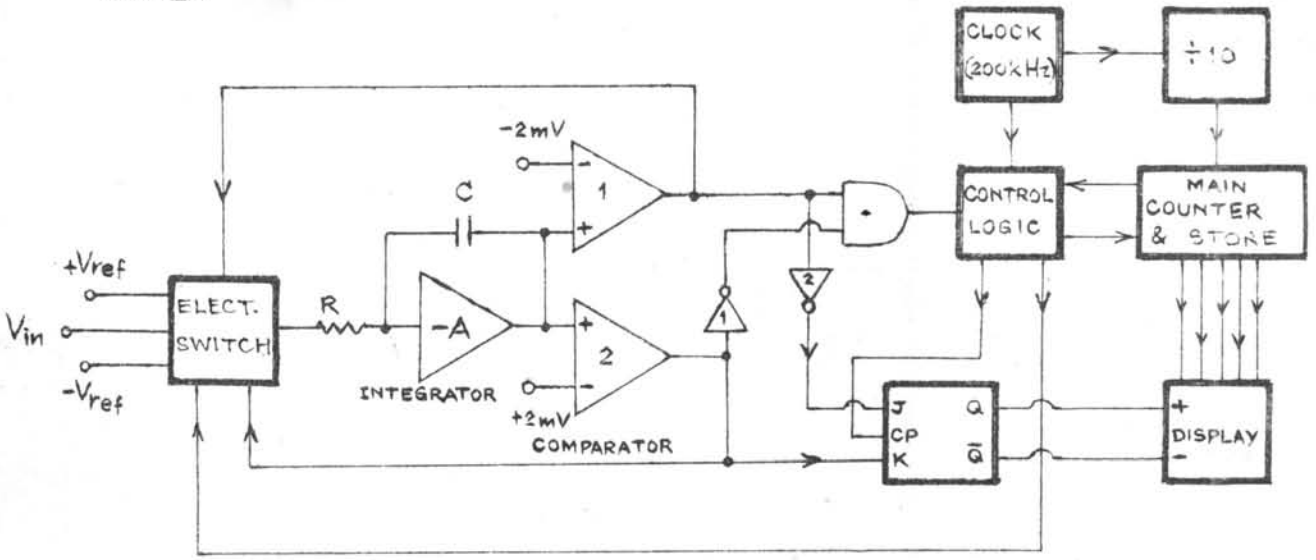


รูปที่ 6 แสดงความสัมพันธ์ระหว่างอุณหภูมิกับค่า OUTPUT VOLTAGE

จากผลการทดลองจะเห็นว่า OUTPUT VOLTAGE กับอุณหภูมิมีความสัมพันธ์โดยตรงกัน เป็น LINEAR FUNCTION มีค่า GRADIENT 0.1 VOLT/ °C และที่ 0°ซ มีค่า 0 VOLT ตามความประสงค์ของการออกแบบ

3.3 การออกแบบวงจรของ ANALOG TO DIGITAL CONVERTER

หน้าที่ของส่วนนี้จะต้องแปลง OUTPUT VOLTAGE ของส่วน BRIDGE AMPLIFIER ดังกล่าวมาแล้ว ให้เป็นค่าทาง DIGITAL เพื่อจะป้อนให้ DISPLAY DEVICE แสดงออกมาเป็นตัวเลขต่อไป ก่อนอื่นพิจารณา BLOCK DIAGRAM ของ DUAL SLOPE A/D CONVERTER SYSTEM

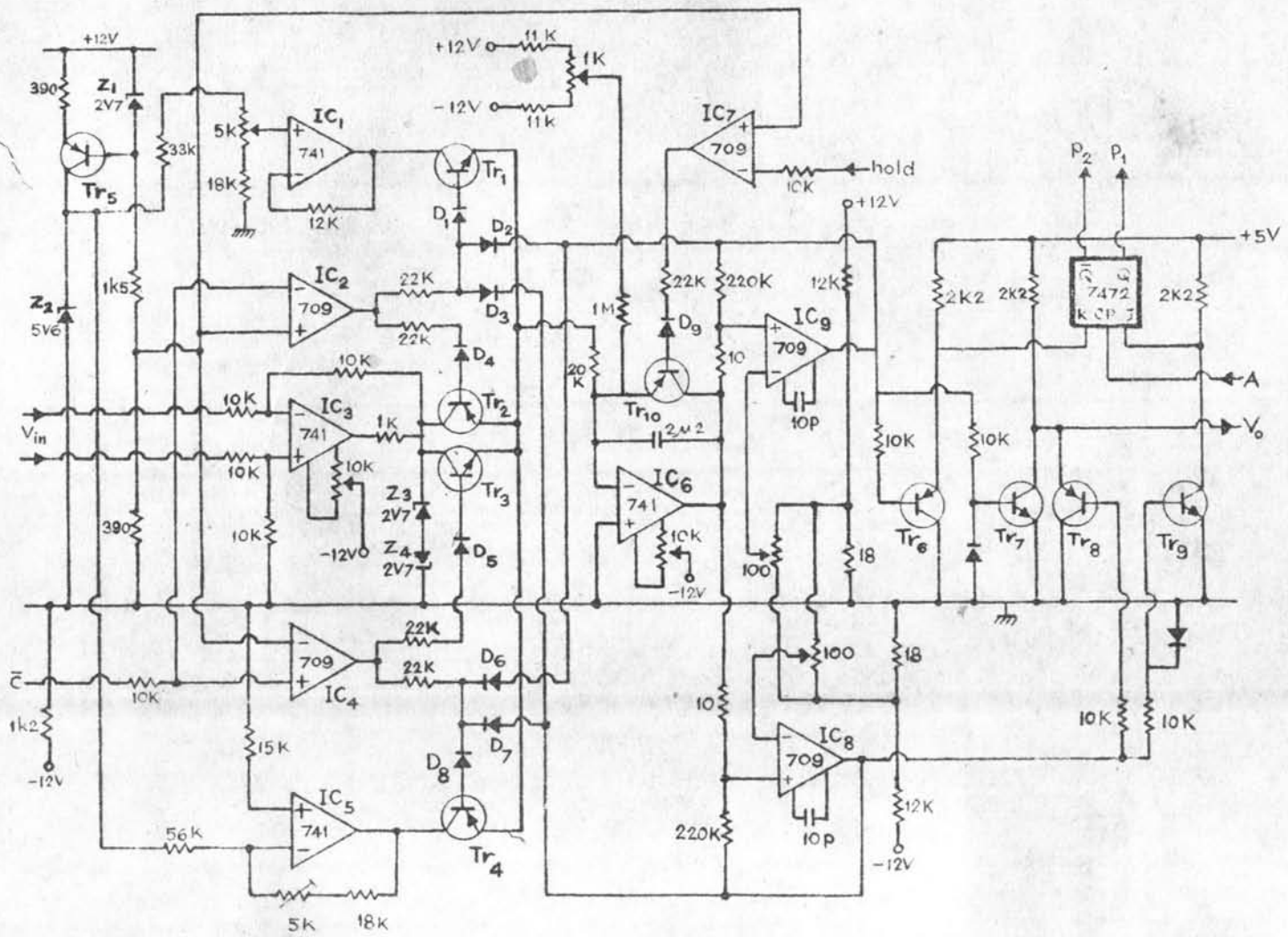


รูปที่ 7 แสดง BLOCK DIAGRAM ของ DUAL POLARITY INPUT

เนื่องจาก BLOCK DIAGRAM ตามรูปที่ 2 และ 3 เป็นแบบ SINGLE POLARITY-INPUT คือรับ INPUT VOLTAGE ที่เป็นค่าบวกหรือค่าลบอย่างใดอย่างหนึ่ง แต่ BLOCK DIAGRAM ตามรูปที่ 7 เป็นแบบ DUAL POLARITY INPUT ซึ่งสามารถที่จะรับ INPUT VOLTAGE ได้ทั้งค่าบวกและค่าลบ โดยการที่มีค่า REFERENCE VOLTAGE ทั้งค่าบวกและค่าลบไว้เปรียบเทียบ การทำงานในระยะเริ่มต้น CAPACITY(C) จะคลายประจุจาก INTERGRATOR ซึ่งทำให้ V_c มีค่า $-2mV < V_c < 2mV$ ดังนั้น OUTPUT จาก COMPARATOR # 1 มี LOGIC เป็น 1 และ COMPARATOR # 2 มี LOGIC เป็น 0 เนื่องจากการเปลี่ยนระดับของ LOGIC ของ OUTPUT ของ COMPARATOR # 2 โดย INVERTER# 1 สัญญาณที่จะป้อนให้กับ CONTROL LOGIC ด้วยการผ่าน AND GATE จะต้องมีค่าเป็น 1 เมื่อเริ่มทำการวัด CONTROL LOGIC ต่อ RESISTOR (R) เข้ากับ UNKNOWN INPUT VOLTAGE (V_{in}) หาก V_{in} มีค่ามากกว่า 0 C จะ CHARGE ถ้า V_{in} มีค่าเป็นบวก C ก็จะ

CHARGE ในทางลบ ทำให้ OUTPUT ของ COMPARATOR # 1 มี LOGIC เป็น 0 ส่วน OUTPUT ของ COMPARATOR # 2 นั้นยังคงมี LOGIC เป็น 0 ตามเดิม ทำให้ OUTPUT ของ AND GATE เปลี่ยน LOGIC จาก 1 เป็น 0 ในทำนองเดียวกันถ้า V_{in} มีค่าเป็นลบ C จะ CHARGE ในทางบวก ทำให้ OUTPUT ของ COMPARATOR#2 มี LOGIC เป็น 1 และ COMPARATOR # 1 ยังคงมี LOGIC เป็น 1 ตามเดิม ทำให้ OUTPUT ของ AND GATE มี LOGIC เป็น 0 อีกเช่นกัน ในช่วงเวลาสุดท้าย CONTROL LOGIC จะเป็นตัวบังคับให้ V_{ref} ค่าหนึ่งต่อให้กับ INPUT ของ INTEGRATOR ซึ่งค่า V_{ref} ที่ถูกเลือกนี้จะขึ้นอยู่กับ LOGIC ของ COMPARATOR ทั้ง 2 ที่จะป้อนให้กับ ELECTRONIC SWITCH ถ้า OUTPUT จาก COMPARATOR ทั้ง 2 มี LOGIC เป็น 0 ทั้งคู่ ก็จะเลือก $-V_{ref}$ และถ้า OUTPUT ของ COMPARATOR ทั้ง 2 มีLOGIC เป็น 1 ทั้งคู่ ก็จะเลือก $+V_{ref}$ LOGIC ของวงจร ELECTRONIC SWITCH จะจัดให้อยู่ในสภาวะที่ว่า เมื่อ LOGIC ของ OUTPUT ของ COMPARATOR ตัวใดตัวหนึ่งยังคงเป็น 0 ก็จะเลือก $+V_{ref}$ LOGIC ของ OUTPUT ของ COMPARATOR ตัวใดตัวหนึ่งยังคงเป็น 1 ก็จะเลือก $-V_{ref}$ ทั้งนี้เพื่อป้องกันมิให้เลือกV_{ref} ทั้งสองค่าพร้อมกัน เมื่อได้ V_{ref} ที่ต้องการต่อเข้ากับ INPUT ของ INTEGRATOR แล้ว C ก็จะ DISCHARGE จนกระทั่ง V_c มีค่า $-2mV < V_c < +2mV$ เมื่อเป็นเช่นนี้แล้ว OUTPUT ของ AND GATE ก็จะต้อง LOGIC เป็น 1 อีกครั้ง ก็จะทำให้ CONTROL LOGIC ส่งค่า t_2 จาก MAIN COUNTER ไปยัง DISPLAY UNIT เพื่อแสดงผลลัพธ์ แล้ว RESET ให้ MAIN COUNTER เป็น 0 ใหม่ เพื่อพร้อมที่จะต่อ INPUT ของ INTEGRATOR เข้ากับ V_{in} ค่าใหม่ต่อไป

ส่วนที่แสดง POLARITY ของ V_{in} สามารถที่จะรู้ LOGIC ของ COMPARATOR ทั้งสองได้ในช่วงระยะเวลาแรก คือถ้า OUTPUT ของ COMPARATOR ทั้ง 2 มีLOGIC เป็น 0 (เมื่อ V_{in} มีค่าเป็น +) INPUT ที่ J ของ J-K FLIP FLOP จะมี LOGIC เป็น 1 (เนื่องจากการเปลี่ยนของ INTEGRATOR INVERTOR # 2) และ INPUT ที่ K มี LOGIC เป็น 0 จะทำให้ OUTPUT ที่ Q มี LOGIC เป็น 1 เมื่อมี PULSE ส่งมาในช่วงสุดท้าย ก็จะทำให้ส่วน DISPLAY แสดงเครื่องหมายบวกปรากฏออกมา ในทำนองเดียวกันในช่วงสุดท้ายถ้า OUTPUT ของ COMPARATOR ทั้งสองมี LOGICเป็น 1 LOGIC



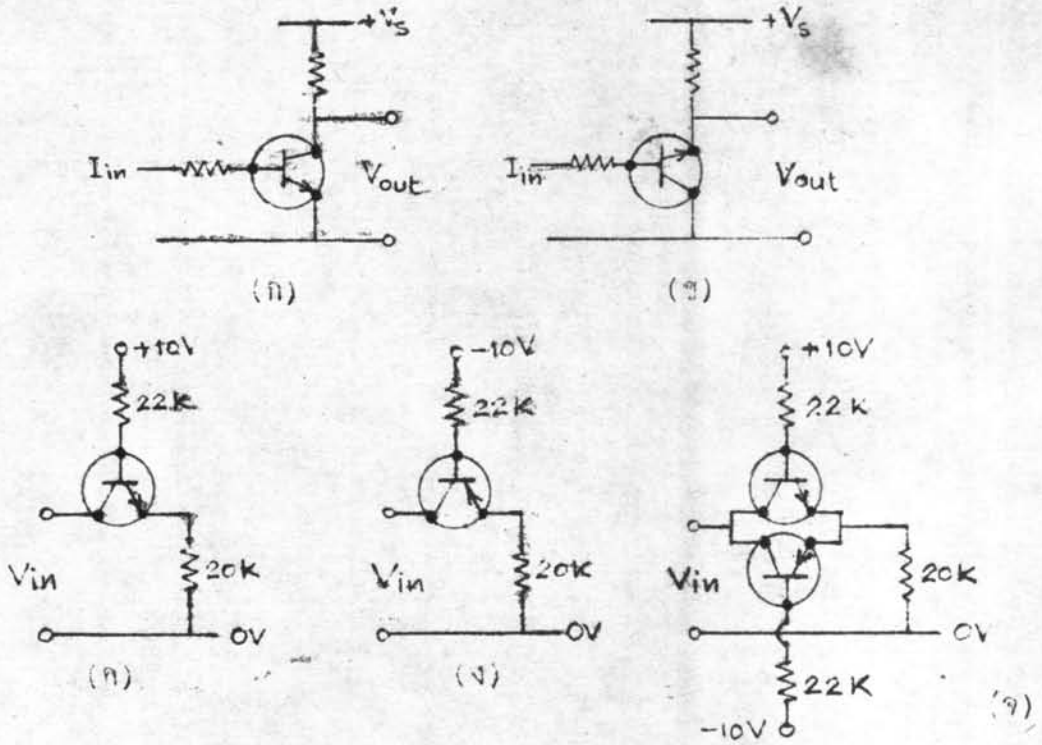
รูปที่ 8 แสดงวงจรของ ANALOG

ของ INPUT ที่ J และ K จะเป็น 0 และ 1 ตามลำดับ ซึ่งทำให้ OUTPUT ที่ $\bar{Q}$ มี LOGIC เป็น 1 DISPLAY ก็จะแสดงเครื่องหมายลบออกมา สำหรับค่า REFERENCE VOLTAGE -2mV และ +2mV ที่ป้อนให้กับขั้วลบของ COMPARATOR # 1 และ # 2 ตามลำดับนั้น มีความจำเป็นในการแสดง DISCHARGE STATE ของ C ให้แน่ชัดว่าเป็นไปในทางบวกหรือทางลบ

สำหรับวงจรของ ANALOG TO DIGITAL CONVERTER ก็แสดงอย่างเดียวกับรูปที่ 8 จากวงจรดังกล่าวนี้จะเห็นว่า ZENER DIODE Z_2 ถูกป้อนด้วย CURRENT 5mA คงที่โดย Tr_5 จะเกิด REFERENCE VOLTAGE + 5.6V นี้จะถูก IC_1 ทำให้มีค่าน้อยลงเป็น +2V และจะมี IMPEDANCE ต่ำ ในทำนองเดียวกันก็จะถูก IC_5 แปลงให้มีค่า - 2V และ IMPEDANCE ต่ำเช่นกัน IC_3 จะทำให้ BUFFER INPUT สำหรับ V_{in} UNITY GAIN และมี IMPEDANCE ต่ำ ส่วน Z_3 และ Z_4 จะทำหน้าที่จำกัด VOLTAGE เพื่อป้องกัน TRANSISTOR ต่าง ๆ IC_6 คือ INTEGRATING OPERATION AMPLIFIER IC_8 และ IC_9 คือตัว COPARATOR # 1 และ # 2 ตามลำดับ Tr_1 คือ TRANSISTOR SWITCH สำหรับ + V_{ref} Tr_4 คือ TRANSISTOR SWITCH สำหรับ - V_{ref} ส่วน Tr_2 และ Tr_3 คือ SWITCH สำหรับ Vin การทำงานของ SWITCH เหล่านี้ถูกควบคุมโดย IC_2 และ IC_4 OUTPUT ของ COMPARATOR ทั้ง 2 จะผ่านทาง DIODE D_1 และ D_8

3.4 การออกแบบวงจรของ ELECTRONIC SWITCH

ตามที่ได้กล่าวในข้อ 3.3 แล้วว่าใช้ TRANSISTOR ต่าง ๆ ทำหน้าที่สับเปลี่ยนการป้อนค่า VOLTAGE ต่าง ๆ ให้กับ INTEGRATOR ภายใต้การควบคุมของ CONTROL LOGIC ก่อนที่จะกล่าวถึงการทำหน้าที่เป็น SWITCH ของ TRANSISTOR เหล่านี้ ให้พิจารณาดูคุณสมบัติของ TRANSISTOR ก่อน



รูปที่ 9 แสดงวงจรเบื้องต้นของ ELECTRONIC SWITCH

ในรูปที่ 9 (ก) เมื่อมี CURRENTสูงพอใส่ให้กับ BASE ของ TRANSISTOR มันจะ SATURATE ด้วย COLLECTOR - EMITTER - VOLTAGE (Vcc) มีค่า 200mV และค่านี้อาจเปลี่ยนแปลงได้เล็กน้อยถ้าหาก SUPPLY VOLTAGE (V_S) เปลี่ยนแปลงไปบ้าง โดยต้องมี COLLECTOR RESISTOR มีค่าสูงมาก ซึ่งค่า VOLTAGE ที่ได้นี้มีค่าสูงมาก เกินไปที่จะนำมาใช้ในกรณีนี้ แต่ถ้าหากต่อกลับขั้วในรูปที่ 9 (ข) โดยที่ V_S จะต้องมีค่าไม่เกิน BREAKDOWN VOLTAGE ของ TRANSISTOR แล้วเมื่อมี CURRENT สูงพอใส่ให้กับ BASE ของ TRANSISTOR มันก็จะ SATURATE แต่คราวนี้ค่า EMITTER-COLLECTOR VOLTAGE มีค่าต่ำมากเพียง 2 - 3 mV เท่านั้น จากการทดลอง เมื่อใส่ SUPPLY VOLTAGE และ RESISTOR ตามรูปที่ 9 (ค)กับ 9 (ง) ให้กับ n-p-n และ p-n-p TRANSISTOR ตามวงจรในรูป 9 (จ) ได้ผลการทดลองดังนี้

V_{in} (VOLTS)	Vce (mV)	
	n-p-n	p-n-p
+ 2	+ 3.3	+ 2.1
+ 1	+ 1.5	+ 1.3
0	- 0.3	+ 0.3
- 1	- 1.7	- 1.0
- 2	- 2.8	- 2.5

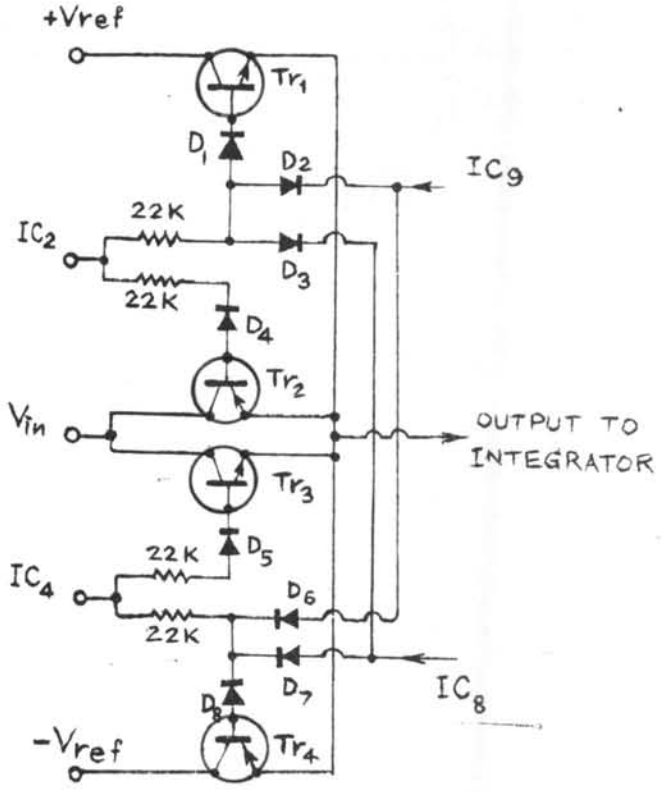
ตารางที่ 1 แสดงความสัมพันธ์ของ VOLTAGE V_{in} และ Vce จากผลการทดลอง จะเห็นว่า VOLTAGE ที่คอม COLLECTOR-EMITTER มีค่าน้อยมาก สะดวกในการปรับ จึงใช้เป็น SWITCH สำหรับ REFERENCE VOLTAGE ทั้ง 2

สำหรับ SWITCH ที่จะใช้กับ INPUT VOLTAGE (V_{in}) นั้น แม้ว่า VOLTAGE ที่คอม TRANSISTOR ที่ V_{in} สามารถที่จะปรับให้ INPUT OP - AMP เป็น 0 ก็ตาม แต่ความสัมพันธ์ของ Vce และ V_{in} ไม่เป็น LINEAR FUNCTION แต่ถ้าต่อโดยเอา TRANSISTOR ทั้งสองมาต่อชนกัน ตามรูปที่ 9 (จ) จากการทดลองได้ผลดังนี้

V_{in} (VOLTS)	Vce (mV)
+ 2	+ 2.7
+ 1	+ 1.4
0	0
- 1	- 1.3
- 2	- 2.7

ตารางที่ 2 แสดงความสัมพันธ์ของ VOLTAGE V_{in} และ Vce จากการทดลองเป็นที่น่าพอใจ จึงใช้การต่อ TRANSISTOR ให้ 2 ตัวชนานกัน ตามรูปที่ 9 (จ) เป็น SWITCH สำหรับ V_{in}

วงจรส่วน ELECTRONIC SWITCH ที่สมบูรณ์ทั้งหมดจึงเป็นดังนี้



รูปที่ 10 แสดงวงจรของ ELECTRONIC SWITCH

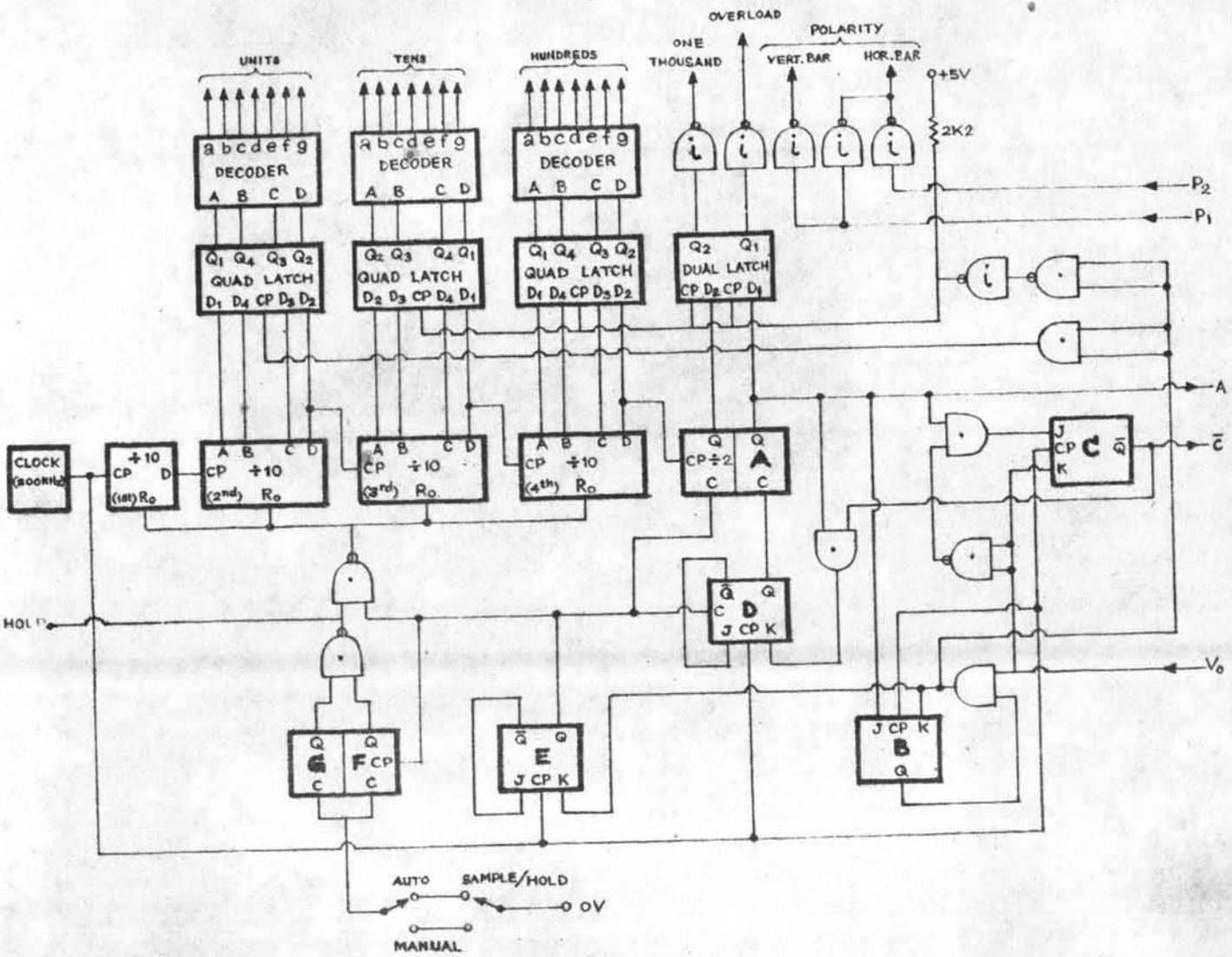
พิจารณาการทำงานของ ELECTRONIC SWITCH จากรูปที่ 10 เนื่องจาก OUTPUT ของ COMPARATOR ทั้ง 2 (IC_8 และ IC_9) มีค่าประมาณ +10V และ -10V ตามลำดับ และ OUTPUT ของ IC_2 และ IC_4 ก็มีค่าประมาณ +10V และ -10V เช่นกัน ดังนั้น VOLTAGE ที่ DIODE D_1, D_2 และ D_3 ก็จะมีค่าประมาณ -10V ด้วยและ Tr_1 ก็จะอยู่ในลักษณะ OFF VOLTAGE ที่ DIODE D_6, D_7 และ D_8 ก็จะมีค่าประมาณ +10Vและ Tr_4 ก็อยู่ในลักษณะ OFF และขณะเดียวกัน VOLTAGE ที่ BASE ของ Tr_2 เป็นลบ ก็จะอยู่ในลักษณะ ON และ VOLTAGE ที่ BASE ของ Tr_3 เป็นบวก ก็จะอยู่ในลักษณะ ON ด้วย

ในช่วงสิ้นสุดของ TIMING-PERIOD VOLTAGE ที่ OUTPUT ของ IC_2 และ IC_4 จะกลับค่าเป็น +10V และ -10V ตามลำดับ ทำให้ Tr_2 และ Tr_3 อยู่ในลักษณะ OFF ถ้าหากไม่มี FEEDBACK จาก OUTPUT ของ COMPARATOR ทั้ง 2 แล้ว Tr_1 และ Tr_4 ก็จะอยู่ในลักษณะ ON พร้อม ๆ กัน ทำให้ $+V_{ref}$ และ $-V_{ref}$ เกิด SHORTING แต่การต่อวงจรในลักษณะนี้ถ้า V_{in} เป็นบวก OUTPUT ของ COMPARATOR #1(IC_8)เปลี่ยนเป็น -10Vในช่วงสิ้นสุดของ TIMING PERIOD แล้ว OUTPUTของ COMPARATOR #2 (IC_9) ก็ยังคงเป็น-10V ทำให้ Tr_4 อยู่ในลักษณะON ป้อน $-V_{ref}$ ให้กับ INTEGRATOR การที่ OUTPUT ของ COMPARATOR ทั้ง 2 เป็น-10V พร้อมกัน จะป้องกันมิให้ Tr_1 เปลี่ยนเป็น ON ในทำนองเดียวกันถ้า V_{in} เป็นลบ OUTPUT ของ IC_9 จะเปลี่ยนเป็น+ 10V เมื่อสิ้นสุด TIMING PERIOD และ OUTPUT ของ IC_9 ยังคงเป็น +10 Vอยู่ ทำให้ Tr_1 อยู่ในลักษณะของON ป้อน+ V_{ref} ให้กับ INTEGRATOR และ OUTPUT ของCOMPARATOR ทั้ง 2 เป็น +10V พร้อมกัน จะป้องกันมิให้ Tr_4 เปลี่ยนเป็น ON

3.5 การออกแบบวงจรของ CONTROL LOGIC

LOGIC ทั้งหมดที่ใช้วงจรของ CONTROL LOGICเป็น TRANSISTOR-TRANSISTOR-LOGIC BLOCK DIAGRAMของการต่อวงจรของการต่อวงจร CONTROL LOGICแสดงไว้ในรูปที่ 11 ÷ 10 COUNTER อัน 2,3,4, และ FLIP-FLOP ÷ 2 ต่อรวมกันจะทำหน้าที่เป็น ÷2000 COUNTER A ,B,C,D,E, F และ G ทั้งหมดเป็น J-K FLIP-FLOP INVERTERทั้ง 6 ตัวทำหน้าที่เป็น BUFFER / DRIVER โดยมี OPEN COLLECTOR OUTPUTที่สามารถ SINKING 40 mA วงจรของ CLOCK ทำขึ้นจากวงจรของ T.T.L. DUAL-SCHMITT TRIGGER

BINARY OUTPUT จาก ÷ 10 COUNTER ทั้ง 3 ของ MAIN COUNTER จะส่งไปให้ DECODER ต่าง ๆ โดยผ่านวงจรของ QOADRUPLE LATCH ทั้ง 3 และ OUTPUT จาก ÷ 2 FLIP-FLOP FLIP-FLOP#A จะส่งไปให้ INVERTER BUFFER/ DRIVER โดยผ่านวงจรของ DUAL-LATCH ส่วน INVERTER BUFFER/ DRIVER อีก 3ตัวจะรับ OUTPUT ของ POLARITY FLIP-FLOP (ในรูปที่ 8) คือ P_1 และ P_2เพื่อส่งไป DISPLAY ว่าเป็นค่าบวกหรือลบ INVERTER ตัวสุดท้ายทำหน้าที่เพิ่ม POWER สำหรับส่ง CLOCK PULSE ให้ LATCH ต่าง ๆ



รูปที่ 11 แสดง BLOCK DIAGRAM ของวงจร CONTROL LOGIC

STEP	CP	COUNT.	A	V_0	B_1	B_k	B	C_1	C_k	$\overline{C}$	D_1	D_k	D	E_1	E_k	E
0	0	0000	0	1	0	0	0	0	1	1	0	0	1	0	0	1
1	?	??	0	0	0	0	0	0	0	1	0	0	1	0	0	1
2	0	2000	1	0	1	0	0	1	0	1	0	1	1	0	0	1
3	1	0000	0	0	0	0	1	0	0	0	1	0	0	0	0	1
4	2	0000	0	0	0	0	1	0	0	0	0	0	1	0	0	1
5	0	??	0	1	0	1	1	0	1	0	0	0	1	0	1	1
6	1	0000	0	1	0	0	0	0	1	1	1	0	0	1	0	0
7	2	0000	0	1	0	0	0	0	1	1	1	0	0	0	0	1
8	3	0000	0	1	0	0	0	0	1	1	0	0	1	0	0	1
9	0	2000	1	1	1	0	0	0	1	1	0	1	1	0	0	1
10	1	0000	0	1	0	1	1	0	1	1	1	0	0	0	1	1
11	2	0000	0	1	0	0	0	0	1	1	1	0	0	1	0	0
12	3	0000	0	1	0	0	0	0	1	1	1	0	0	0	0	1
13	4	0000	0	1	0	0	0	0	1	1	0	0	1	0	0	1
14	0	2000	1	0	1	0	1	1	0	0	0	0	1	0	0	1
15	0	2000+	1	1	1	1	1	1	1	0	0	0	1	0	1	1
16	1	0000	0	1	0	0	0	0	1	1	1	0	0	1	0	0
17	2	0000	0	1	0	0	0	0	1	1	1	0	0	0	0	1
18	3	0000	0	1	0	0	0	0	1	1	0	0	1	0	0	1

ตารางที่ 3 แสดง LOGIC STATE ของส่วนต่าง ๆ ในวงจร CONTROL LOGIC เพื่อให้เข้าใจขั้นตอนการทำงานของ CONTROL LOGIC ได้ง่ายยิ่งขึ้นพิจารณา LOGIC STATE ของแต่ละส่วนในวงจร CONTROL LOGIC ตามตารางที่ 3

เมื่อเริ่มต้นการวัดค่า VOLTAGE ส่วนต่าง ๆ ในวงจรมี LOGIC ตามที่แสดงไว้ใน STEP 0

STEP 0 ยังไม่มี CLOCK PULSE เกิดขึ้น COUNTER ต่าง ๆ ถูก SET ให้เป็น 0 หมด OUTPUT $\overline{C}$ เป็น 1 และ OUTPUT V_0 เป็น 1 ด้วย ทำให้ SWITCH ต่อ V_{in} เข้า INTEGRATOR

STEP 1 เมื่อมี CLOCK PULSE เกิดขึ้น COUNTER จะเริ่มนับไปเรื่อย ๆ ระหว่างนี้ V_0 จะกลายเป็น 0

STEP 2 เมื่อ COUNTER นับไปถึงค่าสูงสุด ก็กลับกลายเป็น 0 อีก (2000 ≡0000) ทำให้ OUTPUT A เป็น 1

STEP 3 เมื่อมี CLOCK PULSE เข้ามาใหม่ OUTPUT B เปลี่ยนจาก 0 เป็น 1 OUTPUT D เปลี่ยนจาก 1 เป็น 0 ทำให้ OUTPUT A เปลี่ยนเป็น 0 และ OUTPUT $\overline{C}$ เปลี่ยน

เป็น 0 ทำให้ SWITCH ต่อ V_{ref} เข้า INTEGRATOR การที่ A เปลี่ยนเป็น 0 ทำให้เกิด PULSE ให้แก่ POLARITY FLIP-FLOP ทำให้ได้ OUTPUT P_1 หรือ P_2 ที่เหมาะสม

STEP 4 CLOCK PULSE ต่อมา จะทำให้ OUTPUT D เปลี่ยนเป็น 1 COUNTER เริ่มนับไปเรื่อย จนกว่า V_0 จะเปลี่ยนเป็น 1

STEP 5 ทันทีที่ V_0 เป็น 1 INPUT K ของ FLIP- FLOP # B เปลี่ยนเป็น 1 ทำให้เกิด PULSE ให้แก่ LATCH ต่าง ๆ จึงทำให้ค่าที่ COUNTER นับได้ส่งไป DECODER ทั้ง 3 และ FLIP-FLOP # A ส่งไป INVERTER # 2 เพื่อแสดงค่าที่นับได้และ OVERLOAD หรือไม่

STEP 6 เมื่อ OUTPUT ของ B เปลี่ยนจาก 1 เป็น 0 และ OUTPUT ของ E เปลี่ยนจาก 1 เป็น 0 ทำให้ OUTPUT ของ D และ OUTPUT ของ +2 FLIP-FLOP เปลี่ยนเป็น 0 และทำให้ + 10 COUNTER ทั้ง 4 เป็น 0 หมดทำให้ OUTPUT $\overline{C}$ เปลี่ยนจาก 0 เป็น 1 ทำให้ SWITCH ต่อมา V_{in} ค่าใหม่เข้า INTEGRATOR ต่อไป

STEP 7 CLOCK PULSE ต่อมา ทำให้ OUTPUT ของ E เปลี่ยนจาก 0 เป็น 1 ทำให้ COUNTER ต่าง ๆ เริ่มนับใหม่อีก

STEP 8 CLOCK PULSE ต่อมา ทำให้ OUTPUT ของ D เปลี่ยนจาก 0 เป็น 1 และทำให้ส่วนอื่น ๆ มี LOGIC เหมือนกันกับเมื่อตอนเริ่มต้นอีกครั้ง

ในกรณีที่ V_{in} เป็น 0 VOLTS ขั้นตอนการทำงานของส่วนต่าง ๆ จะเปลี่ยนแปลงไปดังนี้

STEP 9 เนื่องจาก LOGIC ของ OUTPUT 0 ไม่เป็น 0 ดังนั้น COUNTER ก็จะนับไปถึง 2000

STEP 10 CLOCK PULSE ต่อมา ทำให้ OUTPUT ของ B เปลี่ยนเป็น 1 ทำให้ส่งค่า 0 ที่ COUNTER นับได้ (∴ 2000 ≡ 0000) ไปยัง DECODER ต่าง ๆ และเมื่อ OUTPUT ของ D เปลี่ยนเป็น 0 ก็จะทำให้ OUTPUT A เปลี่ยนเป็น 0 ก็จะไม่แสดง

STEP 11, 12 และ 13 ก็จะเริ่มที่จะทำการวัด V_{in} ค่าใหม่ได้อีก

ในกรณีที่ V_{in} มีค่าสูงเกิน 2 VOLTS ขั้นตอนการทำงานของส่วนต่าง ๆ จะเปลี่ยนแปลงไปดังนี้

STEP 14 เมื่อ COUNTER นับถึง 2000 เป็นหนที่ 2

STEP 15 เมื่อ COUNTER กลับเป็น 0000 อีก ทำให้ OUTPUT V_O เปลี่ยนเป็น 1 และทันทีที่ OUTPUT ของ B เปลี่ยนเป็น 1 ทำให้ส่งผลที่ COUNTER นับได้ส่งไปยัง DECODER และ OUTPUT A เปลี่ยนเป็น 1 ทำให้แสดง OVERLOAD

STEP 16, 17 และ 18 ก็จะเริ่มที่จะทำการวัด V_{in} ค่าใหม่ได้อีก

จากวงจร ANALOG ดังแสดงในรูปที่ 8 และวงจร CONTROL LOGIC ดังแสดงในรูปที่ 11 จะเห็นว่ามี INPUT และ OUTPUT สำคัญ ๆ คือ :-

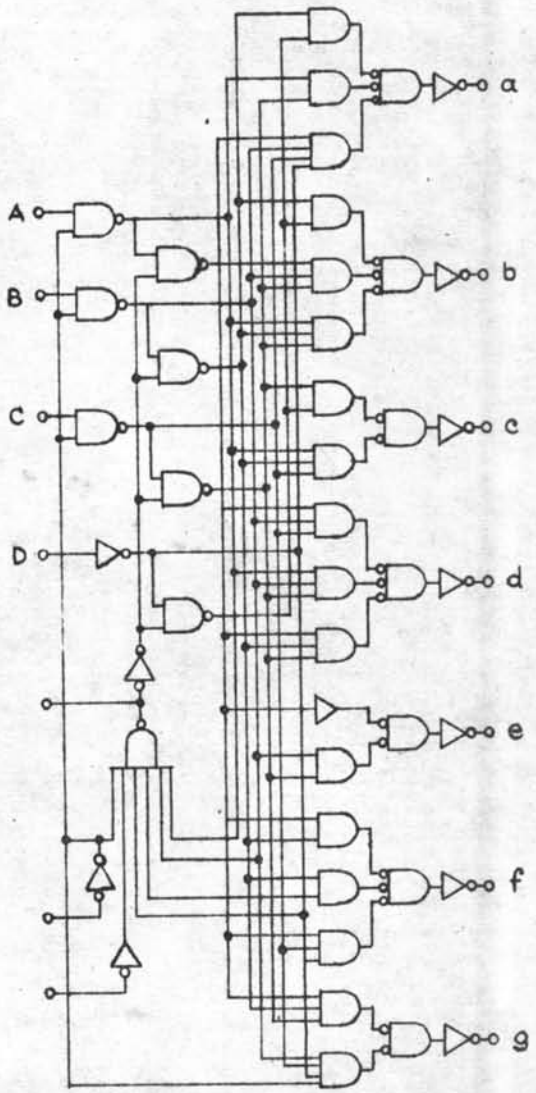
$\overline{C}$ คือ OUTPUT จากวงจร CONTROL LOGIC จะไปควบคุม ELECTRONIC SWITCH เพื่อให้เลือกค่า VOLTAGE ที่เหมาะสมต่อให้เข้ากับ

$\overline{A}$ คือ OUTPUT จากวงจร CONTROL LOGIC จะไปควบคุม FLIP FLOP ในวงจร ANALOG เพื่อให้ OUTPUT P_1 และ P_2 ที่เหมาะสมออกมา

P_1 และ P_2 คือ OUTPUT จากวงจร ANALOG จะไปควบคุมการแสดงสัญญาณ POLARITY ว่าเป็นค่าบวกหรือค่าลบ

V_O คือ OUTPUT VOLTAGE จากวงจร ANALOG เพื่อป้อนให้แก่ COUNTER

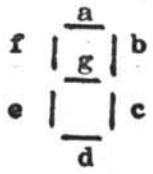
HOLD คือ OUTPUT จากวงจร CONTROL LOGIC เพื่อไปควบคุมให้ OUTPUT ของ INTEGRATOR เป็น 0 เมื่อไม่มีค่า V_{in} เข้ามาใหม่



รูปที่ 12 แสดงวงจร BCD — LED 7 SEGMENTS

3.6 การออกแบบวงจร DISPLAY

ส่วนนี้ทำหน้าที่แสดงผลออกมาเป็นตัวเลข (DISPLAY DEVICE) ได้ออกแบบโดยใช้ IC แบบ SN 7447 ทำหน้าที่เป็น DECODER/ DRIVER เป็นหลอด LIGHT EMITTING DIODE (LED) 7 SEGMENTSวงจร LOGIC DIAGRAM ของหลอด LED 7 SEGMENTS ดังแสดงในรูปที่ 12 ซึ่งจะรับ INPUT เป็น BINARY CODE DIGIT(BCD)และส่ง OUTPUT ออกมาเป็น 7 ส่วน TRUTH TABLE ของ OUTPUT ทั้ง 7 ส่วนดังแสดงในรูปที่ 12



1 = SEGMENT ON

0 = SEGMENT OFF

	SEGMENT CONTROL						
	a	b	c	d	e	f	g
0	1	1	1	1	1	1	0
1	0	1	1	0	0	0	0
2	1	1	0	1	1	0	1
3	1	1	1	1	0	0	1
4	0	1	1	0	0	1	1
5	1	0	1	1	0	1	1
6	0	0	1	1	1	1	1
7	1	1	1	0	0	0	0
8	1	1	1	1	1	1	1
9	1	1	1	0	0	1	1

รูปที่ 12 แสดง TRUTH TABLE ของ 7 SEGMENTS