บทที่ 3

การออกแบบวงจร

3.1 หลักการทั่วไป

ในวิทยานิพนธ์นี้เป็นการออกแบบเครื่องส่งและเครื่องรับ 3 ช่องสัญญาณ ด้วยระบบการรวมสัญญาณโดยการแบ่งเวลา ในที่นี้สัญญาณข่าวสารใช้สัญญาณความถี่เสียง ซึ่งมีความถี่จำกัดอยู่ภายในย่าน 300-3400 Hz ตามมาตรฐานของ CCITT (Comite Consultif International Telephone Telegraph) การผสมสัญญาณเสียงกับพัลส์ในขบวนคลื่น ใช้วิธีให้ความสูงของพัลส์แปรตามขนาดช่วงความสูงของสัญญาณข่าวสาร สัญญาณผสมที่ได้จากแต่ละช่องสัญญาณจะถูกส่งรวมกันออกไปในสายส่งสัญญาณคู่เดียวกัน โดยการจัดเวลาสำหรับส่งสัญญาณผสมของแต่ละช่องสัญญาณให้ต่างกันและมีระยะห่างเท่า ๆ กัน เมื่อส่งครบ 3 ช่องสัญญาณผสมแล้ว จึงส่งสัญญาณซินโครไนซ์ที่มีขนาดความกว้างของพัลส์เท่ากับขนาดความกว้างของสัญญาณผสม แต่มีช่วงความสูงสูงกว่าช่วงความสูงสูงสุดของสัญญาณผสม

เมื่อสัญญาณรวมมาถึงเครื่องรับ ที่เครื่องรับมีวงจรแยกสัญญาณซินโครไนซ์ออกจากสัญญาณรวม สัญญาณซินโครไนซ์นี้ใช้เป็นสัญญาณกำหนดเวลาให้หน่วยสร้างสัญญาณควบคุมจัดเวลาของสัญญาณควบคุมที่สร้างได้ให้ถูกต้องตามจังหวะเวลาของการรับสัญญาณแต่ละช่องอาศัยสัญญาณควบคุมที่สร้างได้นี้เป็นสัญญาณเปิด-ปิดวงจรสวิทช์ให้สัญญาณผสมผ่านออกถูกต้องตามช่องสัญญาณที่กำหนดเอาไว้ สัญญาณที่ได้รับในขั้นนี้จะเป็นตัวอย่างของสัญญาณเสียงแต่ละช่อง เมื่อนำไปผ่านวงจรผ่านย่านความถี่ต่ำที่ยอมให้สัญญาณที่มีความถี่ต่ำกว่า 3.4 kHzผ่านได้ สัญญาณที่ได้รับในขั้นสุดท้ายจะเป็นสัญญาณที่มีลักษณะคล้ายคลึงกันกับสัญญาณข่าวสารที่ส่งมาทางช่องนั้น

3.2 การหาความถี่ของระบบ (System Frequency)

จากทฤษฎีการสุ่มตัวอย่างสัญญาณจะเห็นได้ว่าความถี่ของการสุ่มตัวอย่าง อย่างน้อย

ต้องเท่ากับ 2 เท่าของความถี่สูงสุดของสัญญาณข่าวสาร เครื่องรับจึงจะสามารถสร้างสัญญาณที่มีลักษณะคล้ายคลึงกับสัญญาณเดิมได้จากตัวอย่างสัญญาณที่สุ่มไปนั้นได้ ในวิทยานิพนธ์นี้ได้เลือกใช้สัญญาณเสียงที่มีความถี่สูงสุดของย่าน คือ 3.4 kHz เป็นสัญญาณข่าวสาร จากทฤษฎีดังกล่าวข้างต้นความถี่ของการสุ่มตัวอย่างสัญญาณ (fs) ซึ่งอย่างน้อยต้องเท่ากับ 2 เท่าของสัญญาณข่าวสารจึงเป็น

$$fs = 3.4 \times 2 = 6.8 \text{ kHz}$$

ทางด้านเครื่องรับมีวงจรผ่านย่านความถี่ต่ำเอาไว้เพื่อสกัดกั้นความถี่ที่สูงกว่า 3.4 kHz ไม่ให้มารบกวนสัญญาณข่าวสารนั้นได้ การสร้างวงจรผ่านย่านความถี่ต่ำที่มีคุณสมบัติในการสกัดกั้นแถบความถี่ข้างเคียงให้หมดไปได้โดยสมบูรณ์นั้นทำได้ยาก และมีค่าใช้จ่ายสูง ในทางปฏิบัติจึงใช้วงจรผ่านย่านความถี่ต่ำที่มีคุณสมบัติที่ยอมให้ย่านความถี่ข้างเคียงผ่านเข้ามาได้เป็นบางส่วน และเราแก้ไขข้อบกพร่องนี้ได้ด้วยการเพิ่มความถี่ของการสุ่มตัวอย่างสัญญาณให้สูงขึ้น การเพิ่มความถี่ของการสุ่มตัวอย่างสัญญาณนี้จะสามารถทำให้ย่านความถี่ข้างเคียงมีค่าลดลงมากหรืออาจไม่มีเลย ถ้าความถี่ของการสุ่มสัญญาณมีค่าสูงพอ ในวิทยานิพนธ์นี้จึงทดลองใช้ความถี่ของการสุ่มตัวอย่างสัญญาณเป็น 8 kHz

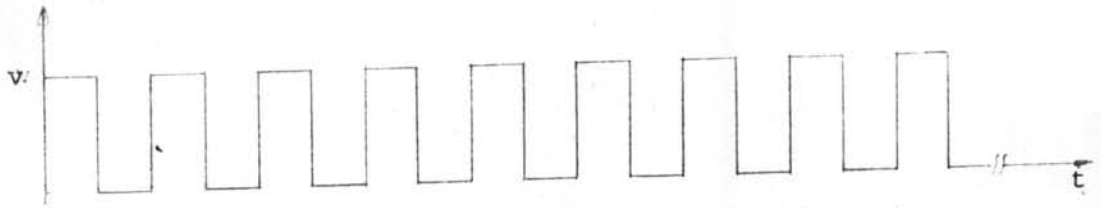
ดังนั้นช่วงเวลาของการสุ่มตัวอย่างสัญญาณข่าวสาร

$$T_s = \frac{1}{fs} = \frac{1}{8} \text{ kHz}$$

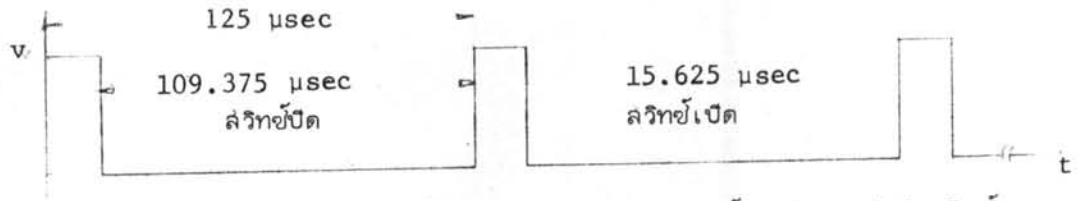
$$= 125 \text{ μsec}$$

ในการนี้เราถือได้ว่าสัญญาณอินโครไนซ์เป็นเสมือนตัวอย่างหนึ่งของสัญญาณข่าวสารหนึ่งช่อง เมื่อรวมกับตัวอย่างสัญญาณข่าวสารอีก 3 ช่อง จึงเสมือนกับเป็นข่าวสาร 4 ช่องสัญญาณซึ่งจะต้องบรรจุลงในช่วงเวลาของการสุ่มตัวอย่างสัญญาณ 125 μsec

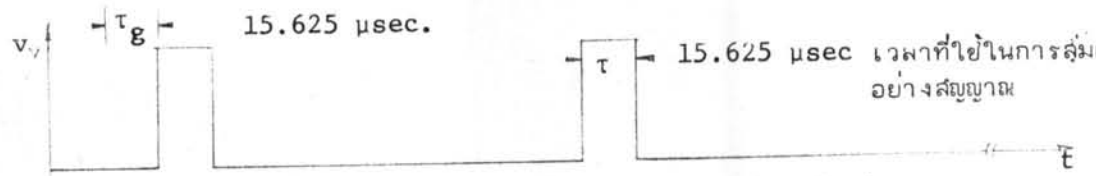
เวลาที่ใช้ใน 1 ช่องสัญญาณเท่ากับ $\tau + \tau_g$ (ดูรูป 3.1 ประกอบ) โดยที่ τ คือเวลาที่ใช้ในการสุ่มตัวอย่างสัญญาณ



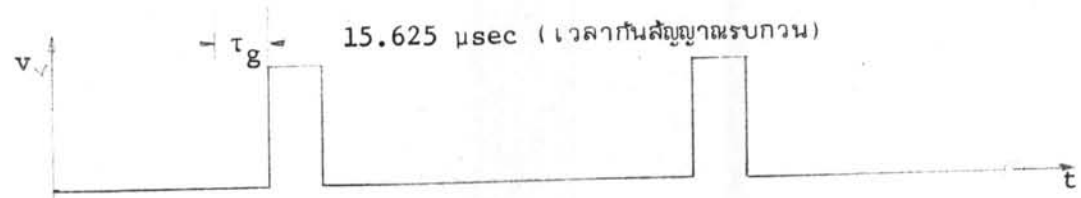
ขบวนพัลส์ (f_{st} = 32 kHz.)



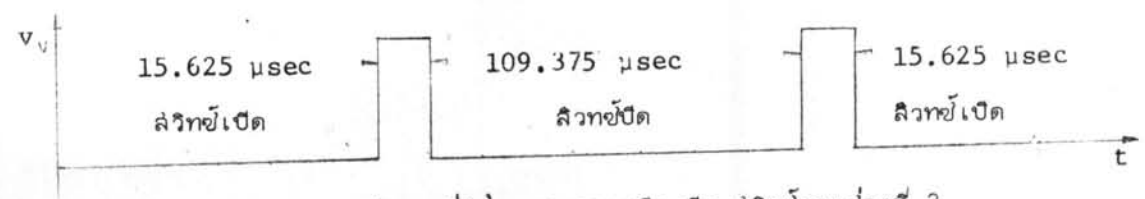
สัญญาณที่ใช้ควบคุมการเปิด-ปิด สวิทช์ของสัญญาณอินโครไนซ์



สัญญาณที่ใช้ควบคุมการเปิด-ปิด สวิทช์ของช่องที่ 1



สัญญาณที่ใช้ควบคุมการเปิด-ปิด สวิทช์ของช่องที่ 2



สัญญาณที่ใช้ควบคุมการเปิด-ปิด สวิทช์ของช่องที่ 3

รูปที่ 3.1 แสดงการจัดเวลาของสัญญาณควบคุมสำหรับเครื่องส่ง 3 ช่องสัญญาณในระบบการรวมสัญญาณโดยการแบ่งเวลา

และ τ_g คือเวลาที่ใช้กันสัญญาณย่องย้างเคียงไม่ให้เข้ามารบกวน

เพราะฉะนั้น $\tau + \tau_g = \frac{125}{4} = 31.25$ µsec

ในที่นี้ กำหนดให้ $\tau = \tau_g$

ดังนั้นเวลาที่ใช้สุ่มตัวอย่างสัญญาณย่าวสาร จึงเป็น

$$\tau = \frac{125}{4\times2} = 15.625 \text{ µsec}$$

เมื่อพิจารณาถึงความถี่ของระบบ เวลาที่ใช้ในหนึ่งคาบจึงมีค่าเท่ากับ t โดยที่

$$t = \tau + \tau_g = 2\tau$$

ดังนั้นความถี่ของระบบ $f_g(t) = \frac{1}{t} = \frac{1}{31.25 \text{ µsec}}$

$$= 32 \text{ kHz}$$

ที่กล่าวมาแล้วข้างต้นในหัวข้อนี้ อาจสรุปได้ดังนี้

ก. ยบวนพัลส์มีความถี่ 32 kHz

ข. ความกว้างของพัลส์ที่ใช้ในการสุ่มสัญญาณตัวอย่างมีค่าเท่ากับ 15.625 µsec

ค. สัญญาณควบคุมใน 1 ช่องสัญญาณเกิดขึ้นที่เวลาห่างกัน 125 µsec

ง. สัญญาณควบคุมของช่องสัญญาณที่อยู่เคียงกันเกิดขึ้นด้วยเวลาต่างกัน 15.625 µsec

จ. สำหรับสัญญาณอินโครไนซ์ เราคิดเหมือนกับสัญญาณข่าวสาร 1 ช่อง แต่ต่างกันที่ช่วงความสูงของสัญญาณอินโครไนซ์มีระดับคงที่ และสูงกว่าค่าสูงสุดของขนาดความสูงของสัญญาณตัวอย่าง

3.3 การออกแบบเครื่องส่ง 3 ช่องสัญญาณในระบบการรวมสัญญาณโดยการแบ่งเวลา

การออกแบบเครื่องส่งแบ่งออกเป็น 4 ส่วนคือ

ก. การออกแบบหน่วยกำเนิดยบวนพัลส์ (Pulse Generating Unit)

ข. การออกแบบหน่วยสร้างสัญญาณควบคุม (Control Unit)

ค. การออกแบบวงจรสุ่มสัญญาณ (Sampling Circuit)

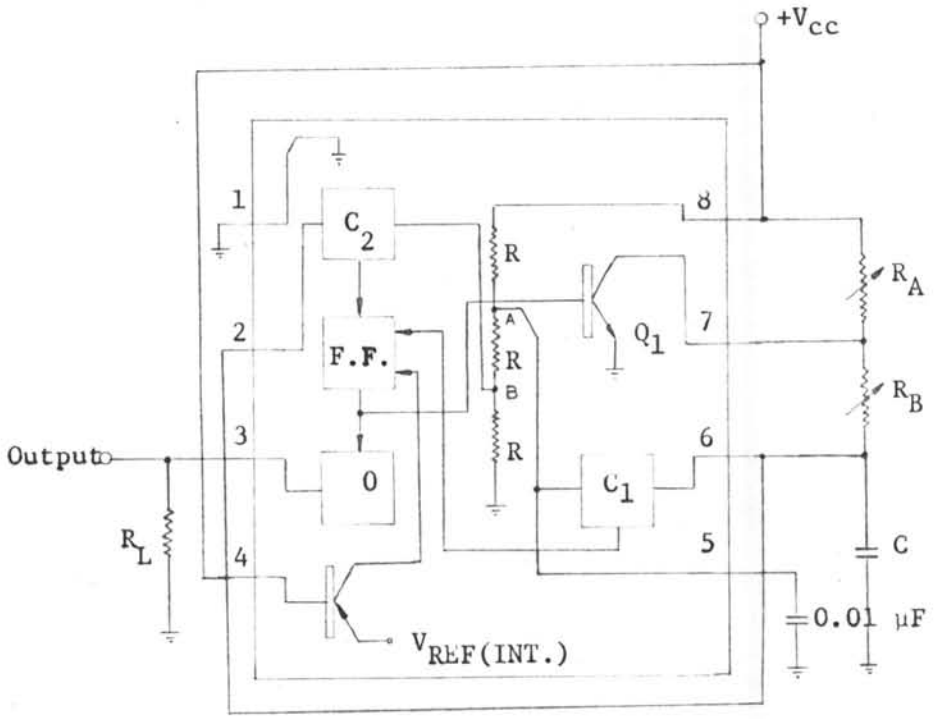
ง. การออกแบบวงจรเอ้าท์พุท บัฟเฟอร์ แอมปลิฟายเออร์ (Output Buffer Amplifier)

ก. การออกแบบหน่วยกำเนิดยบวนพัลส์

การออกแบบหน่วยนี้จำเป็นต้องคำนึงถึงรูปร่างของสัญญาณที่จะสร้างซึ่งต้องมีความเหมาะสมกับการทำงานของหน่วยสร้างสัญญาณควบคุมและวงจรสุ่มสัญญาณ วงจรรวม (Integrated Circuit, I.C.) ที่ใช้ในหน่วยสร้างสัญญาณควบคุมและวงจรสุ่มสัญญาณต้องการสัญญาณพัลส์รูปสี่เหลี่ยมผืนผ้า (Rectangular Pulse) เป็นสัญญาณกระตุ้นในการทำงาน ขนาดความสูงของสัญญาณพัลส์สี่เหลี่ยมผืนผ้าที่เหมาะสมอยู่ระหว่าง 7 ถึง 9 โวลท์ ความถี่ยองยบวนพัลส์ต้องสามารถปรับค่าได้ตั้งแต่ 10 kHz ถึง 100 kHz และที่ค่าความถี่หนึ่ง ๆ จะต้องมี

เสถียรภาพของความถี่ดีไม่เปลี่ยนแปลงได้ง่าย

ในวิทยานิพนธ์นี้ได้เลือกใช้วงจรรวม LM 555 เป็นตัวกำเนิดยบวนพัลส์ โดยให้ทำงานเป็นวงจร Astable Multivibrator ดังรูปที่ 3.2



C_1 = ตัวเปรียบเทียบที่ 1 (Comparator 1)

C_2 = ตัวเปรียบเทียบที่ 2 (Comparator 2)

F.F = ฟลิปฟลอป

0 = ภาคขยายแรงดันขาออก (Output stage)

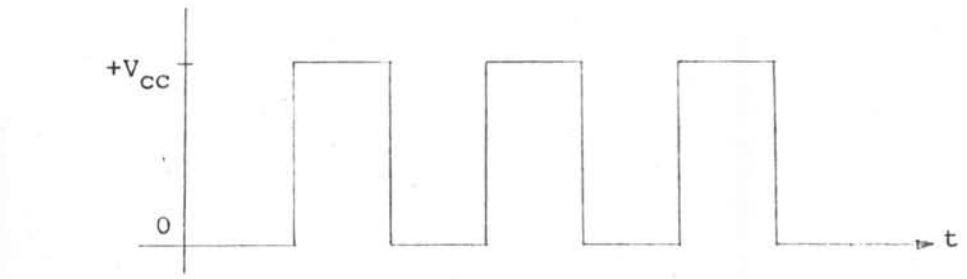
รูปที่ 3-2 วงจร Astable Multivibrator ที่ใช้วงจรรวม LM 555[6]

วงจรนี้จะให้แรงดันทางออกเป็นคลื่นรูปสี่เหลี่ยมผืนผ้าที่ขาที่ 3 คลื่นนี้สามารถปรับค่าความถี่ได้ด้วยการปรับค่า ความต้านทาน R_A, R_B หรือค่าตัวเก็บประจุ c ที่ต่ออยู่ภายนอกวงจรรวม ค่าความถี่ของคลื่นจะไม่ขึ้นอยู่กับวงจรภายในของวงจรรวมและค่าแรงดัน +Vcc (4.5 โวลท์ ถึง 16 โวลท์) ที่เปลี่ยนแปลงไป ดังนั้นถ้าเลือกค่าความต้านทาน R_A, R_B และค่าตัวเก็บประจุ C ที่มีเปอร์เซ่นต์คลาดเคลื่อนน้อย วงจรนี้จะให้แรงดันทางออกเป็นรูปสี่เหลี่ยมผืนผ้าที่มีค่าความถี่คงที่ดีมาก

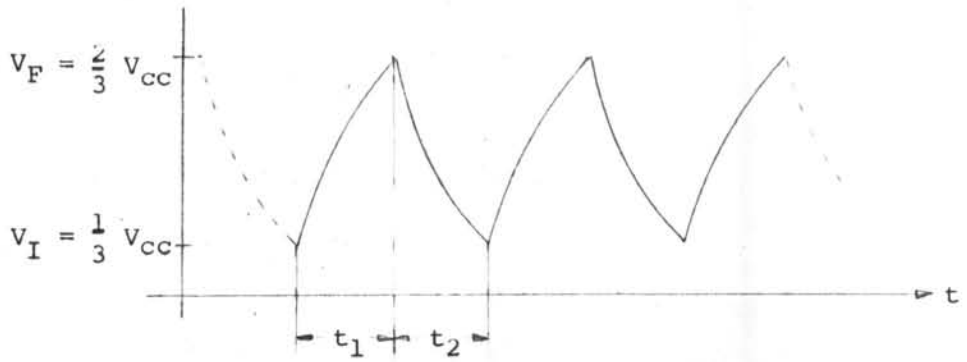
การทำงานของวงจร

เริ่มทำงานตัวเก็บประจุ C เก็บประจุ (Charge) ด้วยแรงดัน + Vcc ผ่านความต้านทาน R_A และ R_B ตัวเปรียบเทียบ (Comparator I) ทำหน้าที่เปรียบเทียบแรงดันที่ขา 6 กับแรงดันภายในวงจรรวมที่จุด A เมื่อแรงดันตกคล่อมตัวเก็บประจุ C มีค่าเริ่มมากกว่า + $\frac{2}{3}$ Vcc ตัวเปรียบเทียบที่ 1 จะส่งแรงดันไปให้ฟลิปฟลอบ (Flip-Flop) ทำให้ทรานซิสเตอร์ Q_1 ทำงาน ขาที่ 7 ของวงจรรวมจึงต่อลงดิน ตัวเก็บประจุ C เริ่มคายประจุผ่านความต้านทาน R_B ลงดิน แรงดันตกคล่อมตัวเก็บประจุ C จะมีค่าลดลงเรื่อย ๆ จนมีค่าเริ่มจะต่ำกว่าค่า + $\frac{1}{3}$ Vcc ตัวเปรียบเทียบที่ 2. จะส่งแรงดันไปให้ฟลิปฟลอบทำให้ทรานซิสเตอร์ Q_1 หยุดทำงาน ขาที่ 7 ของวงจรรวมจึงตัดขาดจากดิน ตัวเก็บประจุ C เริ่มเก็บประจุใหม่เป็นการทำงานครบ 1 รอบ และวงจรจะทำงานในรอบใหม่ต่อไปเรื่อย ๆ ตราบเท่าที่ยังมีแรงดัน + Vcc ป้อนอยู่

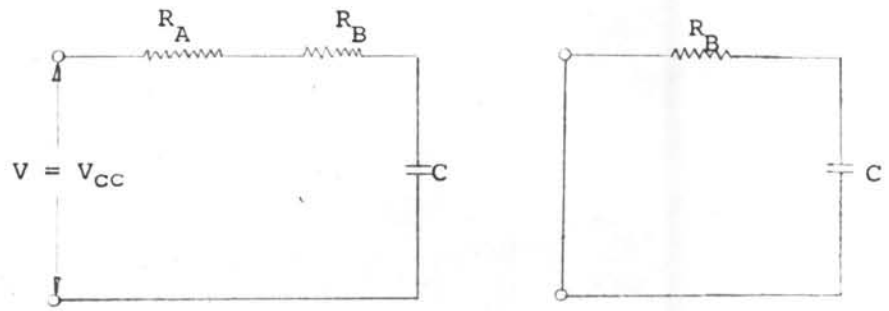
แรงดันที่ใช้ทำให้ทรานซิสเตอร์ทำงานและหยุดทำงานนี้ถูกขยายโดยภาคขยายแรงดันทางออกได้เป็นแรงดันรูปสี่เหลี่ยมผืนผ้ามีค่าเปลี่ยนแปลงอยู่ระหว่าง 0 กับ + Vcc ออกที่ขา 3 ของวงจรรวม ดังแสดงในรูปที่ 3.3



แรงดันทางออกที่ขา 3



แรงดันตกคล่อมตัวเก็บประจุ



วงจรสมมูลย์ขณะที่ C เก็บประจุ

วงจรสมมูลย์ขณะที่ C คายประจุ

รูปที่ 3.3 แสดงวงจรสมมูลย์และรูปร่างของคลื่นของวงจรรวม LM 555

สมการขณะที่ตัวเก็บประจุ c คายประจุ เป็นดังนี้

$$V_c = Ve^{-t/RC} \quad .... \quad (3\text{-}1)$$

โดยที่ V_c เป็นแรงดันตกคล่อมตัวเก็บประจุที่เวลา t

และ V เป็นแรงดันตกคล่อมตัวเก็บประจุที่เวลา t = 0

โดยการใช้สมการ (3-1) กับรูปที่ 3-3 เราสามารถเขียนได้ว่า

$$V_I = V_F e^{-t_2/R_B C} \quad .... \quad (3\text{-}2)$$

โดยที่ V_I เป็นแรงดันตกคล่อมตัวเก็บประจุขณะที่ตัวเก็บประจุเริ่มจะเก็บประจุในรอบใหม่ V_F เป็นแรงดันตกคล่อมตัวเก็บประจุขณะที่ตัวเก็บประจุเริ่มจะคายประจุ ค่า V_I และ V_F นี้เป็นค่าที่ Steady State Condition เราสามารถเขียนสมการแสดงความสัมพันธ์ระหว่าง V_F กับ V_I ได้เป็น

$$V_F = V-V_I \qquad \ldots. (3-3)$$

แทนค่าสมการ (3-3) ในสมการ (3-2) จะได้

$$V_I = (V-V_I)e^{-t_2/R_BC} \qquad \ldots.. (3-4)$$

ค่า V_I นี้เป็นค่าแรงดันตกคล่อมตัวเก็บประจุ C ขณะที่ตัวเก็บประจุเริ่มจะเก็บประจุในรอบใหม่ ซึ่งมีค่าเท่ากับ $\frac{1}{3}$ Vcc แทนค่า $V_I = \frac{1}{3}$ Vcc ลงในสมการ (3-4) แล้วคำนวณหาค่า t_2 ได้ดังนี้

$$t_2 = 0.693\ R_BC \qquad \ldots. (3-5)$$

ความสัมพันธ์ระหว่าง V_F และ V_I ขณะที่ตัวเก็บประจุ C เก็บประจุสามารถเขียนได้เป็น[7]

$$V_F = V-(V-V_I)e^{-t_1/(R_A+R_B)C} \qquad \ldots. (3-6)$$

ค่า V_F นี้เป็นค่าแรงดันตกคล่อมตัวเก็บประจุ C ขณะที่ตัวเก็บประจุเริ่มจะคายประจุ ซึ่งมีค่าเท่ากับ $\frac{2}{3}$ Vce แทนค่า V_I และ V_F ลงในสมการ (3-6) แล้วคำนวณหาค่า t_1 ได้ดังนี้

$$t_1 = 0.693\ (R_A+R_B)C \qquad \ldots. (3-7)$$

ความถี่ของคลื่นรูปสี่เหลี่ยมผืนผ้าที่สร้างขึ้นจากวงจรนี้ คือ

$$f = \frac{1}{t_1 + t_2}$$

$$= \frac{1}{0.693(R_A+2R_B)C}\ \text{Hz.} \qquad \ldots. (3-8)$$

จากสมการ (3-8) จะเห็นได้ว่า ค่าความถี่ของคลื่นรูปสี่เหลี่ยมผืนผ้าที่สร้างขึ้นจากวงจรนี้จะไม่ขึ้นอยู่กับค่าแรงดัน + Vcc เลย

ในการทดลองนี้ใช้ค่าตัวเก็บประจุ C = 0.01 µF ค่า R_A , R_B ใช้เป็นตัวต้านทานที่สามารถปรับค่าได้ตั้งแต่ 0 ถึง 5 kΩ นำค่า C, R_A และ R_B นี้ แทนลงในสมการ (3-8) จะได้ขอบเขตของความถี่ที่หน่วยกำเนิดชีพจรนี้สามารถสร้างได้ ซึ่งมีค่าอยู่ระหว่าง 9.62 kHz ถึง 100 kHz สำหรับค่าความถี่สูงสุดนี้จะถูกจำกัดด้วยค่าคงที่ของวงจรอันเนื่องมาจาก Stray Capacitance และ Internal Resistance

ค่าความถี่ที่หน่วยกำเนิดสัญญาณนี้สร้างได้จึงเพียงพอสำหรับการทดลองนี้

ข. การออกแบบหน่วยสร้างสัญญาณควบคุม

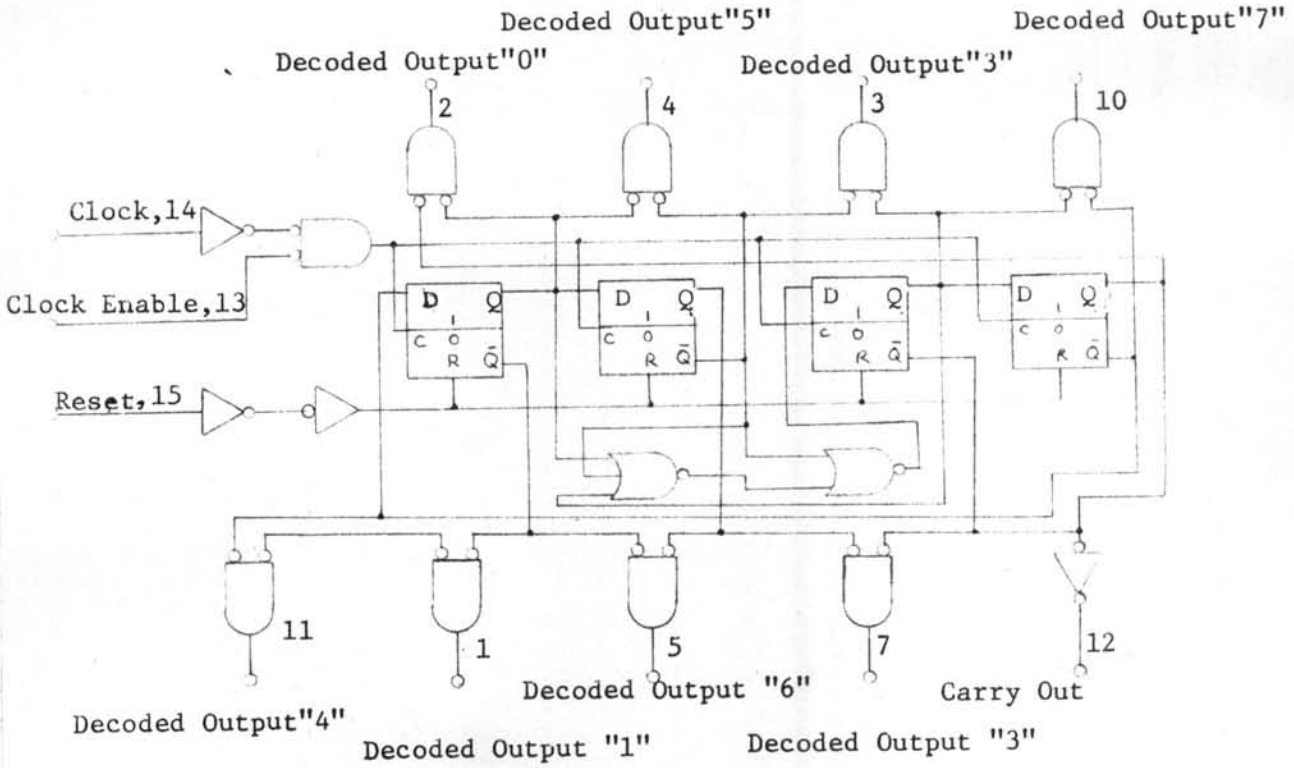
หน่วยสร้างสัญญาณควบคุมนี้รับชีพจร (ซึ่งเรียกว่า คลอคพัลส์, Clock Pulse) จากหน่วยกำเนิดชีพจร มาทำให้เป็นสัญญาณควบคุม สัญญาณควบคุมที่สร้างได้จะมีแรงดันเปลี่ยนแปลงอยู่ระหว่าง 0 ถึง + 9 โวลท์ สัญญาณควบคุมนี้มีอยู่ 4 ชุด พัลส์ของสัญญาณควบคุมที่อยู่ในชุดข้างเคียงกันจะเกิดขึ้นที่เวลาห่างกัน 15.625 µsec และพัลส์ของสัญญาณควบคุมชุดเดียวกันจะเกิดขึ้นที่เวลาห่างกัน 125 µsec เวลาที่ใช้ในการสุ่มตัวอย่างสัญญาณย่านสาร (τ) จะเป็นเวลาที่สัญญาณควบคุมมีค่าแรงดันเท่ากับ 9 โวลท์ ค่า τ นี้มีค่าเท่ากับ 15.625 µsec

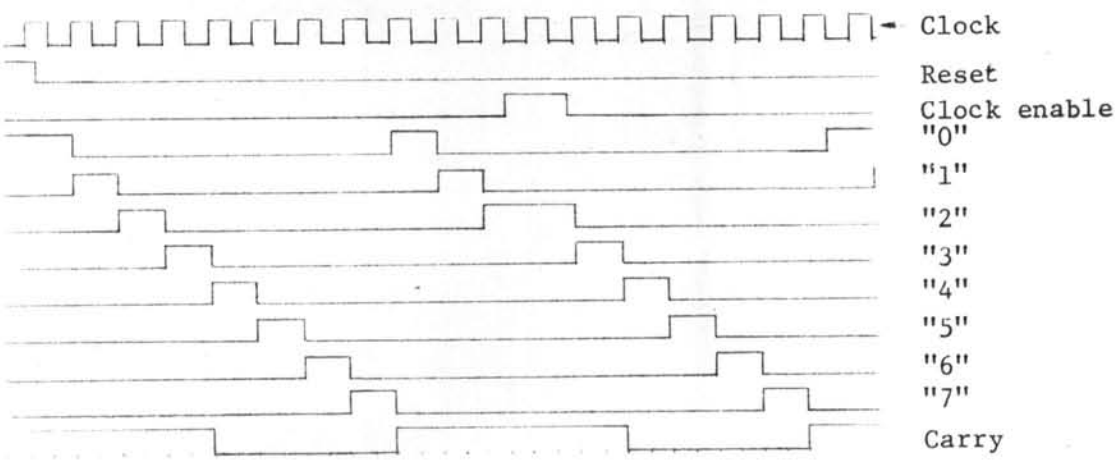
ในวิทยานิพนธ์นี้ หน่วยสร้างสัญญาณควบคุมประกอบด้วยวงจรรวม 3 ตัว ทำงานร่วมกัน วงจรรวมทั้งสามตัวนี้เป็นวงจรรวมชนิด CMOS (Complementary Metal Oxide Semiconductor Integrated Circuit) วงจรรวม 3 ตัวที่ใช้ได้แก่ วงจรรวม CD 4022 B , CD 4009 C และCD 4011 C

CD 4022B : วงจรรวมนี้เป็นวงจร 4 Stage Divided-by-8 Johnson Counter With 8 Decoded Outputs and Carry Out Bit[9] วงจรรวมนี้จะทำงานในขณะที่สัญญาณคลอคพัลส์เปลี่ยนสถานะจากศูนย์ไปเป็นบวก และให้สัญญาณออกที่ขา Decoded Output "0" ถึง

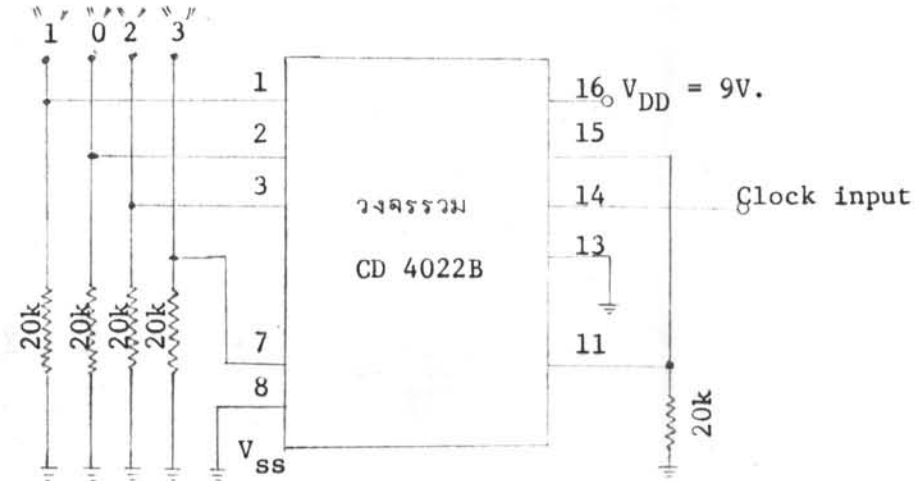
"7" ตามจำนวนลูกคลื่นของคลอคพัลส์ที่ผ่านเข้ามาที่ขา Clock ดังแสดงในรูปที่ 3.4 และรูปที่ 3.5

รูปที่ 3.4 แสดง Logic Diagram ของวงจรรวม CD 4002 B

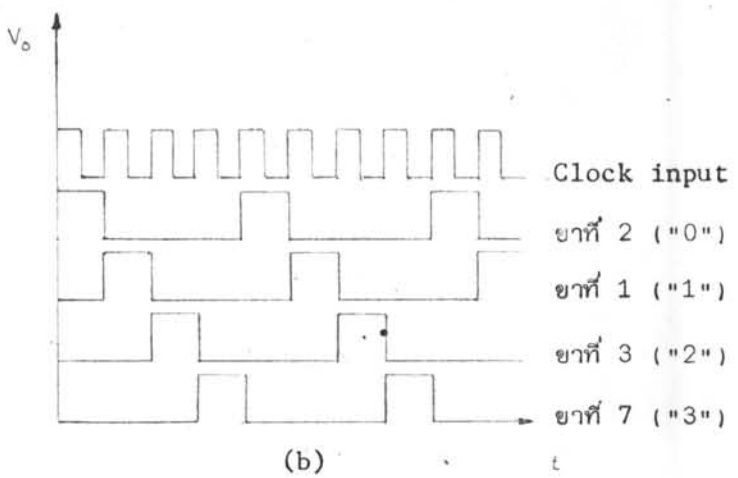




รูปที่ 3.5 แสดงสัญญาณขาออกที่จุดต่าง ๆ ของวงจรรวม CD 4022 B



(a)



(b)

รูปที่ 3.6 (a) แสดงวงจรของ CD 4022B ที่ใช้งาน

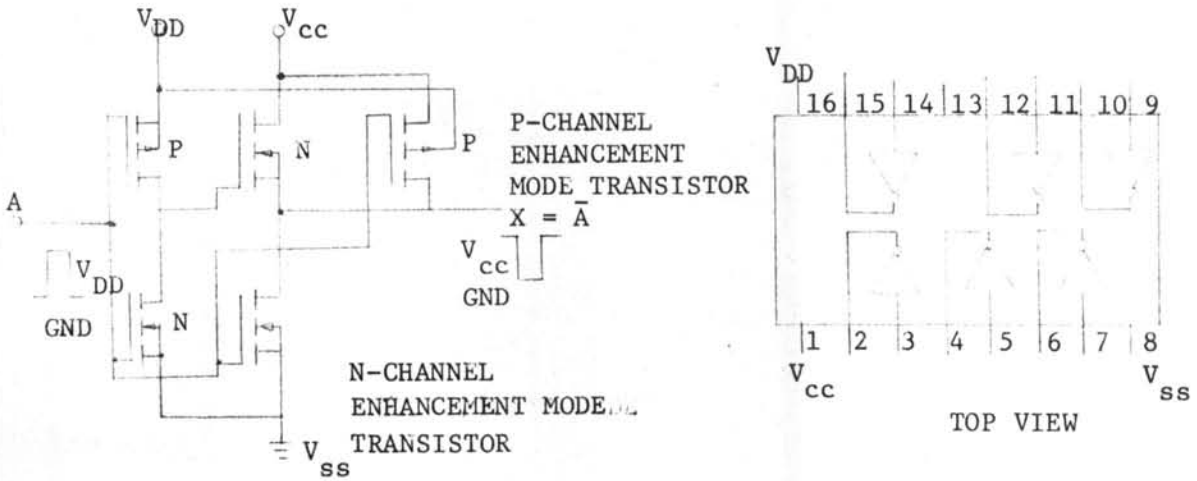
(b) แสดงเอ้าพุทที่จุดต่าง ๆ ของวงจรในรูป (a)

ถ้ามีแรงดันบวกเข้าที่ขารีเซ็ท (Reset) และที่ขาคลอคเอ็นเอเบิล (Clock enable) มีแรงดันเป็นศูนย์เมื่อใด วงจรรวมจะรีเซ็ทตัวเองโดยที่ขา "0" จะเปลี่ยนจากสถานะเดิมเมื่อคลอคพัลส์เปลี่ยนจากแรงดันศูนย์ไปเป็นพวก และเริ่มต้นทำงานในรอบใหม่

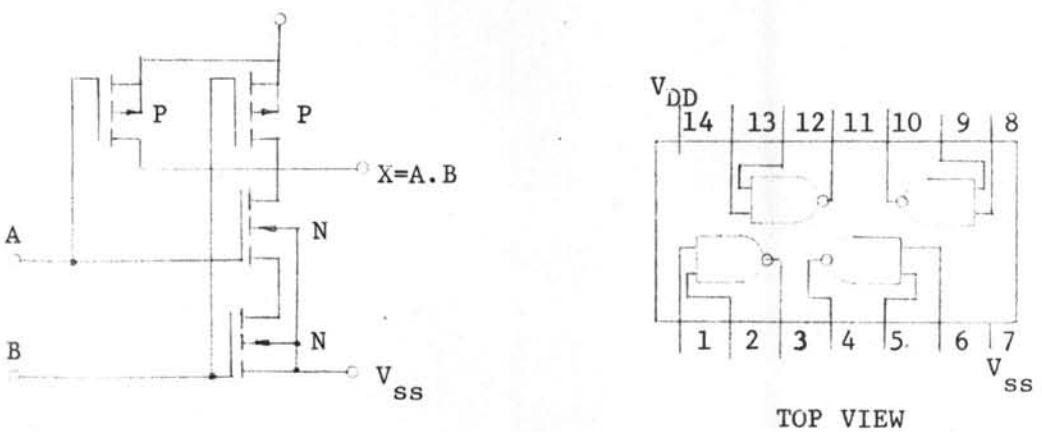
การทำงานในรอบหนึ่งเป็นดังนี้คือ เมื่อมีสัญญาณคลอคพัลส์ป้อนให้กับขาคลอค (14) ถ้าแรงดันที่ขารีเซ็ท (15) และขาคลอคเอ็นเอเบิล (13) เป็นศูนย์ สัญญาณดีโคทเอ้าพุท "0" ซึ่งได้จากขา 2 ของวงจรรวมจะมีสถานะเป็น 1 (เป็นค่าแรงดันบวกค่าหนึ่งขึ้นอยู่กับค่าแรงดันที่ป้อนให้กับขา V_{DD} และ V_{SS}) เมื่อคลื่นลูกแรกในสัญญาณคลอคพัลส์ผ่านเข้ามา 1 ลูกคลื่น และจะมีสถานะเป็นศูนย์เมื่อคลื่นลูกที่ 2 ในสัญญาณคลอคพัลส์เริ่มเข้ามา ในขณะเดียวกันนี้สัญญาณดีโคท-เอ้าพุท "1" ซึ่งได้จากขาที่ 1 ของวงจรรวมจะมีสถานะเป็น 1 และจะเป็นศูนย์เมื่อมีคลื่นลูกที่ 3 เริ่มเข้ามาซึ่งในขณะเดียวกันนี้สัญญาณดีโคทเอ้าพุท "2" ที่ได้จากขาที่ 3 ของวงจรรวมจะมีสถานะเป็น 1 และจะมีสถานะเป็นศูนย์เมื่อคลื่นลูกที่ 4 เริ่มเข้ามา สัญญาณดีโคทเอ้าพุท "0" ถึง "7" จะผลัดกันมีค่าเป็น 1 ตามจำนวนลูกคลื่นที่ผ่านเข้ามาที่ขา Clock จนครบ 8 ลูกคลื่นแล้วขาดีโคท-เอ้าพุท "0" จะเริ่มเป็น 1 ใหม่ เมื่อมีคลื่นลูกที่ 9 เริ่มเข้ามา วงจรรวมนี้จะทำงานเป็นรอบเช่นนี้เรื่อยไป ถ้ามีแรงดันบวกเข้าที่ขาคลอดเอ็นเอเบิลและที่ขารีเซ็ทเป็นศูนย์เมื่อใดจะทำให้แรงดันขาออกที่ขาดีโคทเอ้าพุทซึ่งมีสถานะเป็น 1 อยู่คงสถานะเป็นหนึ่งต่อไปจนกระทั่งแรงดันที่ขาคลอคเอ็นเอเบิลมีค่าเป็นศูนย์ ในขณะนี้ถ้ามีคลื่นลูกใหม่เข้ามาที่ขา Clock แรงดันที่ขาดีโคทเอ้าพุทที่มีสถานะเป็น 1 จะเปลี่ยนเป็นศูนย์ ในขณะเดียวกันแรงดันที่ขาดีโคทเอ้าพุทขาต่อไปจะมีสถานะเป็น 1 วงจรรวมนี้จะทำงานต่อไปจนครบรอบ

ในวิทยานิพนธ์นี้ต้องการให้วงจรทำงานเพียงครั้งรอบคือให้นับลูกคลื่นเพียง 4 ลูก แล้วให้เริ่มต้นรอบใหม่เมื่อคลื่นลูกที่ 5 เริ่มเข้ามาที่ขา Clock เราสามารถใช้วงจรรวม CD 4022 B นี้ทำงานได้โดยนำแรงดันที่ออกจากขาดีโคทเอ้าพุท "4" ไปป้อนเข้าที่ขารีเซ็ท และต่อขาคลอคเอ็นเอเบิลลงดิน ดังแสดงในรูปที่ 3.6 เมื่อคลื่นลูกที่ 5 ผ่านเข้ามาที่ขา Clock แรงดันที่ขาดีโคทเอ้าพุท "0" จะเปลี่ยนสถานะเป็น 1 ที่เป็นเช่นนี้เพราะมีแรงดันจากขาดีโคท-เอ้าพุท "4" ไปรีเซ็ททำให้ขา "0" เปลี่ยนสถานะเป็น 1 ตามต้องการ

CD 4009 C : วงจรรวมนี้ประกอบด้วยอินเวอร์เตอร์ (Inverter) 6 ตัว รวมอยู่ในวงจรรวมเดียวกัน ดังแสดงในรูปที่ 3.7 อินเวอร์เตอร์แต่ละตัวทำหน้าที่กลับเฟสของสัญญาณที่เข้ามาให้ต่างไปจากเดิม 180 องศา สัญญาณเอาท์พุทที่ได้รับมีค่าแรงดันเปลี่ยนแปลงอยู่ระหว่าง 0 กับ + V_{cc} และเราสามารถเลือกค่าแรงดันเอาท์พุทได้โดยการปรับค่าแรงดัน + V_{cc}



รูปที่ 3.7 แสดงวงจรภายในวงจรรวมเบอร์ 400 9C



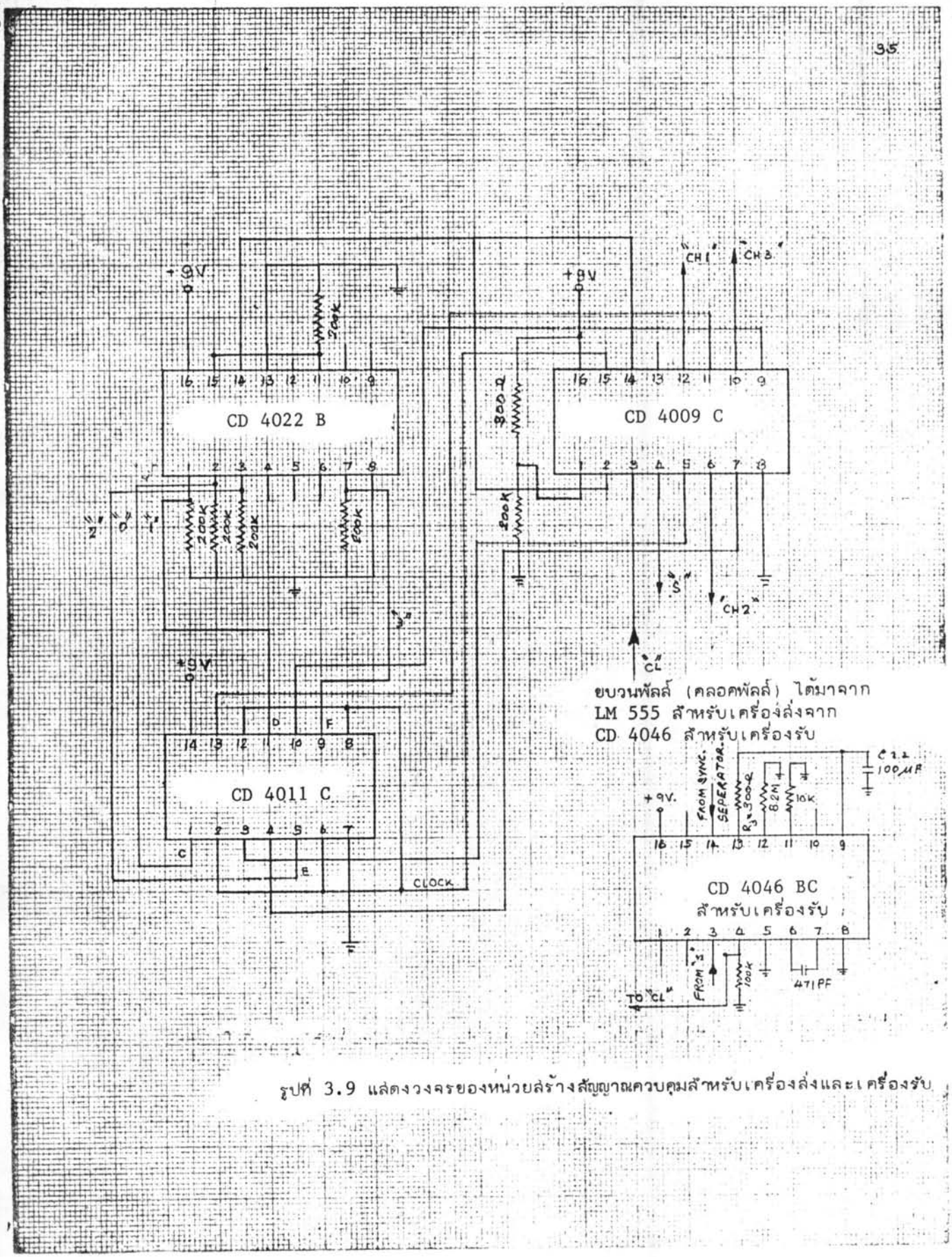
รูปที่ 3.8 แสดงวงจรภายในวงจรรวมเบอร์ CD 4011C

CD 4011 C : วงจรรวมนี้ภายในประกอบด้วย 2 INPUT NAND GATE 4 ตัวอยู่ในวงจรรวมเดียวกันดังแสดงในรูปที่ 3.8 NAND GATE แต่ละตัวทำงานเมื่อมีแรงดันบวก 5 ถึง 9 โวลท์เข้าที่ขา A และ B แรงดันออกที่จุด X จะมีค่าเท่ากับ V_{ss} ถ้าต่อ V_{ss} ลงดิน X จะมีค่าเป็นศูนย์ แต่ถ้าแรงดันเข้าที่ขา A และ B ตัวใดตัวหนึ่งหรือทั้งสองตัวเป็นศูนย์ แรงดันออกที่จุด X จะมีค่าเท่ากับ + V_{DD}

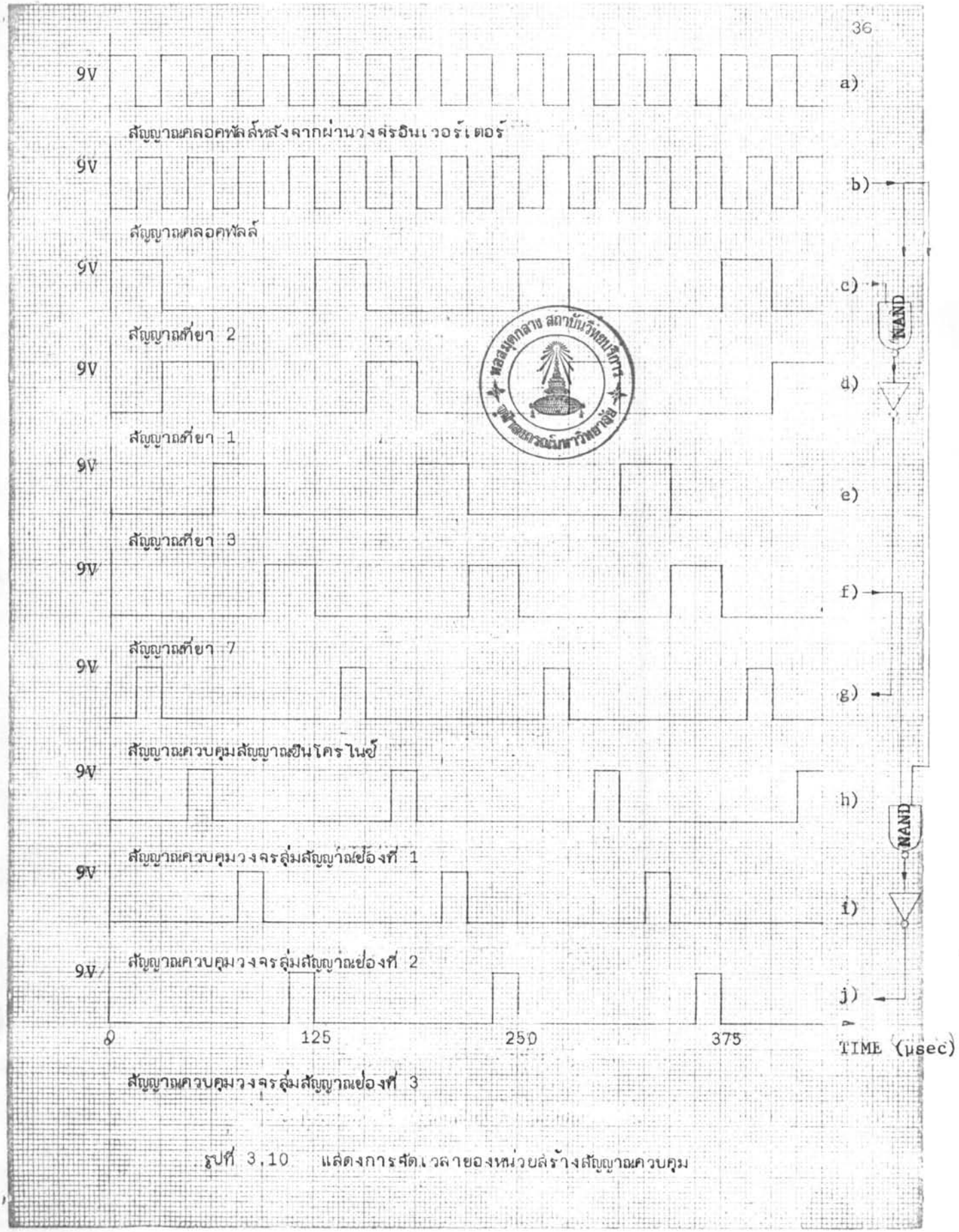
โดยการต่อให้วงจรรวมทั้งสามตัวคือ CD 4022 B , CD 4009 C และ CD 4011 C ทำงานร่วมกันดังแสดงในรูปที่ 3-9 ได้เป็นหน่วยสร้างสัญญาณควบคุมที่สามารถให้สัญญาณควบคุมได้ตามความต้องการดังแสดงในรูปที่ 3-10

การทำงานของวงจรสร้างสัญญาณควบคุม

โดยการนำสัญญาณคลอคพัลส์ดังแสดงในรูปที่ 3-10b ซึ่งได้จากหน่วยกำเนิดขบวนพัลส์ผ่านวงจรอินเวอร์เตอร์ (CD 4009 C) จะได้แรงดันเอ้าพุทเป็นสัญญาณคลอคพัลส์กลับเฟสไปจากเดิม 180 องศา ดังแสดงในรูปที่ 3-10a เมื่อนำสัญญาณคลอคพัลส์ที่กลับเฟสแล้วนี้ป้อนเข้าที่ขา 14 ของวงจรรวม CD 4022 B วงจรรวมนี้จะให้แรงดันเอ้าพุทที่ขา 2, 1, 3 และ 7 ที่มีรูปลักษณะดังแสดงในรูปที่ 3-10c, d, e และ f ตามลำดับ นำสัญญาณเอ้าพุทที่ได้รับนี้ไปป้อนเข้าที่ขาใดขาหนึ่งของวงจรรวม NAND GATE (CD 4011 C) แต่ละตัว ในขณะเดียวกันที่อีกขาหนึ่งของวงจร NAND GATE แต่ละตัวจะถูกป้อนด้วยสัญญาณคลอคพัลส์ เมื่อนำแรงดันเอ้าพุทของ NAND GATE แต่ละตัวไปผ่านวงจรอินเวอร์เตอร์ จะได้สัญญาณเอ้าพุทของอินเวอร์เตอร์ตามรูปที่ 3-10g, h, i และ j ซึ่งเป็นสัญญาณควบคุมตามต้องการ



รูปที่ 3.9 แสดงวงจรของหน่วยสร้างสัญญาณควบคุมสำหรับเครื่องส่งและเครื่องรับ

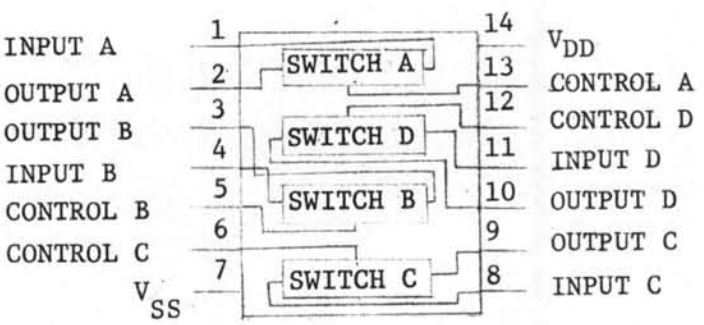


รูปที่ 3.10 แสดงการจัดเวลาของหน่วยสร้างสัญญาณควบคุม

ค. วงจรสุ่มสัญญาณ (Sampling Circuit)

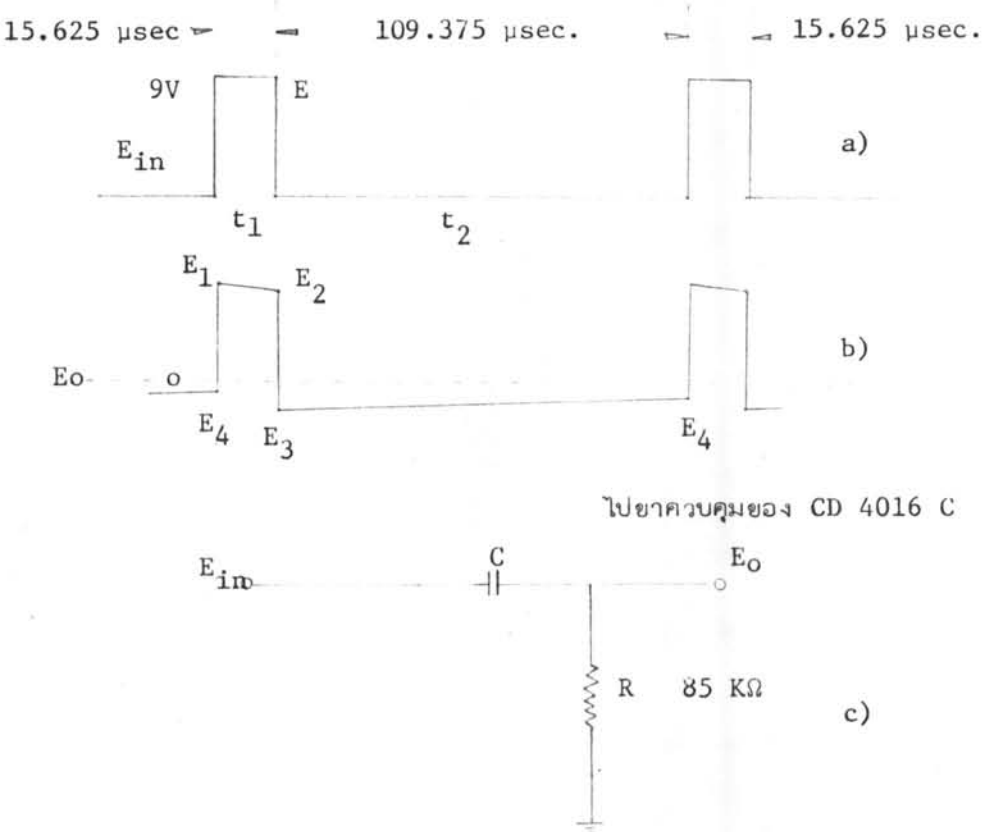
วงจรสุ่มสัญญาณที่จะนำมาใช้ในวิทยานิพนธ์นี้ต้องมีความกว้างของย่านความถี่มากพอให้ความถี่ตั้งแต่ 300-3400 Hz ผ่านได้ลดวก ความต้านทานของวงจรสุ่มสัญญาณในขณะที่ยอมให้สัญญาณข่าวสารผ่านออกไปมีค่าน้อย และค่าความต้านทานนี้จะมีค่ามากในขณะที่ไม่ยอมให้สัญญาณผ่าน วงจรสุ่มสัญญาณนี้สามารถให้สัญญาณข่าวสารซึ่งมีขนาดแรงดันเปลี่ยนแปลงอยู่ระหว่าง + 5 โวลท์ถึง - 5 โวลท์ ผ่านได้โดยสะดวก

ในวิทยานิพนธ์นี้เลือกใช้วงจรรวม CD 4016 C เป็นวงจรสุ่มสัญญาณ วงจรรวมนี้เป็นแอนนาลอกสวิทช์ (Analog Switch) 4 ตัวอยู่ในวงจรรวมเดียวกัน ดังแสดงเอาไว้ในรูปที่ 3-11 แอนนาลอกสวิทช์แต่ละตัวอาศัยหลักการทำงานร่วมกันระหว่าง P-Channel กับ N-Channel ค่าความต้านทานของสวิทช์นี้จึงมีค่ามาก เมื่อสวิทช์ไม่นำกระแสค่าความต้านทานมีค่ามากกว่า 80 MΩ ในขณะที่สวิทช์นำกระแสค่าความต้านทานมีค่าประมาณ 300 Ω แอนนาลอกสวิทช์นี้ยอมให้สัญญาณที่มีค่าแรงดัน ± 7.5 โวลท์ และยอมให้สัญญาณความถี่สูงถึง 10 MHz ผ่านได้สะดวก การใช้วงจรรวม CD 4016 C จำเป็นต้องให้แรงดันไบอัสลบมีค่าประมาณ - 2 โวลท์ที่ขาควบคุมเพื่อ ให้สวิทช์ปิด (OFF) ตลอดเวลา สวิทช์จะเปิด (ON) เมื่อมีแรงดันควบคุมมาทำให้แรงดันที่ขาควบคุมมีค่าเป็นบวก สัญญาณข่าวสารจะผ่านแอนนาลอกสวิทช์ไปได้ในช่วงเวลาที่แรงดันที่ขาควบคุมมีค่าเป็นบวกเท่านั้น การให้แรงดันควบคุมกับขาควบคุมของแอนนาลอกสวิทช์นั้นใช้แบบตัวเก็บประจุเชื่อมโยง (Capacitive Coupling) ทั้งนี้เพื่อป้องกันมิให้แรงดันไบอัสไปกระทบกระเทือนการทำงานของหน่วยสร้างสัญญาณควบคุม



รูปที่ 3.11 แสดงรูปด้านบนของวงจรรวม CD 4016 C

การหาค่าตัวเก็บประจุเชื่อมโยง (Coupling Capacitor)



วงจรสมมูลย์แสดงการเชื่อมโยงด้วยตัวเก็บประจุ

รูปที่312 เป็นรูปเพื่อใช้ประกอบในการหาค่าตัวเก็บประจุเชื่อมโยง

จากรูปที่ 3-12 เราสามารถเขียนสมการแสดงความสัมพันธ์ของแรงดันได้ดังต่อไปนี้[10]

$$E_1 = E+E_4 \ldots\ldots \quad (3\text{-}9)$$

$$E_2 = (E+E_4)\, e^{-t_1/RC} \ldots\ldots \quad (3\text{-}10)$$

$$E_3 = E_2+E \ldots\ldots \quad (3\text{-}11)$$

$$E_4 = (E_2+E)\, e^{-t_2/RC} \ldots\ldots \quad (3\text{-}12)$$

วงจรรวม CD 4016 C จะทำงานมีประสิทธิภาพสูง ถูกต้องเที่ยงตรงเมื่อแรงดันควบคุมที่มายังขาควบคุมเป็นพัลส์รูปสี่เหลี่ยมผืนผ้า ในที่นี้เราจึงจำกัดให้แรงดัน E_2 มีค่ามากกว่า 95% ของแรงดัน E_1

แทนค่า $E_2 = \frac{95}{100} E_1$, $t_1 = 15.625\times10^{-6}$sec. และค่า R = 85 KΩ ลงในสมการที่ (3-10) แล้วคำนวณหาค่าตัวเก็บประจุเชื่อมโยง (C) มีค่ามากกว่า 3583.7 PF. ในการทดลองนี้ใช้ค่า C = 4700 PF

แทนค่า C = 4700 PF, R = 85 KΩ, E = 9 โวลท์ , $t_1 = 15.625\times10^{-6}$sec. $t_2 = 109.375\times10^{-6}$sec. ลงในสมการ (3-9), (3-10), (3-11), (3-12) สามารถคำนวณหาค่าแรงดันได้ดังต่อไปนี้

E_2 = 7.75 โวลท์ , E_4 = -0.95 โวลท์

E_1 = 8.05 โวลท์ , E_3 = -1.25 โวลท์

$$E_2 = \frac{7.75}{8.05} \times 100\% \text{ ของ } E_1$$

$$E_2 = 96\% \quad E_1$$

ค่าแรงดัน E_2 เท่ากับ 96% ของแรงดัน E_1 ซึ่งเป็นค่าที่ตรงกับความต้องการ ที่ขาควบคุมมีแรงดันไบอัสอยู่ซึ่งมีค่าประมาณลบ 2.14 โวลท์ ดังนั้นแรงดันที่ขาควบคุมที่แท้จริงจึงมีค่าดังนี้

E_2 = 7.75-2.14 = 5.61 โวลท์

E_4 = -0.95-2.14 = -3.09 โวลท์

E_1 = 8.05-2.14 = 5.91 โวลท์

E_3 = -1.25-2.14 = -3.09 โวลท์

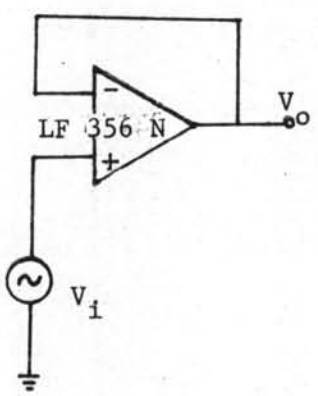
รูปร่างลักษณะของแรงดันควบคุมที่แท้จริงจึงคล้ายกับรูปที่ 3-12b แอนนาลอกสวิทช์ (CD 4016 C) จะยอมให้สัญญาณผ่านจากขั้วทางเข้าไปยังขั้วทางออกในช่วงเวลา t_1=15.625

μsec. เท่านั้น เพราะในช่วงนี้แรงดัน E_1 และ E_2 มีค่าเป็นบวก

ถ้าจัดเวลาของสัญญาณควบคุมที่ป้อนให้กับขาควบคุมของแอนนาลอกสวิทช์ทั้ง 4 ตัว ให้มีช่วงเวลาต่างกันเท่ากับ 15.625 μsec. แล้วป้อนสัญญาณข่าวสาร 3 สัญญาณเข้าทางขั้วทางเข้าของแอนนาลอกสวิทช์แต่ละตัว แอนนาลอกสวิทช์ตัวที่เหลือป้อนแรงดันไฟตรง 6 โวลท์ นำแรงดันที่ได้จากขั้วทางออกของแอนนาลอกสวิทช์แต่ละตัวมารวมกันจะได้เป็นสัญญาณ P.A.M. Time Division Multiplexing ซึ่งมีสัญญาณซินโครไนซ์เป็นแรงดันไฟตรงมีขนาดความสูงเท่ากับ 6 โวลท์

จ. วงจรเอ้าท์พุท บัฟเฟอร์ แอมปลิฟายเออร์ (Output Buffer Amplifier)

เพื่อมิให้สายส่งมีผลกระทบกระเทือนต่อเครื่องส่งในที่นี้จึงเพิ่มวงจรเอ้าท์พุท บัฟเฟอร์ แอมปลิฟายเออร์ขึ้นอีกชุดหนึ่ง โดยใช้วงจรรวม LF 356 N (วงจรรวมเบอร์นี้เป็น Monolithic JFET Input Operational Amplifier) โดยการต่อวงจรให้ทำงานเป็นวงจร Voltage follower ดังรูปที่ 3-13



รูปที่ 3-13 แสดงการต่อวงจรรวม LF 356 N ให้ทำงานเป็นวงจร Voltage follower

การทำงานของวงจรในรูปที่ 3-13 นี้เข้าใกล้ Ideal Voltage Follower มาก[11] สัญญาณทางออกจะมีลักษณะคล้อยตามสัญญาณทางเข้าตลอดเวลาดังนี้ $V_o \simeq V_i$ การใช้ JFET Input Operational Amplifier จึงทำให้ Input Impedance ของวงจรนี้สูงมาก ดังนั้นผลกระทบจากสายสั่งที่มีถึงเครื่องสั่งจึงมีค่าน้อยมาก

3.4 การออกแบบเครื่องรับ 3 ช่องสัญญาณในระบบการรวมสัญญาณโดยการแบ่งเวลา

การออกแบบเครื่องรับแบ่งออกเป็น 4 ส่วนคือ

ก. การออกแบบวงจรแยกสัญญาณซินโครไนซ์

ข. การออกแบบหน่วยสร้างสัญญาณควบคุม

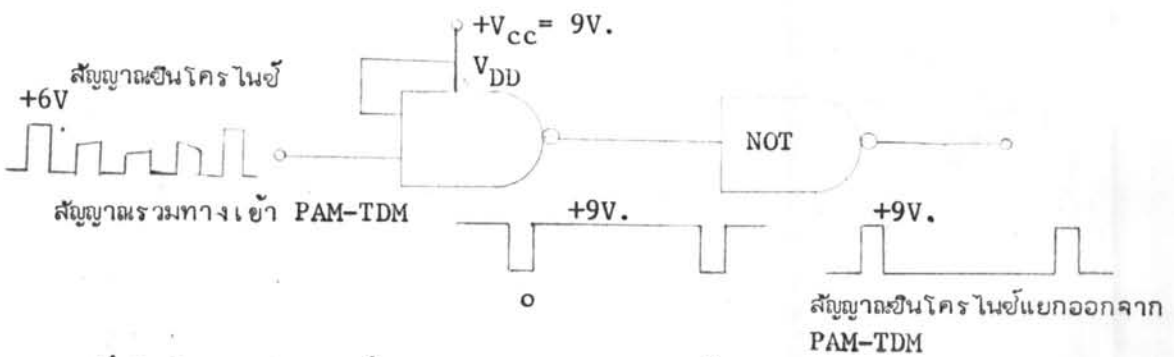
ค. การออกแบบวงจรแยกสัญญาณ

ง. การออกแบบวงจรผ่านย่านความถี่ต่ำ 0-3.4 KHz

ก. การออกแบบวงจรแยกสัญญาณซินโครไนซ์

วงจรแยกสัญญาณซินโครไนซ์ที่สร้างขึ้นนี้ต้องสามารถแยกสัญญาณซินโครไนซ์ที่ส่งร่วมมากับตัวอย่างของสัญญาณข่าวสาร ซึ่งอยู่ในรูปของ PAM-TDM (Pulse Amplitude Modulation Time Division Multiplexing) ที่มาถึงเครื่องรับได้ และสัญญาณซินโครไนซ์ที่แยกออกนั้นจะต้องมีรูปร่างลักษณะเหมือนกับสัญญาณซินโครไนซ์ที่ส่งมา

ในวิทยานิพนธ์นี้เราใช้วงจรรวม CD 4011 C ซึ่งภายในประกอบด้วย 2 INPUT NAND GATE 4 ตัวอยู่ในวงจรรวมเดียวกัน โดยต่อวงจรให้ทำงานตามรูปที่ 3-14



รูปที่ 3-14 แสดงการต่อวงจรแยกสัญญาณซินโครไนซ์

การทำงานของวงจรแยกสัญญาณซินโครไนซ์

ในการส่งสัญญาณเรากำหนดให้ตัวอย่างของสัญญาณข่าวสารมีขนาดความสูงสูงสุดน้อยกว่าสัญญาณซินโครไนซ์ประมาณ 1 โวลท์ ดังนั้นในช่วงเวลาที่ตัวอย่างของสัญญาณข่าวสารผ่านเข้ามา สัญญาณทางออกของ NAND GATE ตัวแรกจึงมีค่า 9 โวลท์ และ ในช่วงเวลาที่สัญญาณซินโครไนซ์ซึ่งมีขนาดความสูงประมาณ 6 โวลท์ ผ่านเข้ามา NAND GATE ตัวแรกจะให้สัญญาณทางออกมีค่าเป็น 0 โวลท์ เมื่อนำสัญญาณทางออกนี้ไปผ่านวงจรอินเวอร์เตอร์ วงจรอินเวอร์เตอร์จะทำหน้าที่กลับเฟสของสัญญาณที่เข้ามาให้ต่างไปจากเดิม 180 องศา ดังนั้นสัญญาณทางออกจากวงจรอินเวอร์เตอร์จึงเป็นสัญญาณซินโครไนซ์ที่แยกออกจากสัญญาณรวมตามต้องการ

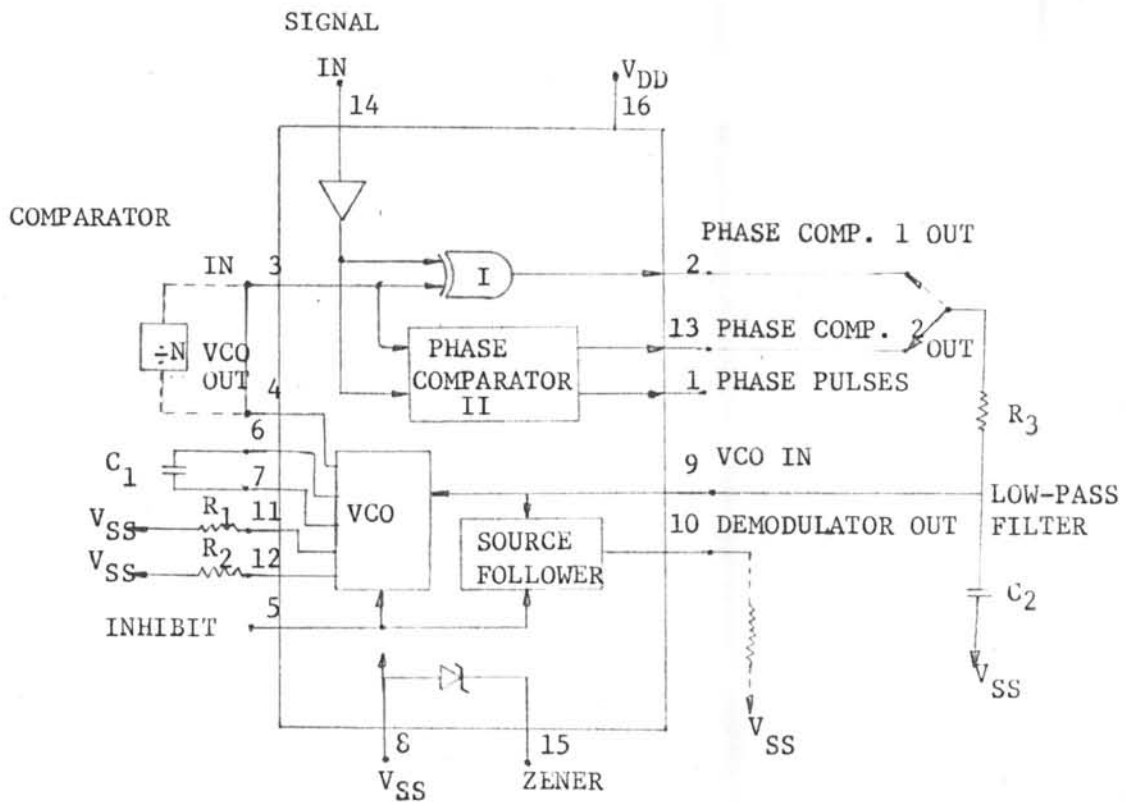
ข. หน่วยสร้างสัญญาณควบคุม

หน่วยสร้างสัญญาณควบคุมนี้รับพัลส์ซินโครไนซ์จากวงจรแยกสัญญาณซินโครไนซ์นำมาสร้างเป็นสัญญาณควบคุม สัญญาณควบคุมที่สร้างได้นี้มีลักษณะเป็นพัลส์รูปสี่เหลี่ยมผืนผ้า มีแรงดันเปลี่ยนแปลงอยู่ระหว่าง 0 ถึง 9 โวลท์ สัญญาณควบคุมนี้มีอยู่ 4 ชุด พัลส์ของสัญญาณควบคุมที่อยู่ในชุดใกล้เคียงกันจะเกิดขึ้นที่เวลาห่างกัน 15.625 μsec. พัลส์ของสัญญาณควบคุมในชุดเดียวกันจะเกิดขึ้นที่เวลาห่างกัน 125 μsec. เพื่อให้การทำงานของเครื่องส่งและเครื่องรับเป็นจังหวะสัมพันธ์กันในที่นี้ใช้สัญญาณควบคุมที่สร้างขึ้นชุดที่ 4 เป็นสัญญาณเปรียบเทียบกับสัญญาณซินโครไนซ์ที่ได้รับจากวงจรแยกสัญญาณซินโครไนซ์ สัญญาณทั้งสองจะต้องมีเฟสตรงกัน

ในวิทยานิพนธ์นี้ หน่วยสร้างสัญญาณควบคุมทางเครื่องรับประกอบด้วยวงจรรวม 4 ตัว ทำงานร่วมกัน วงจรรวมทั้ง 4 ตัวเป็นวงจรรวมชนิด CMOS ได้แก่ วงจรรวม CD 4046 BC CD 4009 C, CD 4022 BC และ CD 4011 C

CD 4046 BC[12] : วงจรรวมนี้เป็น Micropower Phase-Locked Loop ประกอบด้วยวงจร A Low Power Linear, Voltage-Controlled Oscillator (VCO), A Source Follower, A Zener Diode และ Phase Comparator 2 ตัว ดังแสดงเอาไว้ในรูปที่ 3-15

VCO จะให้สัญญาณทางออก (VCO OUT) ซึ่งมีความถี่ขึ้นอยู่กับแรงดันทางเข้า (VCO IN)



รูปที่ 3-15 แสดงวงจรประกอบภายในและภายนอกของวงจรรวม CD 4046 BC

และค่าของตัวเก็บประจุที่ต่อคล่อมระหว่างขาที่ 6, 7 กับค่าความต้านทาน R_1, R_2

Phase-Comparator I จะทำหน้าที่ Lock สัญญาณที่เข้ามาทางขาที่ 14 และขาที่ 3 เมื่อความถี่ของสัญญาณ Signal in กับ Comparator in มีค่าเท่ากันแต่มีเฟสต่างกัน 90 องศา

Phase-Comparator II จะทำหน้าที่ Lock สัญญาณที่เข้ามาทางขาที่ 14 และขาที่ 3 เมื่อความถี่ของสัญญาณ Signal in กับ Comparator in มีค่าเท่ากัน และมีเฟสต่างกันเท่ากับ 0 องศา

ในวิทยานิพนธ์นี้เราต้องการให้เฟสของสัญญาณทั้งสองมีค่าเท่ากัน เราจึงใช้ Phase-Comparator ตัวที่ II

ด้วยเหตุผลเช่นเดียวกันกับหน่วยสร้างสัญญาณควบคุมทางด้านเครื่องส่ง จึงกำหนดให้ VCO ผลิตแรงดันทางออกที่ความถี่ 32 kHz จากกราฟแสดงลักษณะสมบัติการทำงานของวงจรรวม CD 4046 BC เราสามารถหาค่า R_1, R_2, C_1, C_2 และ R_3 ได้ดังต่อไปนี้

R_1 = 10 KΩ, R_2 = 8.2 MΩ, C_1 = 471 PF C_2 = 100 μF และR_3 = 300 Ω

นำค่า R_1, R_2, C_1, C_2, และ R_3 ที่หาได้ต่อประกอบกันเข้าเป็นวงจรสร้างสัญญาณควบคุมดังแสดงเอาไว้ในรูปที่ 3-9

การทำงานของวงจร

ป้อนสัญญาณอินโครไนซ์ที่ได้จากวงจรแยกสัญญาณอินโครไนซ์เข้าที่ขา 14 ของวงจรรวม CD 4046 BC วงจร Phase Comparator II จะเปรียบเทียบเฟสของสัญญาณนี้กับสัญญาณจาก VCO ที่ผ่านเข้ามาทางขั้ว Comparator in ผลต่างของเฟสของสัญญาณทั้งสองนำไปผ่านวงจรผ่านย่านความถี่ต่ำซึ่งประกอบด้วย R_3 และ C_2 จะได้แรงดันไฟตรง ป้อนแรงดันไฟตรงนี้เข้าที่ขั้ว VCO in จะทำให้ VCO สร้างแรงดันทางออกมีความถี่ค่าหนึ่ง นำสัญญาณที่ได้นี้ไปผ่านวงจรเหมือนกับวงจรในหน่วยสร้างสัญญาณควบคุมทางด้านเครื่องส่ง ตามรูปที่ 3-9 จะได้สัญญาณ

ซินโครไนซ์ที่ขา "S" ป้อนเข้าที่ขั้ว Comparator in ของ CD 4046 BC. เมื่อนำสัญญาณซินโครไนซ์นี้ไปเปรียบเทียบกับสัญญาณซินโครไนซ์ที่ได้รับมาจากวงจรแยกสัญญาณซินโครไนซ์ ถ้าสัญญาณทั้งสองมีเฟสต่างกันจะมีสัญญาณผลต่างออกที่ขั้ว Phase Comparator II Out สัญญาณที่ได้รับจากผลต่างของเฟสนี้จะไปควบคุมวงจร VCO ให้สร้างสัญญาณทางออกขึ้นที่ขั้ว VCO Out ในทางที่จะทำให้ผลต่างของเฟสมีค่าลดลงจนสัญญาณทั้งสองมีเฟสตรงกัน ในการทดลองนี้ เมื่อสัญญาณทั้งสองมีเฟสตรงกันแล้ว ขั้ว VCO in จะมีแรงดันไฟตรงค่าหนึ่งที่ทำให้ VCO สร้างความถี่ค่าคงที่นี้ไว้ (ในการทดลองมีความถี่เท่ากับ 32 kHz) ตราบเท่าที่ Signal Input ไม่เปลี่ยนแปลงค่าความถี่ ในขณะเดียวกันหน่วยสร้างสัญญาณควบคุมทางด้านเครื่องรับจะให้สัญญาณควบคุมสำหรับช่องสัญญาณที่ 1, 2, และ 3 ออกมาด้วย นำสัญญาณนี้ไปใช้ปิด-เปิดสวิทช์ให้สัญญาณข่าวสารออกตรงตามช่องสัญญาณที่ส่งมาได้ตามต้องการ

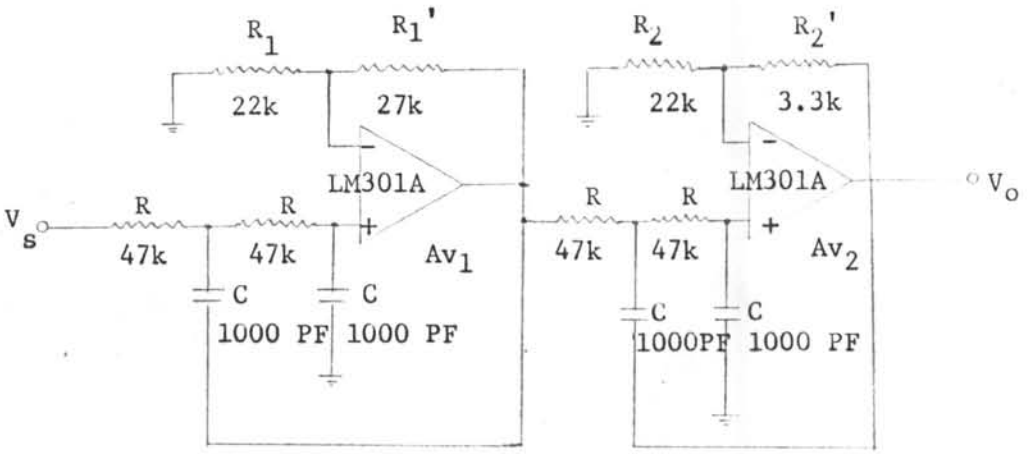
ค. วงจรแยกสัญญาณ

ในที่นี้วงจรแยกสัญญาณใช้แอนนาลอกสวิทช์ CD 4016 C เช่นเดียวกันกับวงจรรวมสัญญาณทางด้านเครื่องส่ง โดยการนำสัญญาณควบคุมของแต่ละช่องสัญญาณป้อนเข้าที่ขาควบคุมของแอนนาลอกสวิทช์แต่ละตัว นำสัญญาณรวมที่ส่งมายังเครื่องรับป้อนเข้าที่ขั้วทางเข้าของแอนนาลอก-สวิทช์ทั้งสามตัว เราจะได้ตัวอย่างสัญญาณของแต่ละข่าวสารออกทางขั้วทางออกของแต่ละสวิทช์ตามต้องการ นำสัญญาณที่ได้ในขั้นนี้ไปผ่านวงจรผ่านย่านความถี่ต่ำจะได้เป็นสัญญาณข่าวสารต่อเนื่อง แต่ละข่าวสารมีลักษณะคล้ายกับสัญญาณข่าวสารที่ส่งมาในแต่ละช่องสัญญาณ

ง. วงจรผ่านย่านความถี่ต่ำ 0-3.4 kHz

วงจรผ่านย่านความถี่ต่ำ 0-3.4 kHz นี้มีไว้เพื่อป้องกันสัญญาณที่มีความถี่สูงกว่า 3.4 kHz เข้ามารบกวนสัญญาณเสียงที่รับได้ทางเครื่องรับ และเป็นการทำให้สัญญาณเสียงที่รับได้ต่อเนื่องอีกด้วย วงจรผ่านย่านความถี่ต่ำนี้สร้างขึ้นเพื่อใช้ในย่านความถี่ค่อนข้างต่ำ ดังนั้นการใช้ตัวความต้านทาน (R), ตัวเหนี่ยวนำ (L) และตัวเก็บประจุ (C) ประกอบขึ้นเป็นวงจรผ่านย่านความถี่ต่ำนี้จึงไม่สะดวกในทางปฏิบัติ เนื่องจากตัวเหนี่ยวนำมีขนาดใหญ่ ในที่นี้เราจึงใช้วงจร

Active Filter ทำหน้าที่เป็นวงจรผ่านย่านความถี่ต่ำ วงจร Active Filter ที่ใช้นี้ใช้วงจรรวม LM 301 A 2 ตัวประกอบกันเป็นวงจร Fourth Order Butterworth Low-Pass Filter ดังแสดงเอาไว้ในรูปที่ 3-17



รูปที่ 3-17 แสดงวงจร Fourth Order Butterworth Lowpass Filter วงจรนี้มี Cutoff Frequency, fo = 3.4kHz.

เราสามารถคำนวณหาค่า R, C และ A_v ของวงจรนี้ได้จากตาราง (Table) และสมการของ Butterworth Filter[13] ดังต่อไปนี้

วงจรตามรูปที่ 3-17 เป็น Butterworth Filter ลำดับ (Order) ที่ n = 4

$$Av_1 = 3 - 2k_1$$

โดยที่ Av_1 เป็นอัตรายายแรงดันของวงจรชุดแรก

k_1 เป็น Damping Factor ของวงจรชุดแรก

จากตาราง Normalized Butterworth Polynominals ได้ค่า 2k = 0.765 แทนค่า $2k_1$ ลงในสมการ Av_1 หาค่า Av_1 จะได้

$$Av_1 = 2.235$$

ในทำนองเดียวกันเราสามารถหาค่า Av_2 ได้จากตารางและสมการของ Butterworth Filter ได้

$$Av_2 = 1.152$$

สมการแสดงความสัมพันธ์ระหว่าง Av_1 กับค่า R_1 และ R_1' สามารถเขียนได้ดังนี้

$$Av_1 = \frac{R_1+R_1'}{R_1}$$

ดังนั้นถ้าเราเลือกค่า R_1 = 22 kΩ จากสมการแสดงความสัมพันธ์ระหว่าง Av_1 กับ R_1, R_1' เราสามารถหาค่า R_1' ได้มีค่าเท่ากับ 27.17 kΩ ในทำนองเดียวกัน ถ้าเราให้ R_2 มีค่าเท่ากับ 22 kΩ จะได้ค่า R_2' = 3.34 kΩ เราต้องการให้วงจรนี้มี Cut off Frequency, fo มีค่าเท่ากับ 3.4 kHz ค่า fo นี้สัมพันธ์กับค่า R และ C ตามสมการ

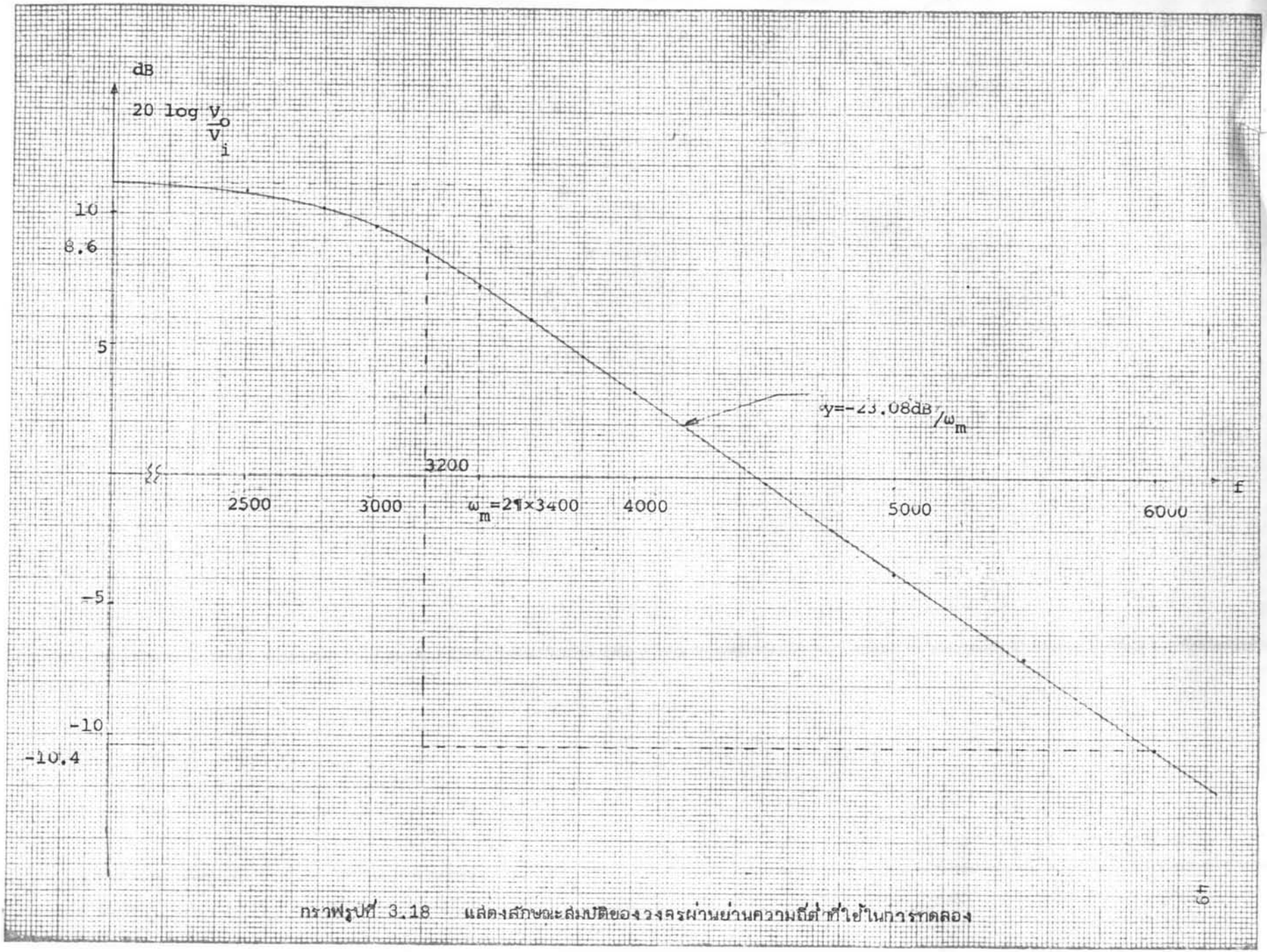
$$fo = \frac{1}{2\pi RC}$$

เราเลือกค่า R = 47 kΩ, แทนค่า R นี้ลงในสมการของ fo จะได้ค่า C

C = 995 PF

ในการทดลองใช้ค่า C = 1000 PF

กราฟแสดงสักษณะสมบัติของวงจร Fourth Order Butterworth Low-Pass Filter ที่สร้างขึ้นใช้ในการทดลองนี้มีสักษณะดังแสดงเอาไว้ในรูปที่ 3-18



กราฟรูปที่ 3.18 แสดงลักษณะสมบัติของวงจรผ่านย่านความถี่ต่ำที่ใช้ในการทดลอง