บทที่ 3

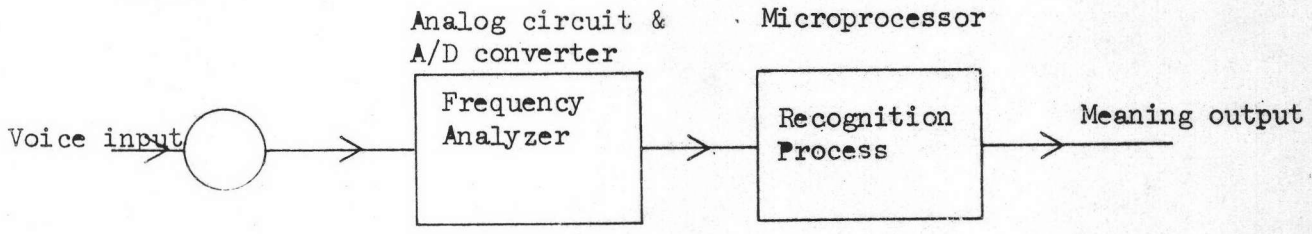
การออกแบบวงจร

3.1 แนวทางในการออกแบบ

การออกแบบวงจรเข้ารหัสดิจิตอลจากสัญญาณเสียงนี้เป็นระบบจดจำชนิดหนึ่ง ซึ่งอาศัยการวิเคราะห์สัญญาณเสียง เนื่องจากเสียงเป็นสัญญาณซึ่งมีองค์ประกอบทางด้านความถี่ ดังนั้นแนวทางในการออกแบบระบบจดจำจะเป็นไปในลักษณะของการวิเคราะห์สัญญาณเสียงเชิงความถี่ประมวลผลและตัดสินใจโดยใช้ไมโครโพรเซสเซอร์ การออกแบบวงจรเข้ารหัสดิจิตอลจากสัญญาณเสียง แบ่งเป็น 2 ภาค ดังนี้

1. วงจรภาคสัญญาณเสียงและแยกสัญญาณเชิงความถี่ ซึ่งประกอบด้วย
   - วงจรขยายสัญญาณส่วนหน้า (preamplifier)
   - วงจรกรองผ่านความถี่ต่ำ (low pass filter)
   - วงจรตรวจวัดระดับสัญญาณ (level detector)
   - วงจรกรองผ่านแถบความถี่ (band-pass filter)
   - วงจรนับเวลา (real time clock)
   - วงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล (analog to digital converter)

2. วงจรไมโครโพรเซสเซอร์พร้อมโปรแกรมควบคุม ทำหน้าที่ควบคุมการสุ่มข้อมูล ทำการวิเคราะห์ สร้างตารางที่จำเป็นสำหรับการจดจำ ตัดสินใจและแสดงผลข้อมูลซึ่งแทนความหมายของสัญญาณเสียงที่ทำการวิเคราะห์ รวมทั้งติดต่อกับอุปกรณ์อื่น ๆ ที่จำเป็น



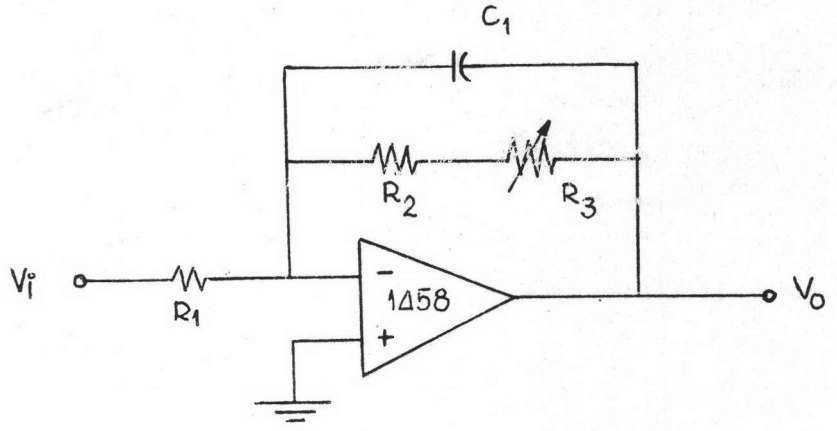
รูปที่ 3.1 แสดงรูปแบบของระบบจดจำ

3.2 การออกแบบวงจรภาคสัญญาณเสียงและแยกสัญญาณเชิงความถี่

วงจรภาคนี้ทำหน้าที่เปลี่ยนสัญญาณเสียงให้เป็นสัญญาณไฟฟ้า ขยายขนาดของสัญญาณแล้วกรองเอาเฉพาะสัญญาณบางช่วงของความถี่ไว้สำหรับการวิเคราะห์ เปลี่ยนข้อมูลทางอนาล็อกที่ได้จากการกรองความถี่ให้เป็นข้อมูลใช้งานทางดิจิตอล เพื่อส่งให้ไมโครโพรเซสเซอร์ทำการวิเคราะห์ต่อไป และลดภาระงานทางซอฟแวร์ (soft ware) ของไมโครโพรเซสเซอร์ วงจรในภาคนี้ได้แก่

3.2.1 วงจรขยายสัญญาณส่วนหน้า (pre-amplifier) ทำหน้าที่ขยายสัญญาณที่ได้รับจากทรานส์ดิวเซอร์ (transducer) ซึ่งเปลี่ยนสัญญาณเสียงเป็นสัญญาณไฟฟ้าขนาดเล็ก วงจรจะขยายสัญญาณขนาดเล็กให้มีขนาดโตขึ้นเหมาะสมกับการใช้งาน

3.2.2 วงจรกรองผ่านความถี่ต่ำ ทำหน้าที่กรองสัญญาณจากวงจรขยายสัญญาณส่วนหน้า เอาเฉพาะความถี่ที่อยู่ในย่านที่คนใช้พูดจากัน คือช่วง 200 เฮิทซ์ ถึง 4000 เฮิทซ์ วงจรที่ใช้เป็นวงจรแอคทีฟฟิลเตอร์ (active filter) ใช้ไอซี (IC) เบอร์ 1458 เป็นออพแอมป์ (op-amp) ประกอบกับความต้านทานและตัวเก็บประจุ ลักษณะของวงจรเป็นดังรูป 3.2



รูป 3.2 วงจรกรองผ่านความถี่ต่ำ

วงจรนี้จะทำหน้าที่เป็นวงจรขยายมี 1 โพล (pole) โดยมีอัตราขยายแรงดันของวงจรคือ $A_v(w)$

$$A_v(w) = Z_f/Z_i$$

เมื่อ Z_f เป็นอิมพิแดนซ์ในส่วนป้อนกลับซึ่งมีค่า

$$Z_f = (R_2 + R_3)/(1 + sc_1(R_2 + R_3))$$

$$s = jw$$

และ Z_i เป็นอินพุท อิมพิแดนซ์ มีค่าเท่ากับ R_1

ดังนั้น $$A_v(w) = \frac{-(R_2 + R_3)}{R_1(1 + sc_1(R_2 + R_3))}$$

มี 1 โพลที่

$$s = \frac{-1}{(R_2 + R_3)C_1}$$

ค่าความต้านทานและตัวเก็บประจุที่ใช้ในวงจรเป็นดังนี้

R_1 = 380 โอห์ม

R_2 = 1 K โอห์ม

R_3 เป็นความต้านทานปรับค่าได้ช่วง 0 ถึง 2 K ปรับไว้ที่ 2K

C_1 = 0.01 ไมโครฟารัด

ดังนั้นจะได้ค่าอัตราขยายแรงดัน = $(R_2 + R_3)/R_1$

= 3000/380

= 7.8 เท่าโดยประมาณ

และมีความถี่ที่จุดโพล

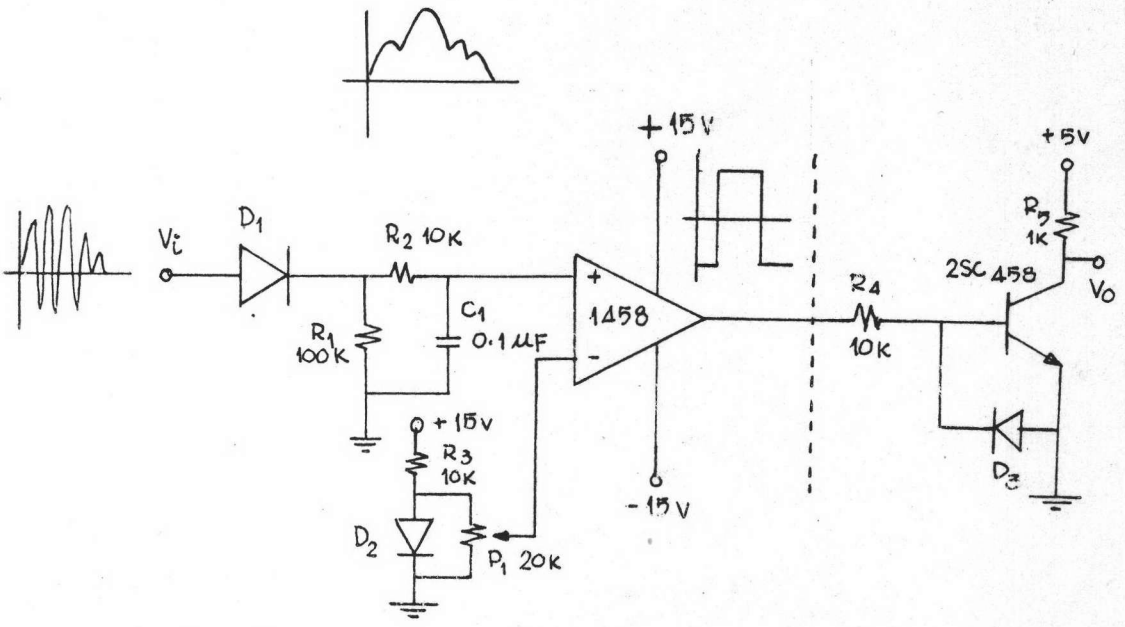
$$f_p = \frac{1}{2\pi \times 3\times10^{3}\times0.01\times10^{-6}}$$

= 5307 เฮิทซ์ โดยประมาณ

3.2.3 วงจรตรวจวัดระดับสัญญาณ

ทำหน้าที่วัดระดับสัญญาณเสียงพูด เพื่อตรวจจับว่าในขณะใดขณะหนึ่งซึ่งมีสัญญาณเสียงพูดเข้ามาหรือไม่ โดยการนำเอาสัญญาณขาออกจากวงจรกรอง

ผ่านความถี่ต่ำ มาทำการเรียงลำดับแบบครึ่งคลื่น แล้วผ่านวงจรกรองผ่านความถี่ต่ำอย่างง่าย จะให้ผลลัพท์เป็นแนวยอดคลื่นของสัญญาณ (envelope) ลักษณะของวงจรเป็นดังรูปที่ 3.3



รูปที่ 3.3 แสดงวงจรตรวจวัดระดับสัญญาณ

ค่าความต้านทาน R_1 และ R_2 ที่ใช้ในวงจรมีค่า 10k และ 100 k ตามลำดับ ค่าตัวเก็บประจุ C_1 มีค่าเท่ากับ 0.1 ไมโครฟารัด ซึ่งจะให้วงจรกรองผ่านความถี่ต่ำมี f_o เท่ากับ 15.9 เฮิทซ์ สัญญาณขาออกจาก R_2 นำไปป้อนให้กับขานอนอินเวิทติ้ง (non-inverting) ของออพแอมป์เซอร์ 1458 ซึ่งทำหน้าที่เป็นตัวเปรียบเทียบแรงดัน กับแรงดันอ้างอิงที่ขาอินเวิทติ้ง (inverting) ค่าแรงดันอ้างอิงนี้สร้างโดยการแบ่งแรงดันไบแอสตาม ...(forward bias) ของไดโอด (diode) โดยใช้โพเทนชิโอมิเตอร์ (potentiometer) P_1ค่า 20k เป็นตัวแบ่งแรงดัน ค่าความต้านทาน R_3 ทำหน้าที่จำกัดกระแสที่ป้อนให้กับไดโอด D_2 ซึ่งกระแสจำกัดจะมีค่าเท่ากับ 1.5 มิลลิแอมป์ ในวงจรที่ทำการทดลองได้ปรับค่าแรงดันอ้างอิงไว้ที่ 0.2 โวล์ท ซึ่งมีค่าเหนือระดับสัญญาณรบกวน เมื่อแรงดันแนวยอดคลื่นของสัญญาณเสียงมีค่ามากกว่าค่าแรงดันอ้างอิง สัญญาณที่ขาออกของออพแอมป์จะมีค่าเท่ากับ + 13 โวล์ท และจะมีค่า – 13 โวล์ทเมื่อแรงดันแนวยอดคลื่นมีค่าต่ำกว่าแรงดันอ้างอิง

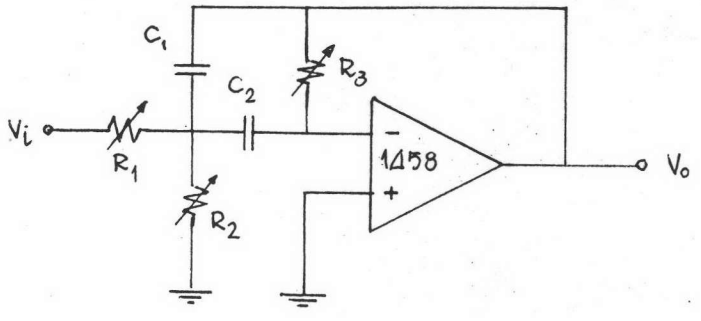
009820

ทรานซิสเตอร์ (Transistor) เบอร์ 2sc458 จะทำหน้าที่เปลี่ยนระดับสัญญาณ ± 13 โวลท์ให้เป็นระดับสัญญาณโลจิก กล่าวคือ เมื่อแรงดันขาออกของออพแอมป์มีค่า 13 โวลท์ จะทำให้เกิดลักษณะไบแอสตามที่ขาเบสของทรานซิสเตอร์ ทำให้ทรานซิสเตอร์อยู่ในภาวะนำกระแส แรงดันที่ขาคอลเลคเตอร์ (collector) จะมีค่า 0.2 โวลท์ ซึ่งเป็นโลจิก 0 เมื่อแรงดันขาออกของออพแอมป์มีค่า – 13 โวลท์ ทำให้เกิดภาวะไบแอสกลับ (reverse bias) ทำให้ทรานซิสเตอร์อยู่ในภาวะไม่นำกระแส ค่าแรงดันที่ขาคอลเลคเตอร์ จะมีค่า 5 โวลท์ ซึ่งเป็นระดับสัญญาณลอจิก 1 ค่าความต้านทาน R_4 จะทำหน้าที่จำกัดกระแสไบแอสให้กับขาเบสของทรานซิสเตอร์

3.2.4 วงจรกรองผ่านแถบความถี่

ทำหน้าที่แยกสัญญาณเสียงซึ่งผ่านจากวงจรกรองผ่านความถี่ต่ำในหัวข้อ 3.2.2 ออกตามแถบความถี่ที่กำหนด การวิจัยครั้งนี้ได้ทำการสร้างวงจรกรองแถบความถี่ไว้ 3 แถบ ด้วยกัน จุดประสงค์ เพื่อแยกคุณลักษณะของเสียงคำพูดแต่ละเสียง เฉพาะช่องความถี่นั้น ๆ มาใช้เป็นพารามิเตอร์ในการวิเคราะห์สัญญาณคำพูด การสร้างวงจรทำไว้ในลักษณะปรับค่าได้ เพื่อให้สามารถปรับแต่งวงจรเปลี่ยนแปลงแถบความถี่ เลือกอัตราขยาย และความกว้างของแถบความถี่ตามที่ต้องการได้ วงจรนี้ประกอบด้วยส่วนสำคัญ 2 ส่วนคือ

3.2.4.1 วงจรกรองผ่านแถบความถี่แบบแอคทีฟ (active resonant band pass filter) ทำหน้าที่กรองเอาเฉพาะฮาร์โมนิคของสัญญาณในช่วงความถี่ที่กำหนด วงจรที่ใช้เป็นดังรูป 3.4



รูปที่ 3.4 แสดงวงจรกรองผ่านแถบความถี่แบบแอคทีฟ

ทรานส์เฟอฟังชั่น (transfer function)เป็นดังสมการ 3.2.4.1 – 1

$$V_o(s) = \frac{S/R_1C_1}{S^2 + \frac{C_1+C_2}{R_3C_1C_2}S + \frac{1}{R' R_3C_1C_2}} \qquad 3.2.4.1 - 1$$

เมื่อ $R' = \frac{R_1R_2}{R_1+R_2}$ 3.2.4.1 – 2

และ $S = j w$

พารามิเตอร์ต่าง ๆ ในวงจร หาค่าได้โดยสมการ 3.2.4.1 – 3 ถึง 3.2.4.1 – 5

$$R_1C_1 = \frac{Q}{W_oA_o} \qquad 3.2.4.1 - 3$$

$$\frac{R_3C_1C_2}{C_1+C_2} = \frac{Q}{W_o} \qquad 3.2.4.1 - 4$$

$$R'R_3C_1C_2 = \frac{1}{W_o^2} \qquad 3.2.4.1 - 5$$

เมื่อ Q เป็นค่าตัวประกอบคุณภาพ (quality factor)

W_o เป็นค่าความถี่กลาง (center frequency)

A_o เป็นอัตราขยายแรงดันที่กลาง

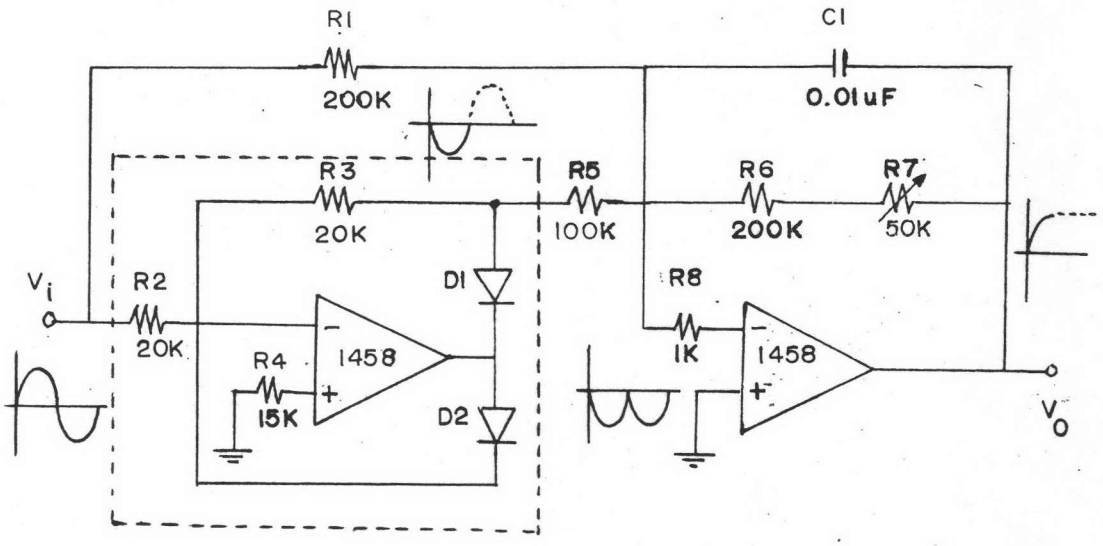
โดยกำหนดค่า Q, Wo, Ao, C_1, C_2 สามารถหาค่าพารามิเตอร์อื่น ๆ ของวงจรได้

ในการวิจัยครั้งนี้ ผู้วิจัยได้ทำการทดลองสร้างวงจรกรองแถบความถี่ที่มีค่าความถี่กลางแตกต่างกันไป และได้เลือกความถี่กลางที่ 200 H_3, 800 H_3, 1000 H_3 โดยได้พิจารณาจากการทดลอง ซึ่งพบความแตกต่างขององค์ประกอบของเสียงมากพอสมควรในระดับความถี่ดังกล่าวของเสียงพูด 0 – 9 ค่าพารามิเตอร์ของวงจรจากการคำนวณแสดงดังตารางที่ 3.1

ค่าที่กำหนด					ค่าที่คำนวณ		
fo (H_z)	Q	A_{vo}	C_1 (μF)	C_2 (μF)	R_1 ($k\Omega$)	R_2 ($k\Omega$)	R_3 ($k\Omega$)
200	20	20	0.1	0.1	7.962	0.204	318.471
800	20	20	0.01	0.01	19.904	0.510	796.178
1000	20	20	0.01	0.01	15.924	0.408	636.943

ตารางที่ 3.1 แสดงค่าพารามิเตอร์ของวงจรกรองแถบความถี่จากการคำนวณ

3.2.4.2 วงจรเรียงลำดับแบบเต็มคลื่น (fullwave rectifier) พร้อมวงจรกรองผ่านความถี่ต่ำ ทำหน้าที่เปลี่ยนสัญญาณไฟสลับขาออกจากวงจรกรองแถบความถี่ให้เป็นสัญญาณไฟตรง และกรองสัญญาณความถี่สูงออก ได้ค่าเฉลี่ยของสัญญาณไฟตรงของพลังงานเสียงในแถบความถี่นั้น รูปสัญญาณคลื่นที่ได้จะเป็นรูปของแนวยอดคลื่น ซึ่งจะนำไปป้อนให้วงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอลต่อไป วงจรที่ใช้เป็นดังรูปที่ 3.5



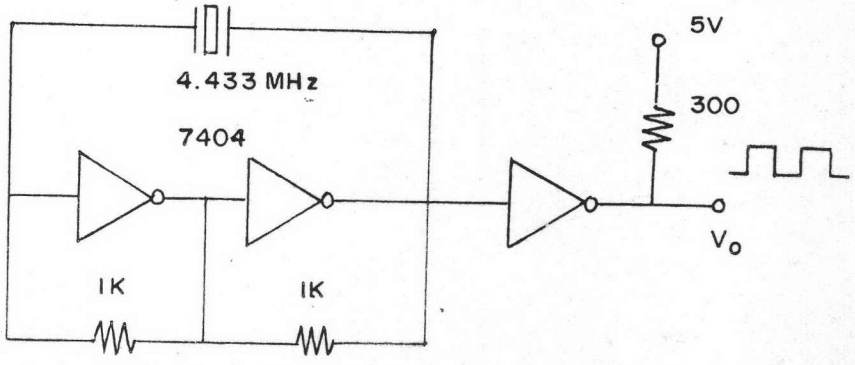
รูปที่ 3.5 แสดงวงจรเรียงลำดับเต็มคลื่นพร้อมวงจรกรองผ่านความถี่ต่ำ

วงจรที่อยู่ภายในกรอบเส้นประทำหน้าที่เป็นวงจรเรียงลำดับครึ่งคลื่น (Half wave rectifier) ขณะที่แรงดันขาเข้ามีค่าเป็นบวก จะทำให้สัญญาณขาออกของออปแอมป์มีค่าเป็นลบ ไดโอด D_1 จะอยู่ในภาวะนำกระแส และไดโอด D_2 อยู่ในภาวะไม่นำกระแส ค่าเกน (gain) จะมีค่าโดยประมาณเท่ากับ $-R_3/R_2$ หรือประมาณ – 1 ขณะที่สัญญาณขาเข้าเป็นลบ สัญญาณขาออกของออปแอมป์จะเป็นบวก ไดโอด D_1 จะอยู่ในภาวะไม่นำกระแส และไดโอด D_2 จะนำกระแส ทำให้เกิดภาวะป้อนกลับลบ สัญญาณขาออกของออปแอมป์จะมีค่าโดยประมาณเท่ากับ 0.6 V

สัญญาณขาเข้าจะถูกนำไปบวกกับสัญญาณขาออกของวงจรเรียงลำดับครึ่งคลื่นในอัตราส่วน 1 : 2 โดยอัตราส่วน $R_5 : R_1$ ผลรวมของสัญญาณทั้งสองจะให้สัญญาณไฟตรงเต็มคลื่น ซึ่งจะถูกป้อนเข้าขาอินเวิตติ้งอินพุท (inverting input) ของออปแอมป์ตัวที่สอง วงจรภาคหลังจะทำหน้าที่เป็นตัวรวมสัญญาณ และเป็นวงจรกรองผ่านความถี่ต่ำ เช่นเดียวกับวงจร 3.2.2 ค่าความถี่โพล (pole frequency) ของวงจรมีค่าเท่ากับ 8 H_Z โดยประมาณ

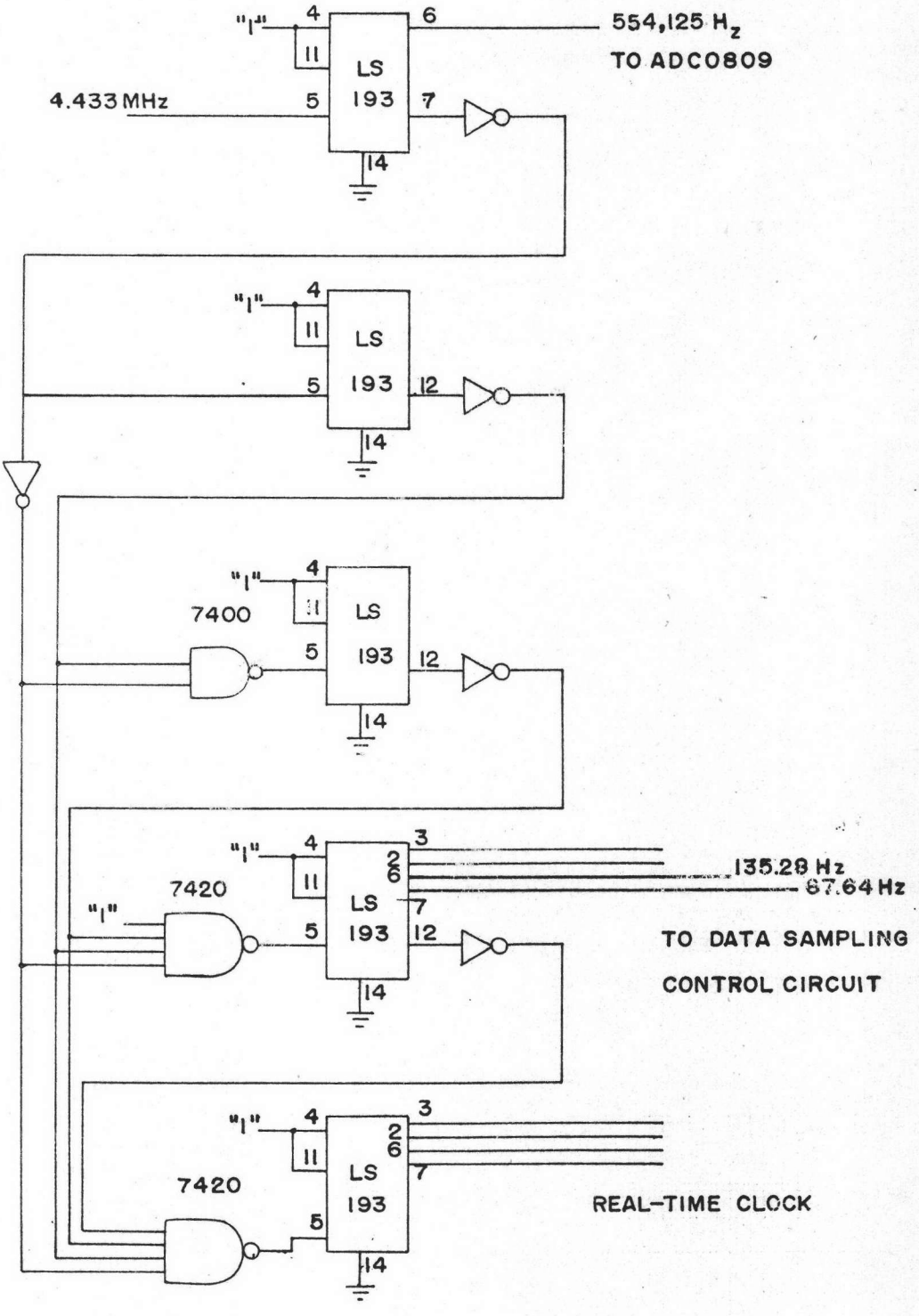
3.2.5 วงจรนับเวลา ทำหน้าที่นับเวลาของระบบทั้งหมด ใช้ในการกำหนดคาบเวลา ในการสุ่มตัวอย่าง และทำหน้าที่เป็นสัญญาณนาฬิกาของวงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล วงจรแบ่งเป็น 2 ภาค คือ

3.2.5.1 วงจรสร้างสัญญาณนาฬิกา ใช้คริสตอล (crystal) ขนาดความถี่ 4.433 MH_Z ประกอบร่วมกับอินเวิตเตอร์เกท (inverter gate) 2 ตัว และความต้านทาน 2 ตัว ทำหน้าที่เป็นออสซิเลเตอร์ (oscillator) ต่อผ่านอินเวิตเตอร์เกทอีกตัวหนึ่งทำหน้าที่เป็นบัฟเฟอร์ไดรเวอร์ (buffer driver) วงจรสร้างสัญญาณนาฬิกาเป็นดังรูปที่ 3.6



รูปที่ 3.6 แสดงวงจรสร้างสัญญาณนาฬิกา

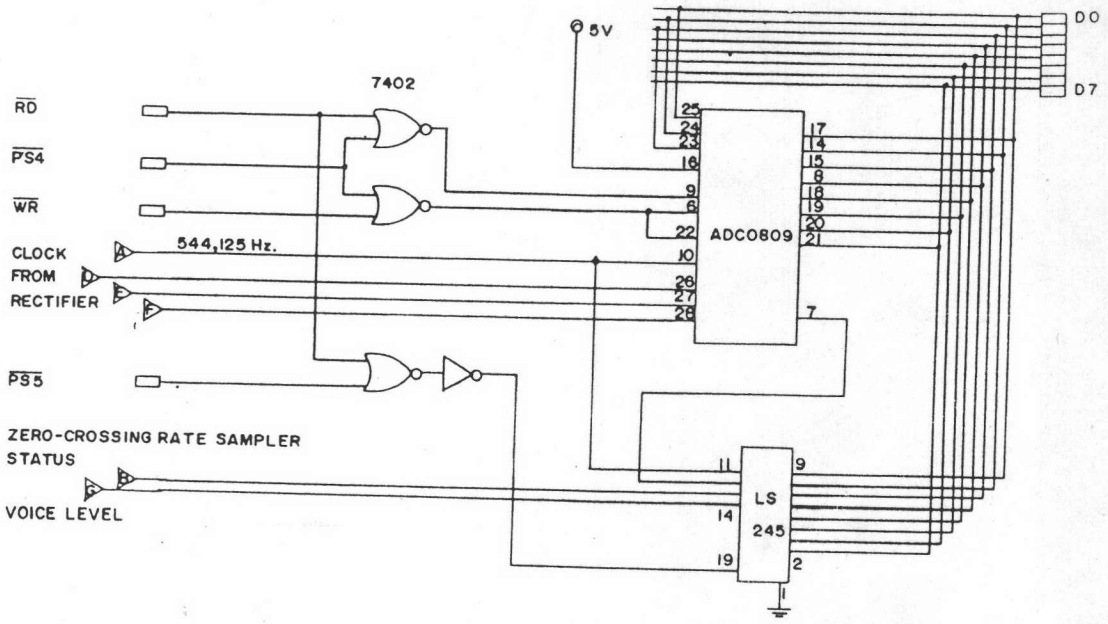
3.2.5.2 วงจรนับเวลาและหารความถี่ ทำหน้าที่หารสัญญาณนาฬิกาจากวงจร 3.2.5.1 โดยใช้วิธีไอซีเบอร์ 74193 ต่อเป็นวงจรนับแบบซิโครนัส (synchronous binary counter) จำนวน 5 ตัวด้วยกัน ซึ่งทำให้สามารถหารสัญญาณนาฬิกาได้ 2^1 ถึง 2^{20} เท่าของสัญญาณเดิม ได้สัญญาณนาฬิกามีค่า 4.433 MH_z ไปจนถึง 4.2276 H_z สัญญาณนาฬิกาความถี่ 67.64 H_z (14.78 msec) ใช้ในการสุ่มข้อมูล และ 554,125 H_z ใช้เป็นสัญญาณนาฬิกาให้กับวงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิทอล วงจรนับเวลาและหาความถี่เป็นดังรูปที่ 3.7



รูปที่ 3.7 วงจรนับเวลาและหารความถี่

3.2.6 วงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล ทำหน้าที่เปลี่ยนสัญญาณขาออกจากวงจรกรองผ่านแถบความถี่ (3.2.4) ซึ่งเป็นสัญญาณอนาล็อกให้เป็นสัญญาณดิจิตอล สำหรับให้ไมโครโพรเซสเซอร์อ่านค่าของสัญญาณเพื่อนำไปวิเคราะห์ วงจรนี้ใช้ไอซี เบอร์ ADC 0809 ซึ่งเป็นไอซี A/D 8bit ของบริษัท เนชั่นแนล เซมิคอนดัคเตอร์ ประกอบด้วย อนาล็อคอินพุท 8 ช่อง (ขา 26 – 28 และ ขา 1 – 5) และดิจิตอลเอ้าพุท(digital output)8 บิท (ขา 17, 14, 15, 8, 18 – 21) การทำงานจะเปลี่ยนสัญญาณอนาล็อกทีละช่องโดยใช้การมัลติเพล็ก (multiplex) เลือกช่องโดยใช้สัญญาณควบคุมที่ขา 23 – 25 กำหนดค่าเป็น 000 – 111 (0 – 7) การทำงานเริ่มโดยการกำหนดอินพุทแอดเดรส (input address) ที่ขา 23 – 25 จากนั้นให้สัญญาณสโตรบ (strobe) "1" ที่ขา ALE และ START ไอซีจะเปลี่ยนสัญญาณอนาล็อกให้เป็นดิจิตอล เมื่อการเปลี่ยนเสร็จสิ้น จะให้สัญญาณที่ขา E O C(ขา 7) เป็น "0" ซึ่งในระหว่างการทำงานจะมีค่าเป็น "1" ดิจิตอลเอ้าพุทมีลักษณะเป็นไตรเสตท (tri-state) การอ่านค่าทำได้โดยให้สัญญาณสโตรบ "1" ที่ขา OE (ขา 9) การทำงานของวงจรต้องอาศัยสัญญาณนาฬิกาควบคุมที่ขา 10 ในที่นี้ สัญญาณนาฬิกานำมาจากวงจรนับเวลา (3.2.5)

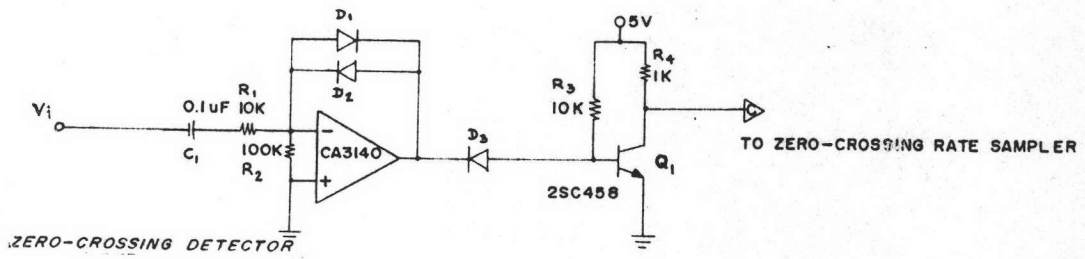
เนื่องจากไอซี ADC 0809 ทำงานที่ไฟเลี้ยง 5 V. และระดับสัญญาณอนาล็อกจะต้องมีค่าไม่เกินค่าแรงดันอ้างอิง (ในที่นี้กำหนดค่าเท่ากับ 5 V.) ดังนั้น สัญญาณขาออกจากออปแอมป์ของวงจรกรองผ่านความถี่จะต้องถูกลดลง 3 เท่า เนื่องจากค่าแรงดันอิ่มตัว (saturate voltage) ของวงจรกรองผ่านแถบความถี่มีค่า ± 15 V. การลดค่าแรงดันทำโดยนำสัญญาณขาออกจากวงจรกรองผ่านแถบความถี่ผ่านไดโอด แล้วผ่านค่าความต้านทาน 20 k และ 10 k ซึ่งต่ออนุกรมทำหน้าที่เป็นตัวแบ่งแรงดันของสัญญาณก่อนนำมาป้อนให้ ADC 0809 วงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอลเป็นดังรูปที่ 3.8



รูปที่ 3.8 แสดงวงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล

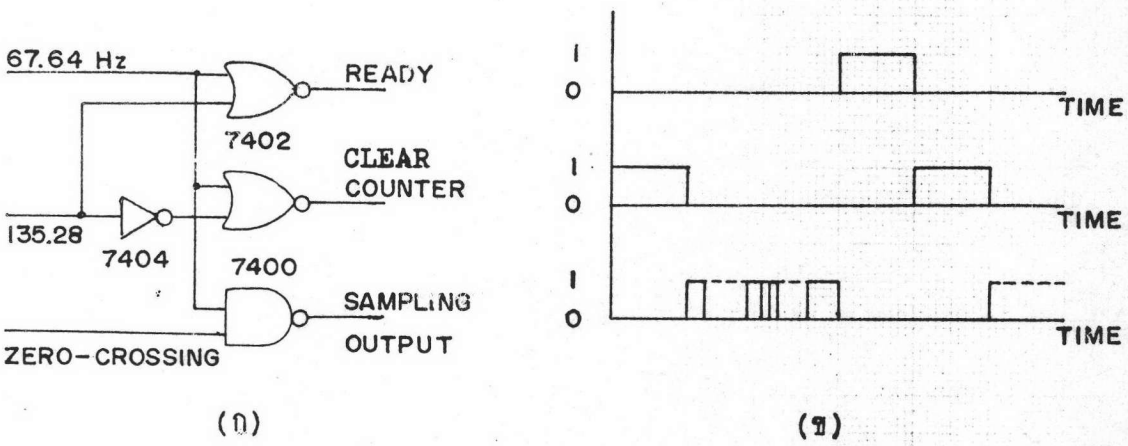
3.2.7 วงจรตรวจจับอัตราการผ่านศูนย์ (Zero-crossing detector rate) ทำหน้าที่ตรวจจับอัตราการผ่านศูนย์ของสัญญาณเสียง วงจรนี้ประกอบด้วยวงจร 3 ส่วนด้วยกันคือ

3.2.7.1 วงจรตรวจจับการผ่านศูนย์ วงจรเป็นดังรูปที่ 3.9 ใช้ออปแอมป์เบอร์ 3140 เป็นตัวเปรียบเทียบแรงดัน สัญญาณขาเข้าของวงจรนำมาจากสัญญาณขาออกของวงจรขยายสัญญาณส่วนหน้า (3.2.1) สัญญาณไฟตรงจะถูกกรองออกโดยตัวเก็บประจุ C_1 และป้อนเข้าขาอินเวิตติ้งอินพุท ซึ่งจะถูกเปรียบเทียบกับค่า 0 V. สัญญาณขาออกของออปแอมป์จะมีค่าเท่ากับ $+V_f$ (ค่าแรงดันไบแอสตามของไดโอด D_2 ตลอดเวลาที่สัญญาณขาเข้ามีค่าเป็นลบ และมีค่า $-V_f$ ตลอดเวลาที่สัญญาณขาเข้ามีค่าเป็นบวก ในขณะที่สัญญาณขาออกของออปแอมป์มีค่า $+V_f$ จะทำให้ไดโอด D_3 อยู่ในภาวะไม่นำกระแส กระแสจาก R_3 จะไบแอสให้ทรานซิสเตอร์ Q_1 นำกระแส สัญญาณขาออกที่ขาคอลเลคเตอร์จะมีค่า 0.2 V. ซึ่งเป็นระดับแรงดันลอจิก 0 เมื่อสัญญาณขาออกของออปแอมป์มีค่า $-V_f$ กระแสจาก R_3 จะถูกบายพาส (Bypass) ผ่านไดโอด D_3 ทำให้ Q_1 ไม่นำกระแสสัญญาณที่ขาคอลเลคเตอร์จะเท่ากับ 5 V. ซึ่งเป็นระดับลอจิก 1



รูปที่ 3.9 แสดงวงจรตรวจจับการผ่านศูนย์

3.2.7.2 วงจรสร้างสัญญาณควบคุมการนับ ทำหน้าที่สร้างสัญญาณควบคุมกำหนดช่วงเวลาในการนับสัญญาณการผ่านศูนย์จากวงจรตรวจจับการผ่านศูนย์ กำหนดช่วงเวลาในการลบ (clear) ค่าของวงจรนับและช่วงเวลาที่สามารถอ่านข้อมูลได้ วงจรเป็นดังรูปที่ 3.10

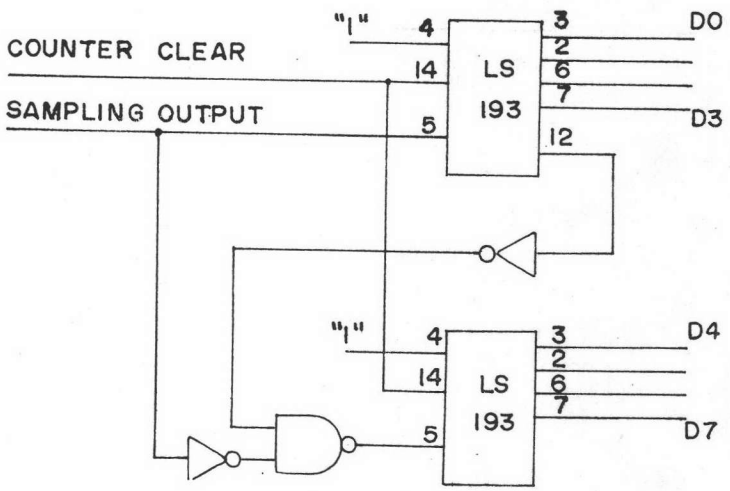


(ก) (ข)

รูปที่ 3.10 แสดงวงจรสร้างสัญญาณควบคุมการนับ

สัญญาณนาฬิกา 67.64 H_z จากวงจรนับ ทำหน้าที่กำหนดช่วงเวลาในการนับจำนวนการผ่านศูนย์ของสัญญาณเสียง โดยสัญญาณนี้จะไปควบคุม NAND เกท กำหนดช่วงเวลาที่จะปล่อยให้พัลซ์ (pulse) ของการผ่านศูนย์เข้าสู่วงจรนับ สัญญาณนาฬิกา 135.28 H_z นำมา NOR กับสัญญาณนาฬิกา 67.64 H_z จะให้สัญญาณซึ่งบอกการสิ้นสุดของการนับ และวงจรนับพร้อมที่จะให้อ่านข้อมูลอินเวิต (invert) ของสัญญาณนาฬิกา 135.28 H_z นำมา NOR กับสัญญาณนาฬิกา 67.64 H_z จะให้สัญญาณซึ่งจะใช้ลบข้อมูลของวงจรนับสำหรับการนับครั้งต่อไป แผนผังเวลา (Timing diagram) ของสัญญาณควบคุมเป็นดังรูป 3.10 (ข)

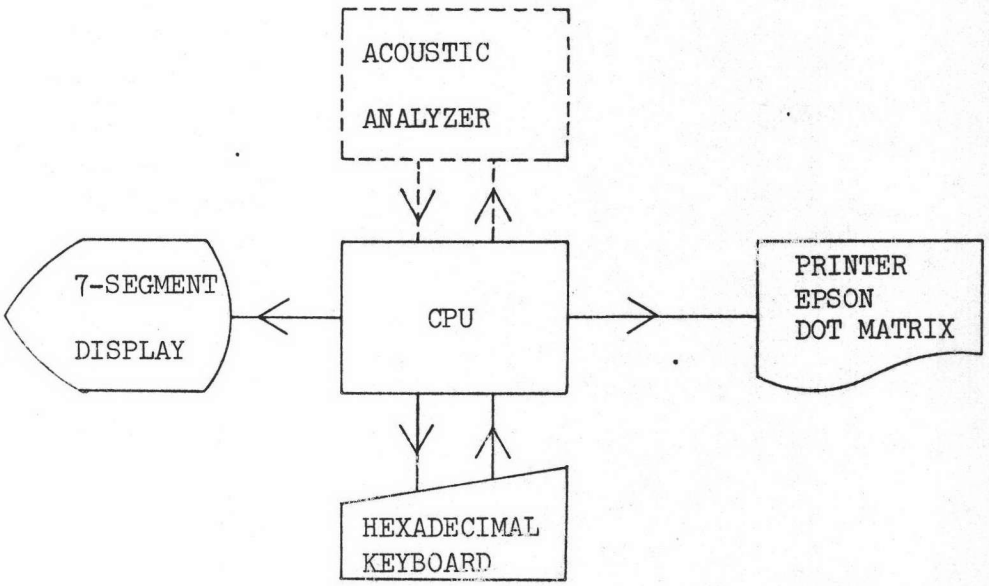
3.2.7.3 วงจรนับ ทำหน้าที่นับจำนวนครั้งของการผ่านศูนย์ ใช้ไอซีเบอร์ 74193 2 ตัว ต่อเป็นวงจรนับแบบซิงโครนัส โดยอาศัยสัญญาณควบคุมจากวงจร 3.2.7.2 วงจรเป็นดังรูป 3.11



รูปที่ 3.11 แสดงวงจรนับ

3.3 วงจรไมโครโพรเซสเซอร์

ทำหน้าที่ควบคุมการสุ่มข้อมูล การวิเคราะห์คุณลักษณะของเสียง การตัดสินใจ การรับและแสดงผลข้อมูล แผนผังของระบบไมโครโพรเซสเซอร์ เป็นดังรูปที่ 3.12



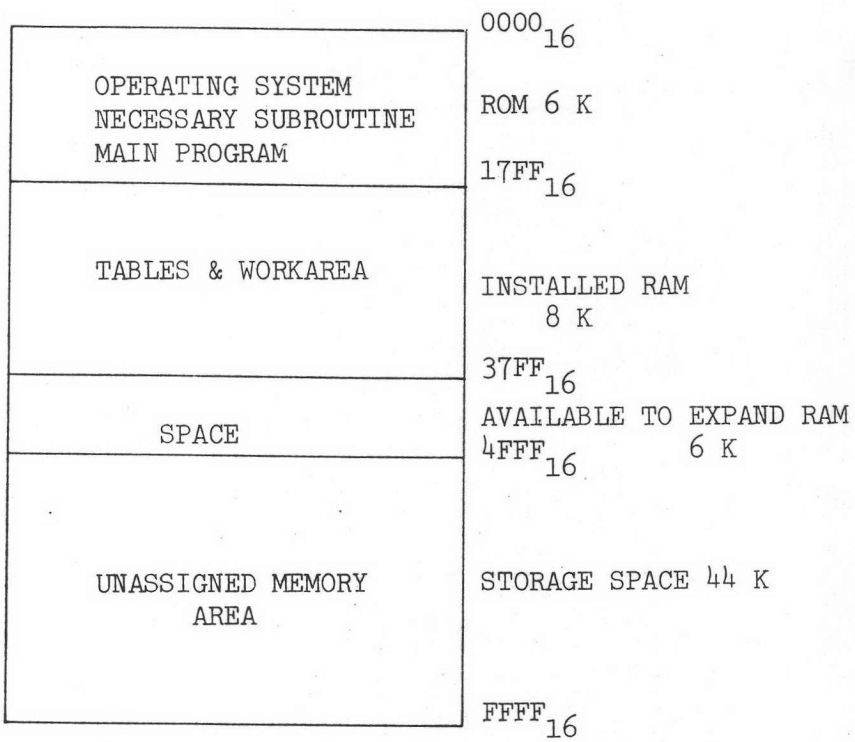
รูปที่ 3.12 แสดงแผนผังของระบบไมโครโพรเซสเซอร์

ไมโครโพรเซสเซอร์ที่ใช้เป็นไมโครโพรเซสเซอร์เบอร์ Z80A เนื่องจากสามารถหาได้ง่าย ราคาถูก มีความเร็วในการทำงานพอสมควร ประมาณ 0.4 MIPS ที่สัญญาณนาฬิกา 4.00 MH_z มีความสามารถเชิงซอฟแวร์สูง และง่ายต่อการประกอบวงจร วงจรที่สร้างขึ้นประกอบด้วย หน่วยความจำ ROM สำหรับโปรแกรมมอนิเตอร์ (monitor program)โปรแกรมย่อย และโปรแกรมหลัก จำนวน 6 กิโลไบท์ หน่วยความจำ RAM จำนวน 14 กิโลไบท์ อินพุท/เอ้าท์พุท พอร์ท (input/output port) 16 พอร์ท วงจรสามารถขยายให้เต็มขีดความสามารถได้ทันที รายละเอียดของวงจรดูได้จากภาคผนวก ก.

พอร์ท (ฐาน 16)	การใช้งาน	ภาวะการใช้งาน
00	รีเซท (RESET) ไอซี เบอร์ 8255	O
01	ควบคุมคีย์บอร์ด (keybowrd)	I/O
02 – 03	ควบคุมภาคแสดงผล	O
04	ควบคุมวงจร A/D	I/O
05	อ่านสภาวะของวงจรภาคสัญญาณเสียง	I
06	ควบคุมไอซี เบอร์ 8255	O
07	ติดต่อกับ 8255	I/O

O = เอ๊าท์พุท

I = อินพุท



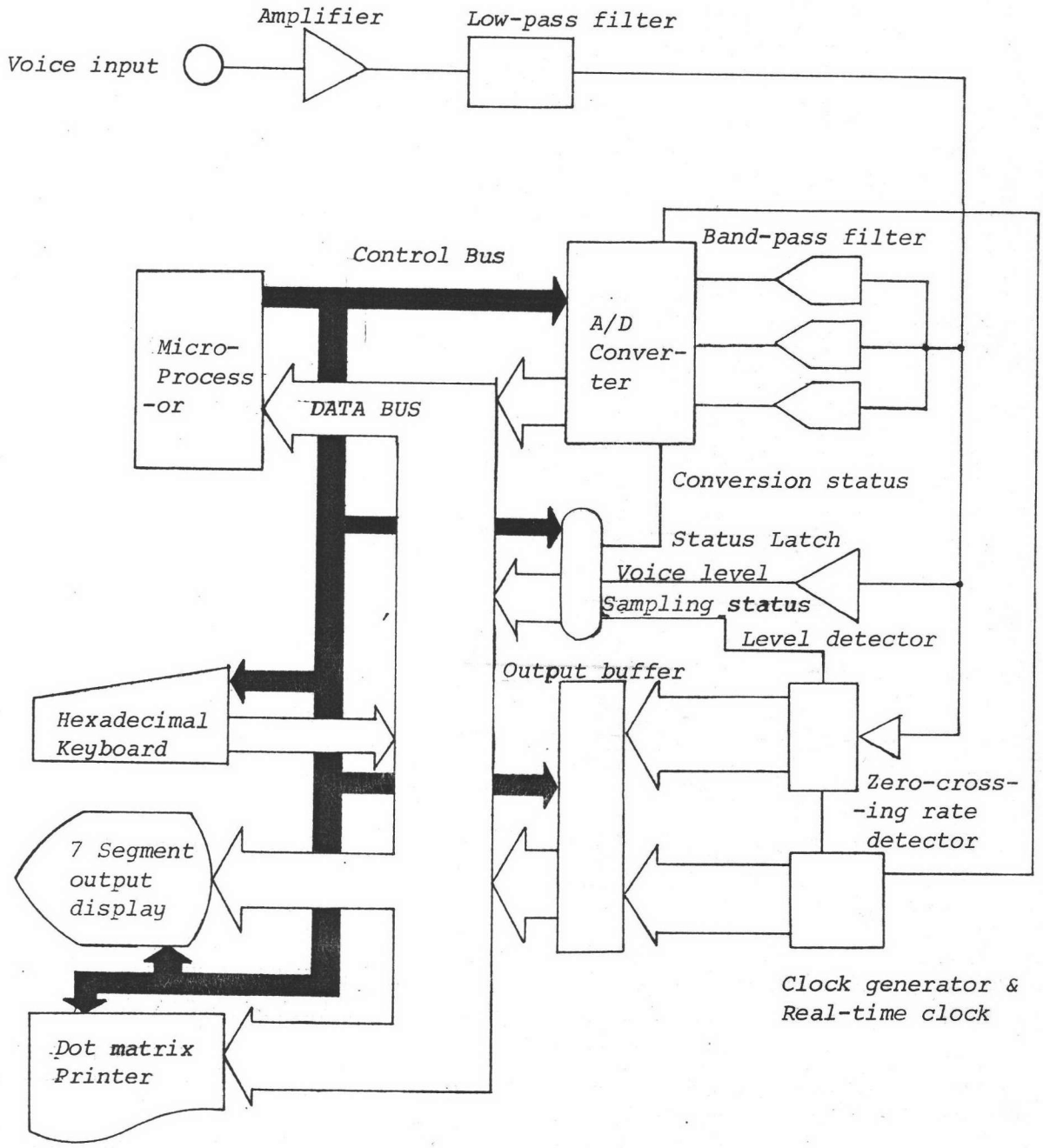
รูปที่ 3.13 แสดงการใช้หน่วยความจำ

ไอซีเบอร์ 8255 นำมาใช้ในวงจร ทำหน้าที่เป็นไตรเสตบัฟเฟอร์ (tri-state buffer) สำหรับวงจรนับเวลาของระบบ และวงจรตรวจจับอัตราการผ่านศูนย์ เนื่องจากเอ้าท์พุทของวงจรทั้งสองใช้ไอซีเบอร์ 74193 ซึ่งไม่สามารถส่งข้อมูลโดยตรงให้กับระบบไมโครโพรเซสเซอร์ได้

3.4 ผังการควบคุมของระบบ

ในส่วนฮาร์ดแวร์ (Hard ware) เมื่อระบบทั้งหมดถูกต่อเข้าด้วยกันแล้ว การควบคุมระบบทั้งหมดจะเป็นตามรูปที่ 3.14

หอสมุดกลาง สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย



รูปที่ 3.14 แสดงผังการควบคุมระบบจดจำ