



บทที่ 3

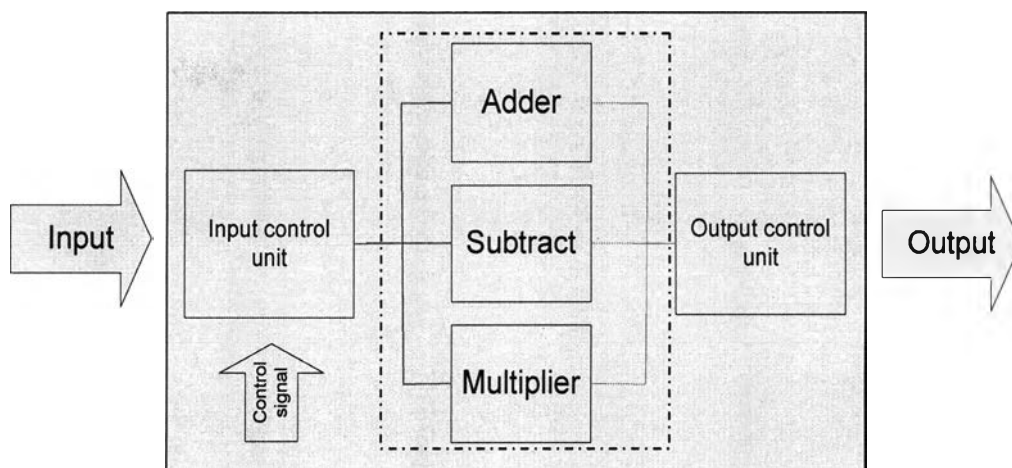
แนวคิดในการออกแบบและพัฒนางจร

ในบทนี้จะกล่าวถึงการออกแบบหน่วยเลขคณิตแบบเชื่อมต่อตรงโดยการนำอัลกอริทึมการบวก ลบ และ คูณ แบบเชื่อมต่อตรงมาสร้างรวมเป็นหน่วยเลขคณิต และพัฒนางจรคูณให้สามารถทำการประมวลผลได้ถึง 64 ดิจิตเนื่องจากวงจรถูกแบบเชื่อมต่อตรงนั้นมีข้อจำกัดด้านขนาดของข้อมูลที่จะนำเข้ามาประมวลผลซึ่งในงานวิจัยนี้เราได้ออกแบบให้วงจรถูกแบบเชื่อมต่อตรงสามารถรองรับการประมวลผลที่ขนาด 64 ดิจิต และตัวดำเนินการ บวกและลบ ไม่มีข้อจำกัดด้านขนาดของข้อมูล ซึ่งจะกล่าวไว้ในส่วนของรายละเอียดของตัวดำเนินการบวกและลบ โดยได้เพิ่มวงจรควบคุมการทำงานเพื่อใช้ในการควบคุมการทำงานของหน่วยเลขคณิตและเลือกใช้ตัวดำเนินการแต่ละตัวในการประมวลผลและควบคุมการส่งผลลัพธ์ออกจากหน่วยเลขคณิตด้วย

3.1 โครงสร้างของหน่วยคณิตศาสตร์แบบเชื่อมต่อตรง

เรามีแนวคิดที่จะออกแบบโครงสร้างหน่วยเลขคณิตแบบเชื่อมต่อตรง โดยจะประกอบด้วย 3 ส่วนดังรูปที่ 3.1 คือ

1. หน่วยควบคุมสัญญาณขาเข้า (Input Control Unit) จะทำหน้าที่รับข้อมูลป้อนเข้า (input) และควบคุมโดยสัญญาณควบคุม (Control signal)
2. หน่วยดำเนินการทางคณิตศาสตร์แบบเชื่อมต่อตรงซึ่งประกอบด้วย ตัวดำเนินการบวก (Adder), ตัวดำเนินการลบ (Subtract) และตัวดำเนินการคูณ (Multiplier)
3. หน่วยควบคุมสัญญาณขาออก (Output control unit) จะทำหน้าที่ควบคุมการส่งผลข้อมูลออก



รูปที่ 3.1 หน่วยเลขคณิตแบบเชื่อมต่อตรง

หน่วยเลขคณิตแบบเชื่อมตรงที่ออกแบบจะถูกควบคุมด้วยวงจรควบคุมสัญญาณขาเข้า โดยใช้สัญญาณควบคุมเพื่อรับสัญญาณเชิงเลขคณิตศาสตร์แบบซ้ำซ้อนเข้า และเลือกใช้ตัวดำเนินการแบบเชื่อมตรงใดในการทำงานประมวลผล หลังจากได้ผลลัพธ์แล้วจะส่งผลที่ได้ผ่านวงจรควบคุมสัญญาณขาออกเพื่อที่จะจัดการปรับปรุงรูปแบบของสัญญาณขาออกและส่งข้อมูลออกจากหน่วยเลขคณิตแบบเชื่อมตรง

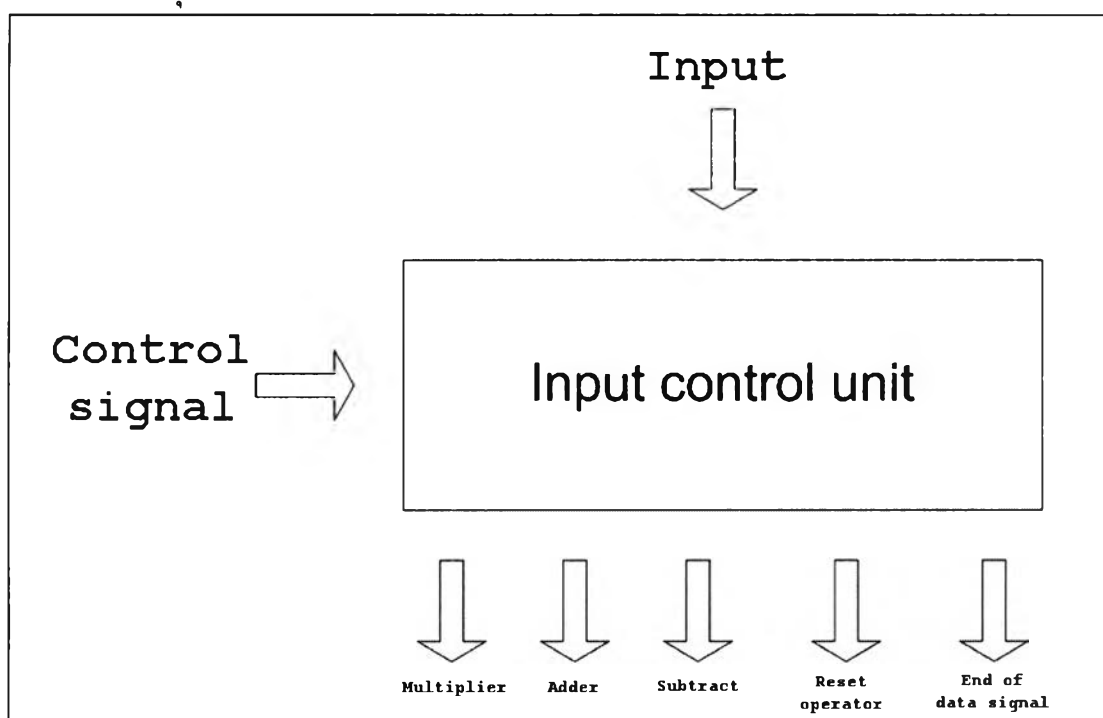
3.2 หน่วยควบคุมสัญญาณขาเข้า (Input Control Unit)

หน่วยควบคุมสัญญาณขาเข้าจะทำหน้าที่การทำงานดังนี้

1. รับสัญญาณป้อนเข้า
2. เลือกใช้งานตัวดำเนินการทางคณิตศาสตร์แบบเชื่อมตรง 3 ชนิด คือบวก ลบ และคูณ
3. ปรับปรุงสถานะของตัวดำเนินการทั้งหมดให้เป็นค่าตั้งต้น (Reset operator)

ซึ่งจะทำงานโดยสัญญาณควบคุม ดังรูปที่ 3.2 ได้แสดงชนิดของสัญญาณที่เข้าและออก

จากหน่วยควบคุม



รูปที่ 3.2 ชนิดของสัญญาณที่เข้าและออกจากหน่วยควบคุมสัญญาณขาเข้า

ข้อมูลป้อนเข้า เป็นสัญญาณเชิงเลขคณิตศาสตร์แบบซ้ำซ้อน ที่ป้อนเข้าประมวลผลโดยหน่วยเลขคณิตแบบเชื่อมตรง ซึ่งมีรูปแบบของสัญญาณเป็นเลขฐานสองซ้ำซ้อนและจะมีข้อกำหนดของรูปแบบสัญญาณที่จะนำมาใช้ในวงจรดำเนินการเลขคณิตแบบเชื่อมตรงดังนี้

- ข้อมูลเข้า 1 ดิจิต มีค่าตั้งแต่ $(-1, 0, 1)$ และแทนค่าด้วยบิตบวกและลบดังแสดงไว้ในบทที่ 2
- บิตที่ใช้บอกว่าเป็นการจับชุดของข้อมูล จะต้องมีสถานะของบิตบวกและลบมีค่าเท่ากับ 1 ทั้งสองค่า เนื่องจากในการแทนค่าของสัญญาณเชิงเลขคณิตแบบซ้ำซ้อนนั้น ค่าข้อมูล 0 นั้นจะสามารถแสดงบิตบวกและลบเป็น 0 หรือ 1 ทั้งสองค่าได้เหมือนกัน ดังนั้นเราจึงเลือกค่าบิตเท่ากับ 1 มาใช้แสดงการจับชุดของข้อมูล เพราะค่าบิตเท่ากับ 1 ทั้งสองค่ายากต่อการอ่านค่าและแสดงผลมากกว่าค่าบิต 0 ทั้งสองค่า โดยที่ใน 1 รอบสัญญาณนาฬิกาจะมีการนำข้อมูลเข้า 4 บิต โดยที่แยกเป็น

A_i (aP (บิต +), aM (บิต -)) และ

B_i (bP (บิต +), bM (บิต -))

นาฬิกา	Clock														
นาฬิกา	A_i	aP	0	1	1	0	0	1	1	0	1	0	1	0	1
นาฬิกา	A_i	aM	0	0	0	0	0	0	0	1	0	1	0	0	1
นาฬิกา	B_i	bP	0	0	0	1	0	1	0	0	1	1	0	0	1
นาฬิกา	B_i	bM	0	1	0	0	1	0	1	0	0	0	0	1	1

รูปที่ 3.3 ตัวอย่างสัญญาณเชิงเลขคณิตแบบซ้ำซ้อน

จากรูปที่ 3.3 ค่าของ $A_i = aP - aM$ โดยที่ค่า 1 บิตสุดท้ายของข้อมูลจะไม่นำมาคำนวณด้วยเนื่องจากเป็นบิตที่บอกการสิ้นสุดของชุดข้อมูลและบิตสุดท้ายนี้จะถูกตรวจสอบโดยหน่วยควบคุมและส่งสัญญาณจับชุดข้อมูลเพื่อไปส่งสัญญาณสิ้นสุดของข้อมูลไปยังหน่วยควบคุมสัญญาณขาออกเพื่อทำงานต่อไป

$$aP = 011001101010$$

$$aM = 000000010100$$

$$A_i = 0110011\bar{1}\bar{1}\bar{1}\bar{1}0$$

$$A_i = 1622$$

และ ค่าของ B_i เช่นกันจะเท่ากับ

$$bP = 000101001100$$

$$bM = 010010100001$$

$$B_i = 0\bar{1}0\bar{1}\bar{1}\bar{1}\bar{1}0\bar{1}0\bar{1}$$

$$B_i = -853$$

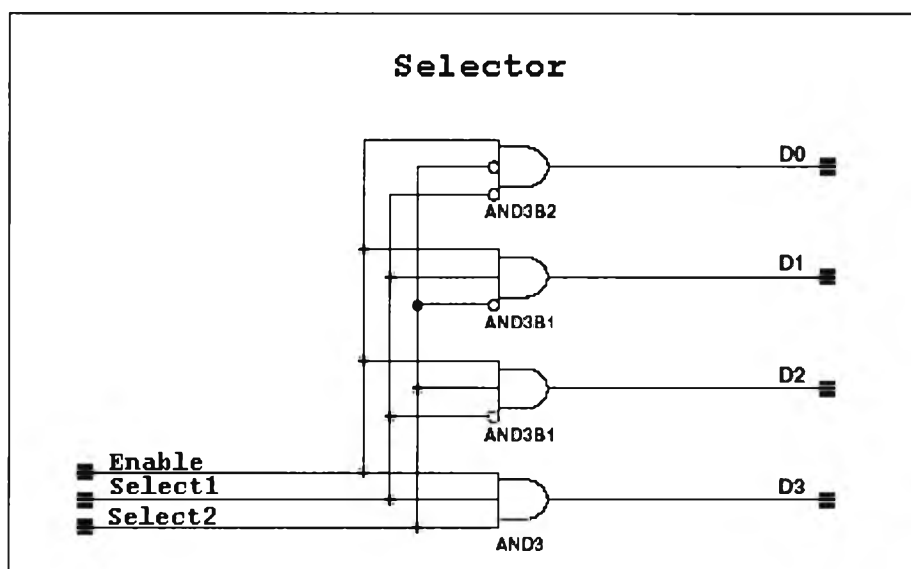
และสัญญาณข้อมูลที่ออกจากหน่วยควบคุมสัญญาณขาเข้าและนำไปประมวลผลโดยตัวดำเนินการเลขคณิตแบบเชื่อมตรงนั้นจะเป็นข้อมูลชุดเดียวกันกับข้อมูลขาเข้า

ในส่วนของสัญญาณควบคุมนั้นจะใช้เพื่อสั่งให้หน่วยเลขคณิตให้ทำการรับข้อมูลเข้าและนำไปประมวลผลในตัวดำเนินการที่เลือก หรือ ปรับตั้งค่าของหน่วยเลขคณิตให้อยู่ในสถานะตั้งต้น โดยที่รูปแบบของสัญญาณจะกล่าวในส่วนรายละเอียดของวงจร และแสดงให้เห็นในส่วนของการทดลอง

หน่วยควบคุมสัญญาณขาเข้าที่ได้ออกแบบจะแบ่งออกได้เป็น 3 ส่วนด้วยกันคือ

1. ส่วนเลือกตัวดำเนินการทางคณิตศาสตร์ (Selector)

มีหน้าที่เลือกตัวดำเนินการทางคณิตศาสตร์แบบเชื่อมตรงโดยมีสัญญาณควบคุม ใช้ 3 สัญญาณในการเลือกว่าจะทำการเลือก บวก (D2) ลบ (D1) คูณ (D3) และกลับค่าหน่วยเลขคณิตให้อยู่ในสถานะตั้งต้น (D0) มีรายละเอียดของวงจรมุ่งดังนี้



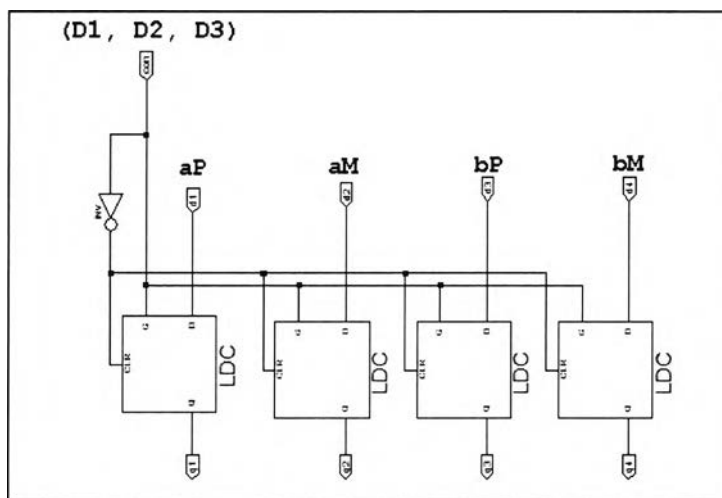
รูปที่ 3.4 วงจรเลือกตัวดำเนินการทางคณิตศาสตร์

ตารางที่ 3.1 แสดงค่าสัญญาณที่ใช้ควบคุมการรับข้อมูลเข้าและเลือกตัวดำเนินการ

สถานะของขาสัญญาณ			การดำเนินการ	
Enable	Select1	Select2		
0	X	X	ไม่รับข้อมูลเข้า	(D0-D3 = 0)
1	0	0	กลับสู่ค่าตั้งต้น	(D0 = 1)
1	1	0	รับข้อมูลเข้าประมวลผลโดยตัวดำเนินการลบ	(D1 = 1)
1	0	1	รับข้อมูลเข้าประมวลผลโดยตัวดำเนินการบวก	(D2 = 1)
1	1	1	รับข้อมูลเข้าประมวลผลโดยตัวดำเนินการคูณ	(D3 = 1)

2. ส่วนรับข้อมูลเข้า (Input latch)

ทำหน้าที่รับข้อมูลเข้าและส่งออกไปยังตัวดำเนินการที่ต่ออยู่โดยจะอยู่ในสถานะที่ส่งข้อมูลออกเมื่อได้รับสัญญาณจากส่วนเลือกตัวดำเนินการทางคณิตศาสตร์ วงจรประกอบด้วย Latch จำนวน 4 ตัวดังรูป 3.5

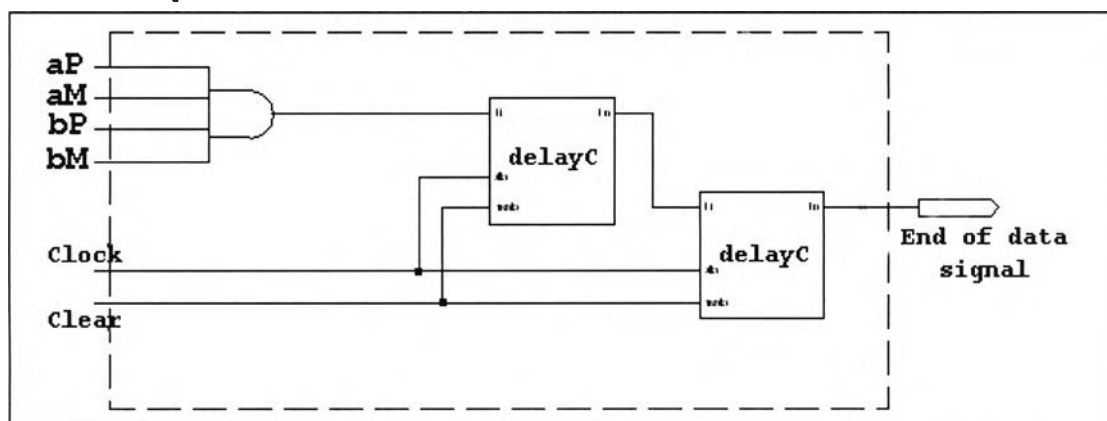


รูปที่ 3.5 ส่วนรับข้อมูลเข้า

โดยถ้ามีสัญญาณ (D1, D2, D3) เข้ามามีสถานะ 1 จะทำการส่งข้อมูลไปยังตัวดำเนินการทางคณิตศาสตร์แบบเชื่อมตรง แต่ถ้าสัญญาณ (D1, D2, D3) มีค่าเป็น 0 จะไม่มีการส่งค่าใดๆ ออก

3. ส่วนตรวจสอบการสิ้นสุดของข้อมูลเข้า (End of data check module)

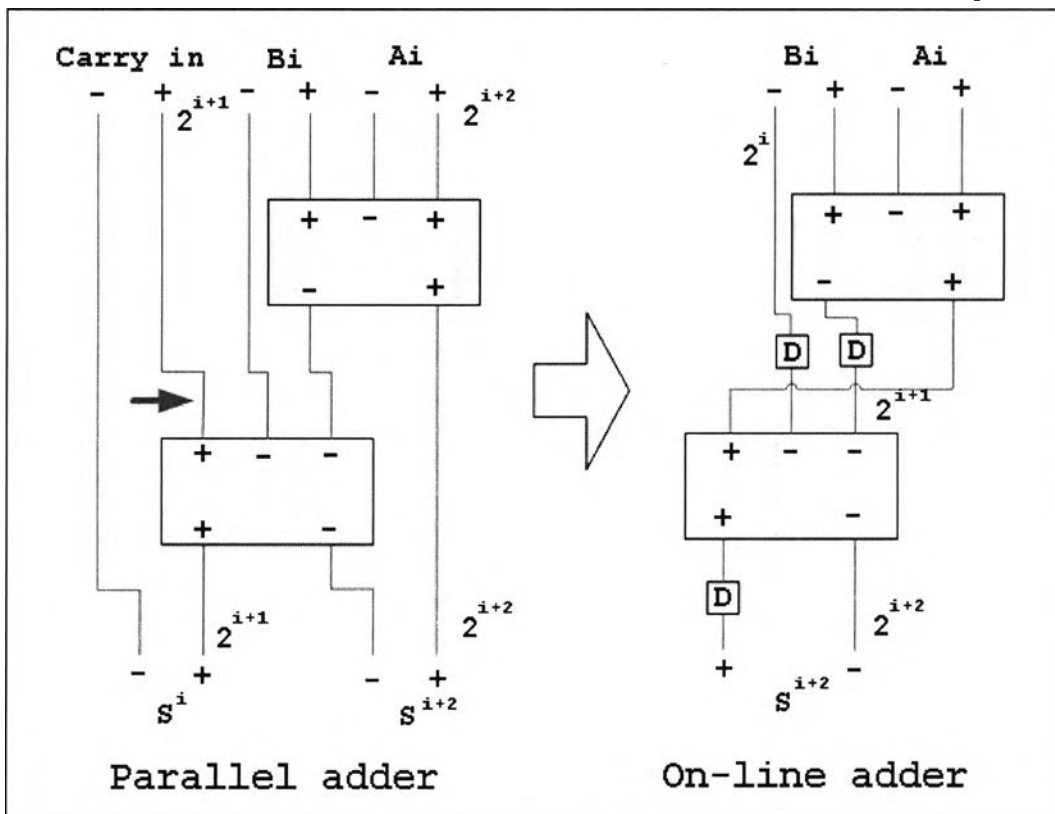
จะทำหน้าที่ตรวจสอบว่าสิ้นสุดข้อมูลขาเข้าแล้วหรือไม่โดยใช้ข้อกำหนดของข้อมูลข้างต้น โดยใช้ แอนด์เกต (AND4) เพื่อตรวจสอบโดยถ้าข้อมูลเข้าเป็น 1 ทั้งหมดจะทำการส่งสัญญาณสิ้นสุดข้อมูลไปยังหน่วยควบคุมสัญญาณขาออกโดยจะหน่วงเวลาไว้เป็นเวลา 2 รอบสัญญาณนาฬิกา ทั้งนี้เป็นเพราะข้อจำกัดของตัวดำเนินการคณิตศาสตร์แบบเชื่อมตรง ซึ่งจะกล่าวถึงในรายละเอียดของตัวดำเนินการแบบเชื่อมตรงต่อไป ซึ่งวงจรตรวจสอบการสิ้นสุดของข้อมูลเข้า มีรายละเอียดดังรูป 3.6



รูปที่ 3.6 วงจรตรวจสอบการสิ้นสุดของข้อมูลเข้า

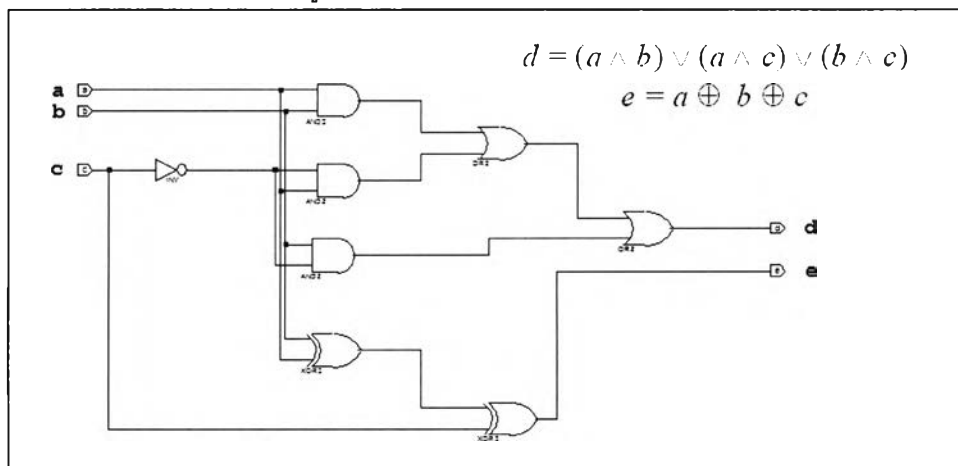
3.31 วงจรบวกแบบเชื่อมต่อตรง

วงจรบวกแบบเชื่อมต่อตรงนั้นจะถูกปรับปรุงมาจากวงจรบวกแบบขนานโดยได้เพิ่มวงจรหน่วงเพื่อหน่วงผลของหลักที่ $i+2$ เพื่อรอตัวทดที่มาจากผลการทำงานในหลักที่ $i+1$ ดังรูปที่ 3.8



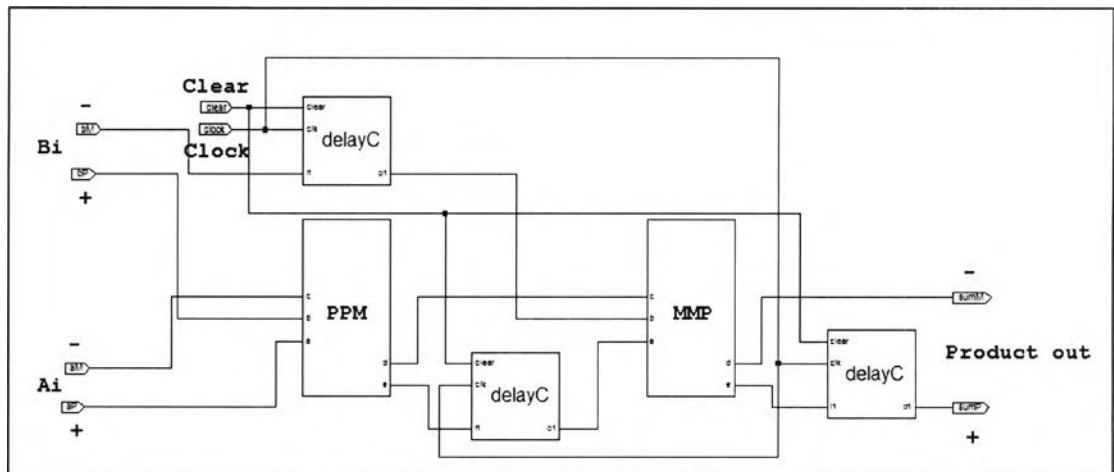
รูปที่ 3.8 รูปการแปลงจากวงจรบวกแบบขนานเป็นวงจรบวกแบบเชื่อมต่อตรง

วงจรบวกแบบเชื่อมต่อตรงประกอบด้วยวงจรหน่วง จำนวน 3 ชุด เชื่อมต่อกับวงจร พีพีเอ็ม เซล(PPM cell) จำนวน 2 ชุด ซึ่งวงจรพีพีเอ็มเซล(PPM cell) จะคำนวณข้อมูลขาออก d และ e จากข้อมูลขาเข้า a, b และ c โดยมีการดำเนินการดังนี้ $2d - e = a + b - c$ ภายในวงจรพีพีเอ็มสามารถแสดงรายละเอียดได้ดังรูปที่ 3.9



รูปที่ 3.9 วงจรพีพีเอ็มเซล

โดยรายละเอียดโครงสร้างของวงจรแบบเชื่อมต่อตรงสามารถแสดงได้ดังรูปที่ 3.10



รูปที่ 3.10 วงจรแบบเชื่อมต่อตรง

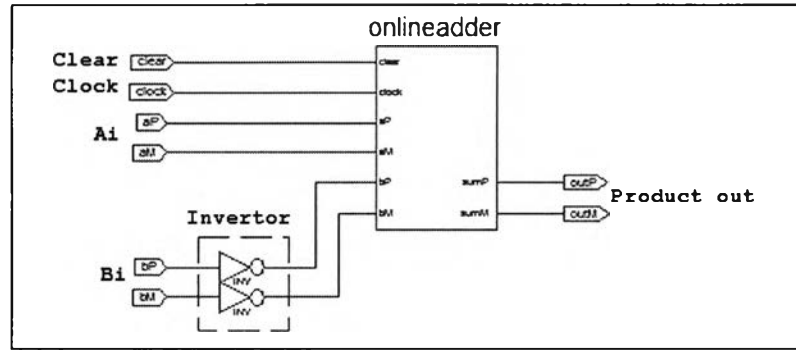
3.3.2 วงจรแบบเชื่อมต่อตรง (On-line Subtract)

เนื่องจากคุณสมบัติของจำนวนแบบมีเครื่องหมาย เราสามารถสร้างวงจรแบบเชื่อมต่อตรงได้โดยนำวงจรแบบเชื่อมต่อตรงมาประยุกต์ใช้ โดยเพิ่มการกลับค่าของสัญญาณเชิงเลขที่จะนำมาลบเข้าไปในวงจร เนื่องจากค่าของข้อมูลที่นำเข้ามาดำเนินการในวงจรมีค่าตั้งแต่ (-1, 0, 1) ซึ่งมีคุณสมบัติซ้ำซ้อนและสมมาตร ดังนั้นเราจึงสามารถใช้ประโยชน์จากคุณสมบัตินี้เพื่อใช้ในการดำเนินการลบได้แสดงได้ดังตารางที่ 3.2

ตารางที่ 3.2 แสดงค่าของข้อมูลหลังใส่วงจร inverter เพื่อกลับค่าของข้อมูล

ก่อนใส่วงจรกลับค่า			หลังใส่วงจรกลับค่า		
ค่าเลขซ้ำซ้อน	+	-	+	-	ค่าเลขซ้ำซ้อน
-1	0	1	1	0	1
0	0	0	1	1	0
1	1	0	0	1	-1

เราได้กำหนดให้มีการทำงานการลบโดย $A_i - B_i$ ซึ่งนำวงจรกลับค่าต่อเข้ากับขาเข้าของวงจรแบบเชื่อมต่อตรงคู่หนึ่ง ในที่นี้เราต่อเข้ากับค่า B_i ดังรูปที่ 3.11



รูป 3.11 วงจรลบแบบเชื่อมตรง

โดยมีสมการคือ

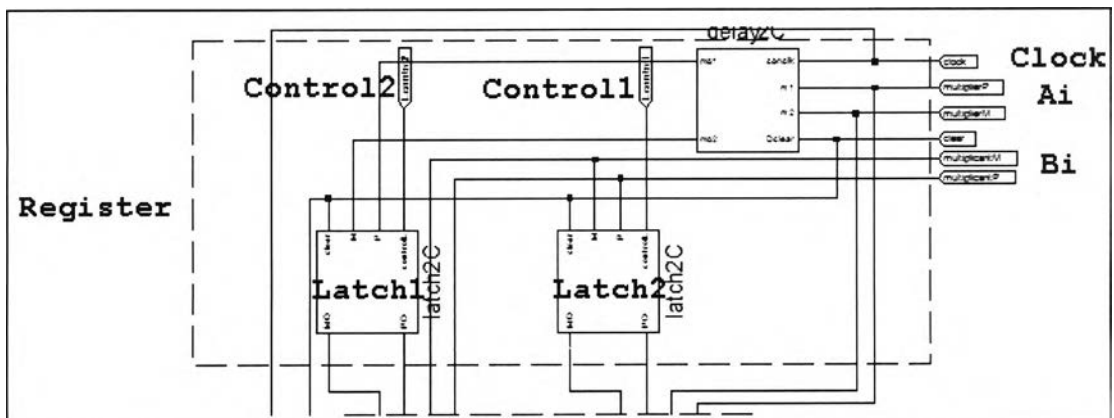
$$Sum_{i+2} = A_i + (-B_i)$$

เนื่องจากใช้วงจรวกแบบเชื่อมตรงในการดำเนินการลบดังนั้นเราจึงใช้วงจรวกเพียงตัวเดียว เลือกรดำเนินการโดยหน่วยควบคุมสัญญาณขาเข้าซึ่งได้ใส่วงจรกลับค่าสัญญาณขาไปในวงจรควบคุมสัญญาณขาเข้าไว้แล้วข้างต้น

3.3.3 วงจรคูณแบบเชื่อมตรง (On-line Multiplier)

วงจรมคูณแบบเชื่อมตรงระดับดิจิทัลแบ่งออกได้เป็น 3 ส่วน คือ Register, Multiplication และ Parallel adder ดังรูป 3.9

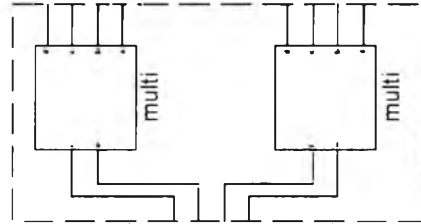
- 1) รีจิสเตอร์ (Register) ประกอบด้วย แลตช์ (Latch) 2 ชุด และ ดีเลย์ (Delay) 2 ชุดจะทำหน้าที่ จัดการควบคุมลำดับการเข้าประมวลผลของข้อมูลตัวตั้ง และข้อมูลตัวคูณโดยจะทำการเก็บค่าของตัวตั้งและตัวคูณในลำดับที่วงคูณนี้อยู่ เช่น ถ้าอยู่ในลำดับแรกก็จะเก็บค่าตัวตั้งและตัวคูณในลำดับที่มีนัยสำคัญสูงที่สุดไว้ โดยมีรายละเอียดวงจรดังนี้



รูปที่ 3.12 รีจิสเตอร์

ซึ่งในส่วนนี้จะมีการควบคุมการเก็บค่าตัวตั้งและตัวคูณโดยขาสัญญาณ control1 และ control2 ตามลำดับ

- 2) มัลติพลีเคชัน (Multiplication) ทำหน้าที่คูณข้อมูล 2 ชุดเข้าด้วยกันประกอบด้วยเซลล์ตัวคูณ 2 ตัวดังรูปที่ 3.13



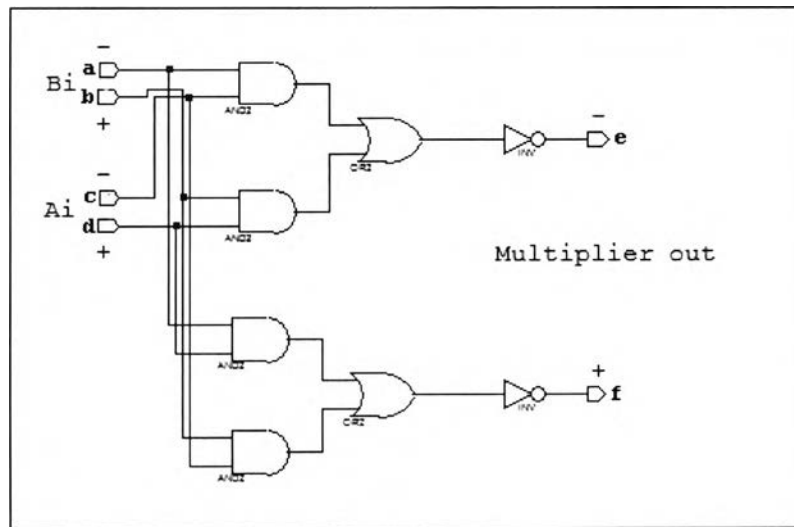
รูปที่ 3.12 มัลติพลีเคชัน

โดยที่ภายใน multi แต่ละตัวจะทำการคูณข้อมูล 2 ดิจิตเข้าด้วยกัน มีสมการตรรกะดังนี้

$$e = (a \wedge c) \vee (b \wedge d)$$

$$f = (a \wedge d) \vee (b \wedge c)$$

มีรูปรายละเอียดของวงจรเซลล์ตัวคูณดังนี้

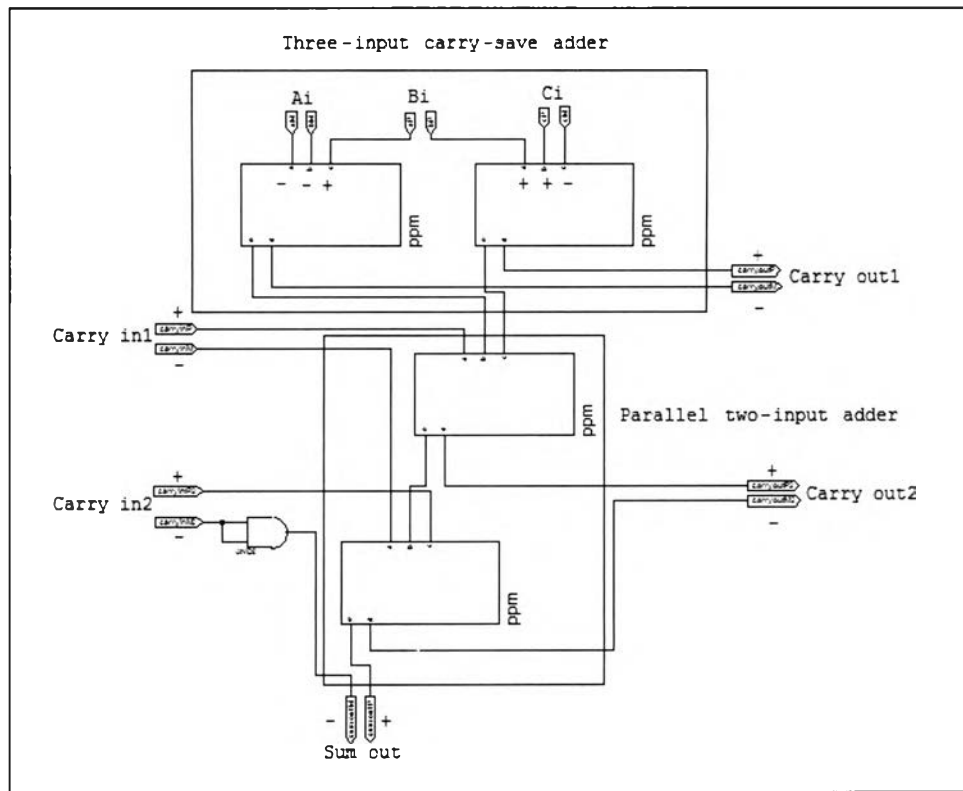


รูปที่ 3.13 เซลล์ตัวคูณ

- 3) วงจรบวกแบบขนาน (Parallel adder) จะทำหน้าที่รวมผลที่ได้จากส่วนของ Multiplication เพื่อรวมเข้ากับตัวทด (carry in1, carry in2) และผลลัพธ์ (sum in) จากตัวคูณดิจิตก่อนหน้า ซึ่งในส่วนนี้จะประกอบด้วยวงจร 2 ส่วนคือ

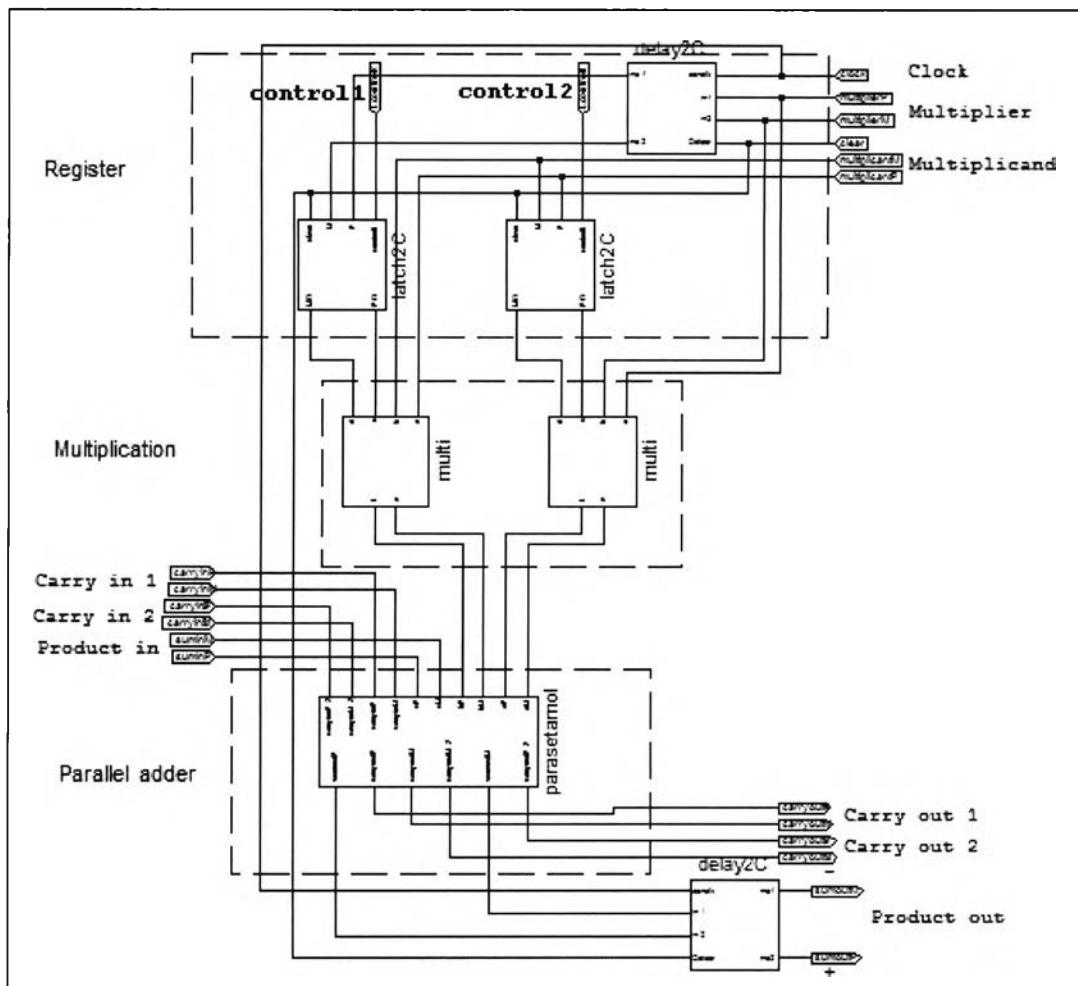
- 1) วงจรบวกแบบจำกัดตัวทดขนาด 3 ค่าป้อนเข้า (Three-input carry-save adder) ทำหน้าที่รวมผลที่ได้จากการคูณ 2 ค่ากับผลลัพธ์ของดิจิตก่อนหน้าเข้าด้วยกัน
- 2) วงจรบวกแบบขนานขนาด 2 ค่าป้อนเข้า (Parallel two-input adder) ทำหน้าที่รับผลลัพธ์จากวงจรบวกแบบจำกัดตัวทด รวมเข้ากับ ตัวทด1 และ ตัวทด2





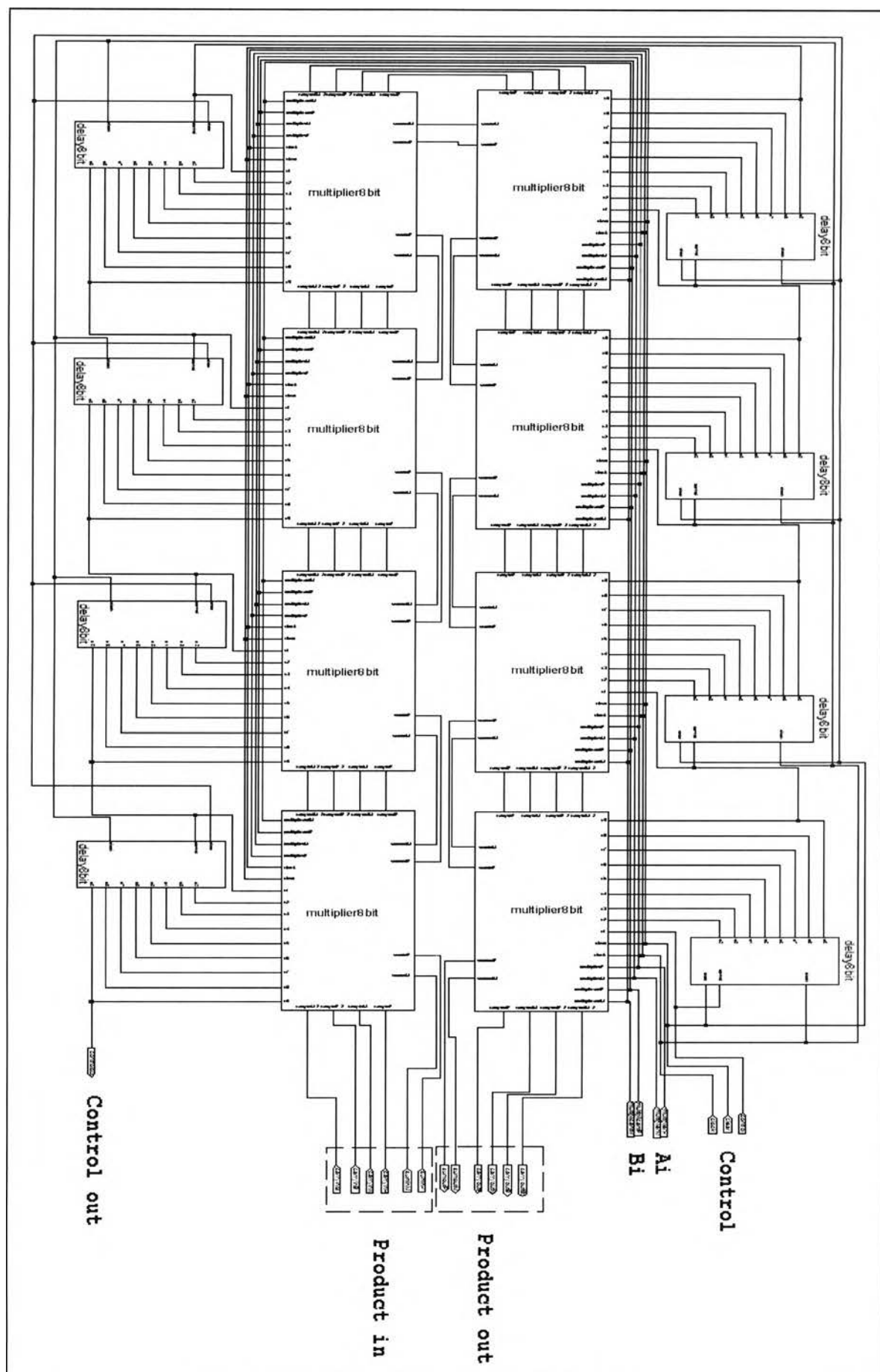
รูปที่ 3.14 วงจรบวกแบบขนาน

จากส่วนประกอบทั้ง 3 ที่ได้กล่าวมาแล้วเรานำมารวมกันเป็นวงจรคูณขนาด 1 ดิจิตได้ดังรูป 3.15 ซึ่งวงจรคูณที่ได้จะถูกควบคุมการทำงานจากขา control1 และ control2



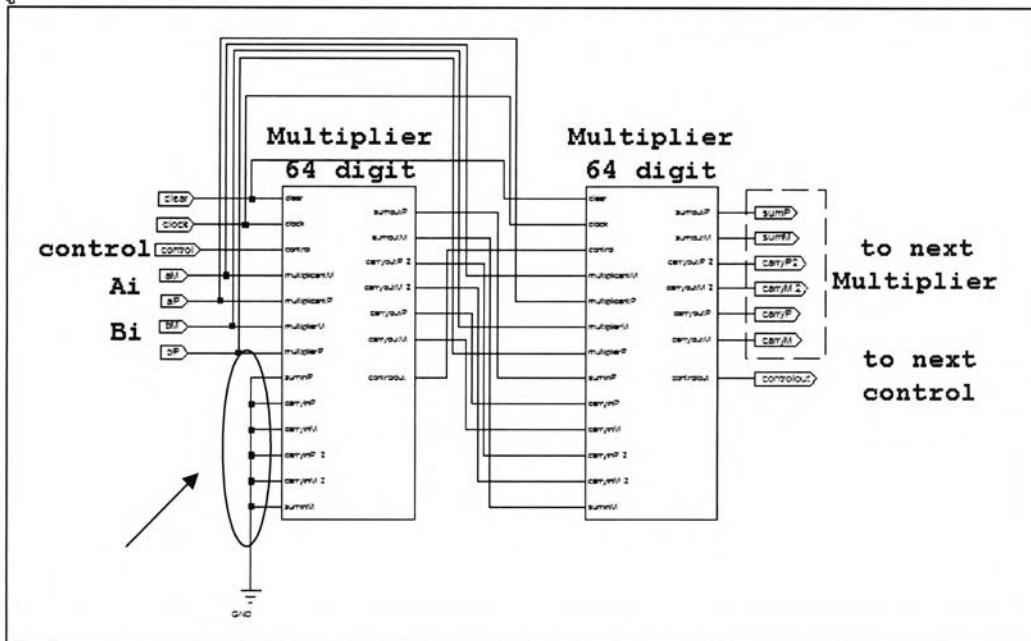
รูปที่ 3.15 วงจรคูณแบบเชื่อมตรงระดับดิจิทัล

จากวงจรคูณแบบเชื่อมตรงระดับดิจิทัลสามารถนำมาประยุกต์เป็นวงจรคูณแบบเชื่อมตรงระดับ 64 ดิจิต โดยนำวงจรคูณแบบเชื่อมตรงระดับดิจิทัล มาต่ออนุกรมขยายกันจำนวน 64 ชุด ซึ่งจากในรูปที่ 3.16 เราจะทำการรวมวงจรเป็นกลุ่ม โดยมี 8 กลุ่มกลุ่มละ 8 ดิจิตรวมเป็นวงจรคูณแบบเชื่อมตรงขนาด 64 ดิจิต เพื่อทำให้ง่ายต่อการแก้ไขปรับปรุง ต่อขยาย และ นำมาใช้งาน



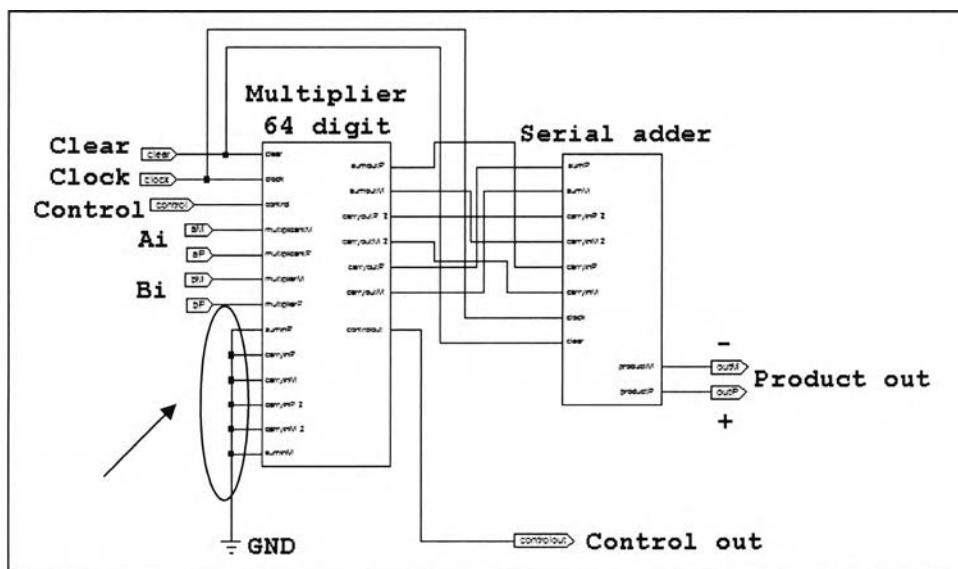
รูปที่ 3.16 วงจรคูณแบบเชอมตรงขนาด 64 ดิจิต

เนื่องจากวงจรคูณแบบเชื่อมตรงที่ได้ออกแบบนี้ มีคุณสมบัติการต่อขยายเพื่อที่จะรองรับการประมวลผลข้อมูลที่มีขนาด 128 ดิจิตได้ โดยการนำวงจรขนาด 64 ดิจิตสองตัวต่อเข้าด้วยกัน ดังรูป 3.17 ซึ่งหากต้องการมากกว่า 128 ดิจิตก็สามารถที่จะต่อเพิ่มได้อีกตามต้องการ



รูปที่ 3.17 การต่อขยายวงจรคูณแบบเชื่อมตรงเพื่อให้ได้ขนาดขนาด 128 ดิจิต

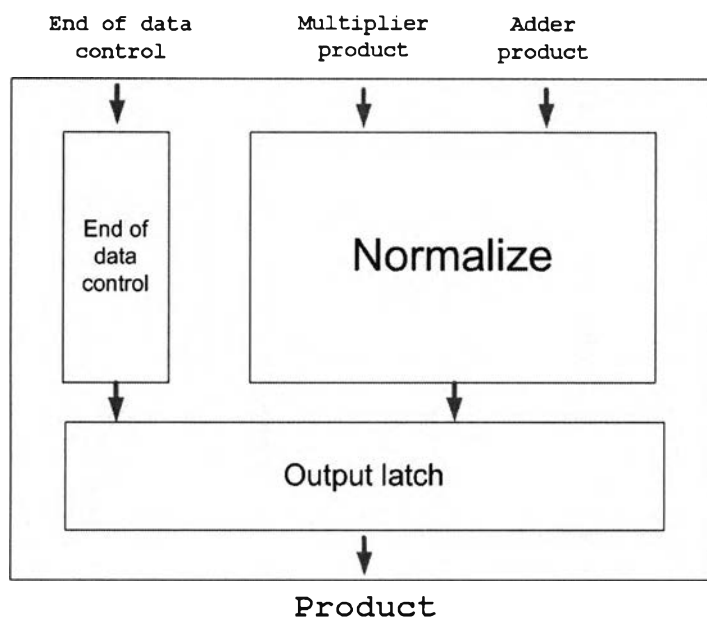
โดยที่ในวงจรคูณดิจิตสุดท้ายค่า Product in, Carry in1 และ Carry in2 จะต่อเข้ากับค่า 0 หรือ GND จุดที่ถูกครีขึ้นรูปที่ 3.17 และ 3.18 เมื่อได้ผลลัพธ์ที่วงจรคูณขนาด 64 ดิจิตข้างต้นแล้ว จึงส่งไปเข้าวงจร Serial adder เพื่อรวมค่า Product out, Carry out1 และ Carry out2 เข้าด้วยกัน ดังในรูปที่ 3.18 เพื่อที่จะคำนวณหาผลลัพธ์สุดท้าย



รูปที่ 3.18 การเชื่อมต่ วงจรบวกแบบอนุกรมกับวงจรคูณแบบเชื่อมตรงขนาด 64 ดิจิต

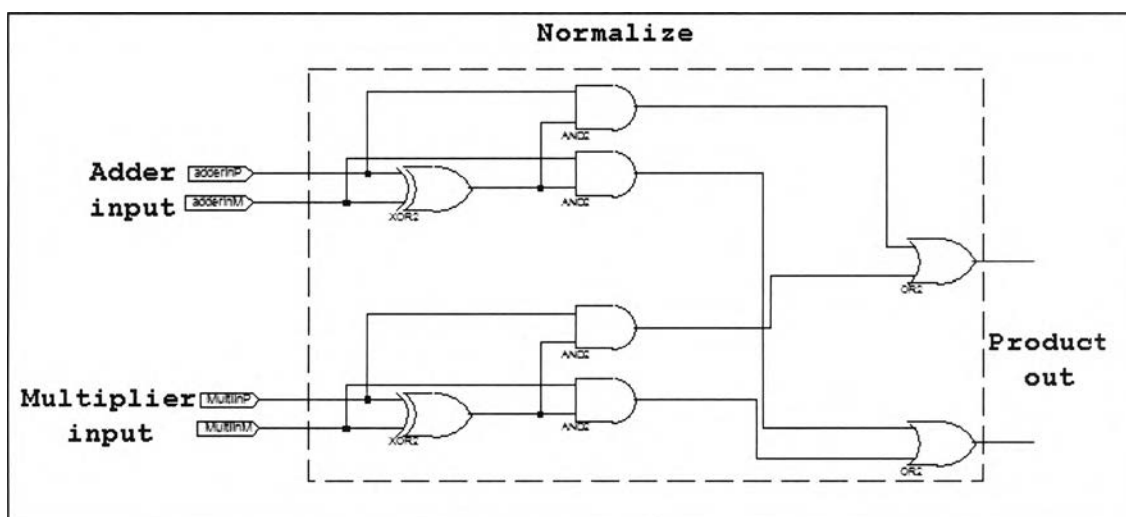
3.4 หน่วยควบคุมสัญญาณขาออก (Output Control Unit)

หน่วยควบคุมสัญญาณขาออกมีหน้าที่จัดการข้อมูลที่ออกจากตัวดำเนินการทางคณิตศาสตร์แบบเชื่อมตรง ให้เป็นรูปแบบที่ได้กำหนดไว้ในรูปแบบของสัญญาณข้างต้น และใส่ค่าที่บอกว่าเป็นการจบชุดของข้อมูลไว้ท้ายชุดของข้อมูลด้วย โดยที่จะประกอบด้วยหน่วยต่างๆดังรูปที่ 3.19



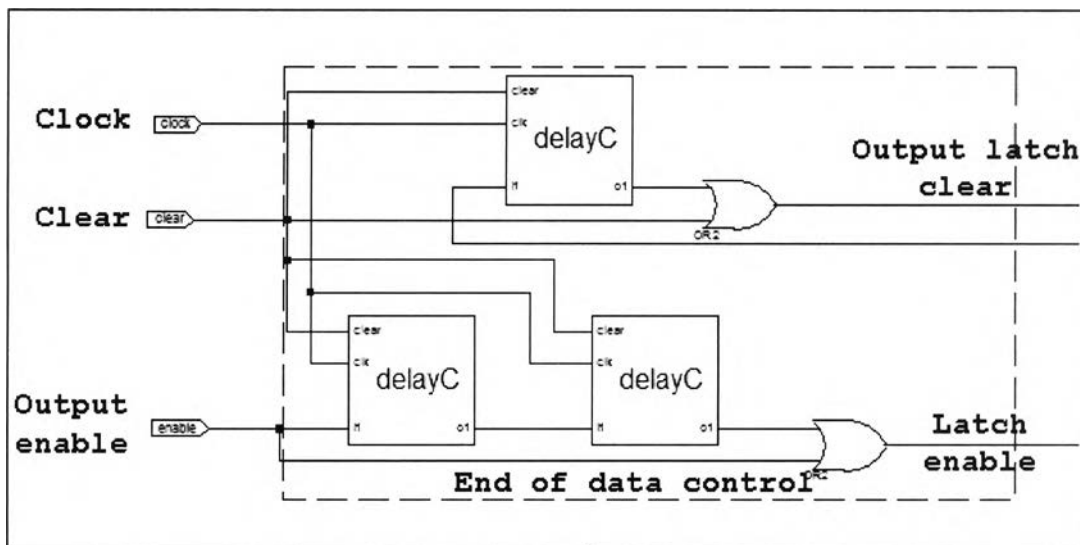
รูปที่ 3.19 หน่วยควบคุมสัญญาณขาออก

1. หน่วยปรับปรุงข้อมูล (Normalize) เมื่อได้ผลข้อมูลที่ประมวลผลเสร็จจากวงจรดำเนินการแบบเชื่อมตรงใดๆ (Adder product, Multiplier product) แล้ว เราจึงนำข้อมูลที่ได้นำเข้าไปทำการปรับปรุงข้อมูลภายในส่วนของหน่วยปรับปรุงข้อมูล โดยจะปรับข้อมูลที่มีค่าเป็น 1 ทั้งสองค่าให้เป็น 0 ทั้งสองค่า ดังรูป 3.20



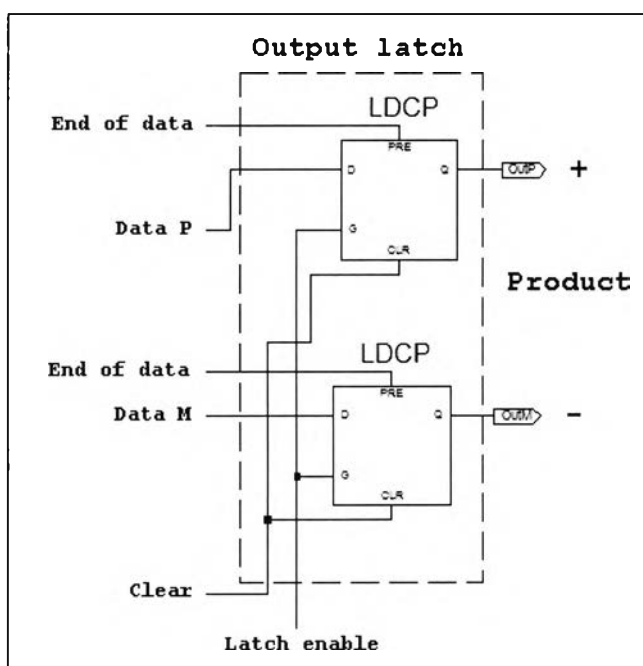
รูปที่ 3.20 หน่วยปรับปรุงข้อมูล

- หน่วยควบคุมการสิ้นสุดของชุดข้อมูล (End of data control) จะทำหน้าที่ปิดเปิดหน่วยข้อมูลออกและส่งค่าเคลียร์ (Clear) เพื่อตั้งค่าหน่วยข้อมูลออกให้มีสถานะตั้งต้นหลังจากสิ้นสุดชุดของข้อมูลแล้ว ดังรูป 3.21



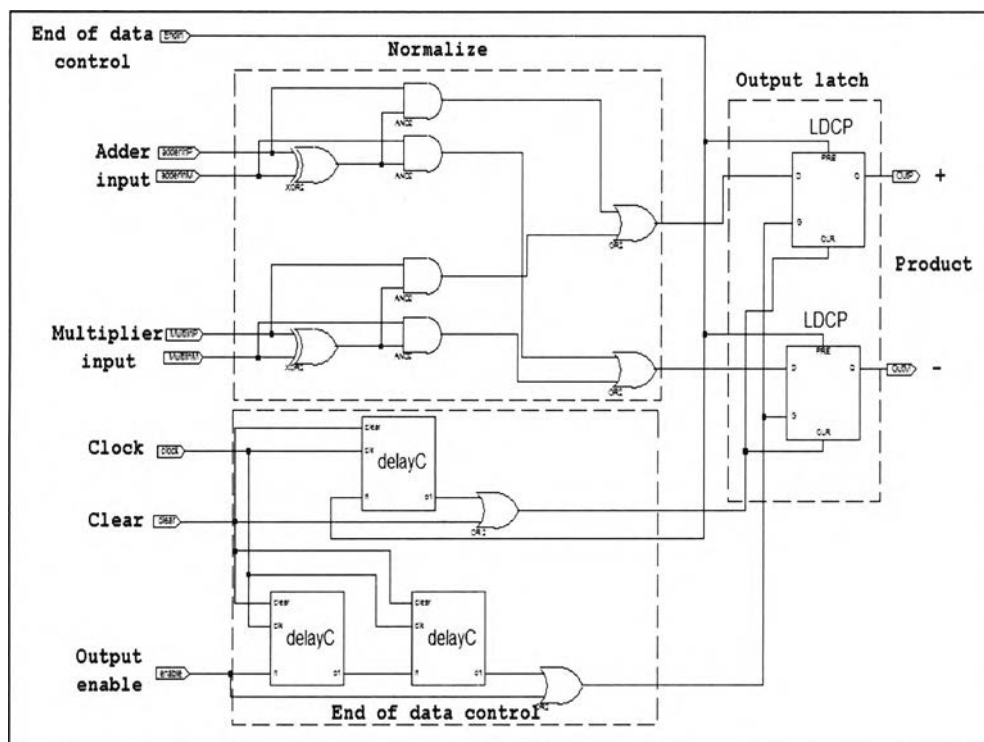
รูปที่ 3.21 หน่วยควบคุมการสิ้นสุดของชุดข้อมูล

- หน่วยข้อมูลออก (Output latch) ประกอบด้วย SR Latch 2 ตัวจะรับสัญญาณการสิ้นสุดของข้อมูลจากหน่วยควบคุมสัญญาณขาเข้าโดยจะปรับค่าสุดท้ายหลังจากจบชุดของข้อมูลให้เป็น 1 ทั้งสองค่าโดยหน่วยข้อมูลออกเพื่อเป็นการบอกว่าจบชุดของข้อมูล และรับค่าเคลียร์เพื่อปรับค่าภายในให้เป็นสถานะตั้งต้น ดังรูป 3.22



รูปที่ 3.22 หน่วยควบคุมการสิ้นสุดของชุดข้อมูล

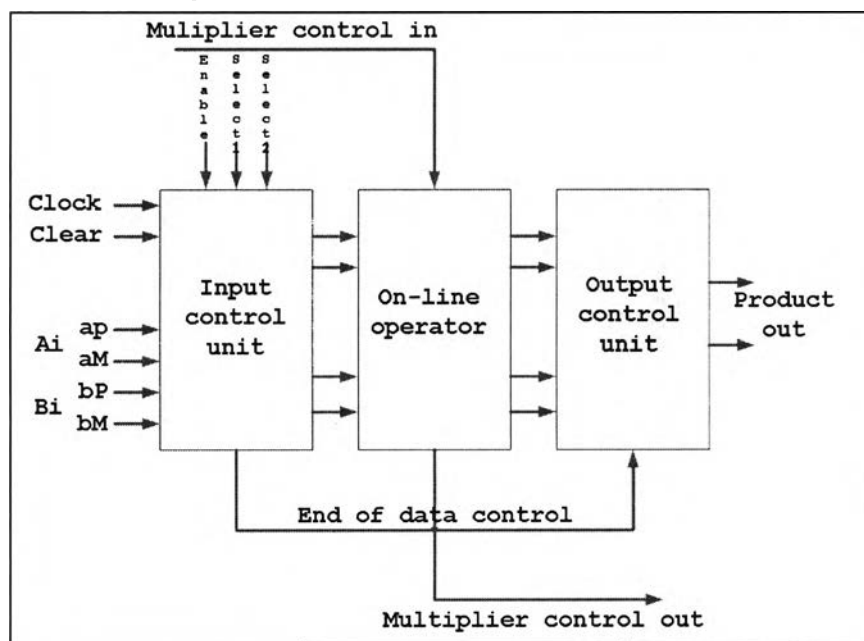
จากแนวการทำงานข้างต้นจึงนำมาออกแบบรวมเป็นวงจรควบคุมสัญญาณขาออกได้ดัง
รูปที่ 3.23



รูปที่ 3.23 วงจรควบคุมสัญญาณขาออก

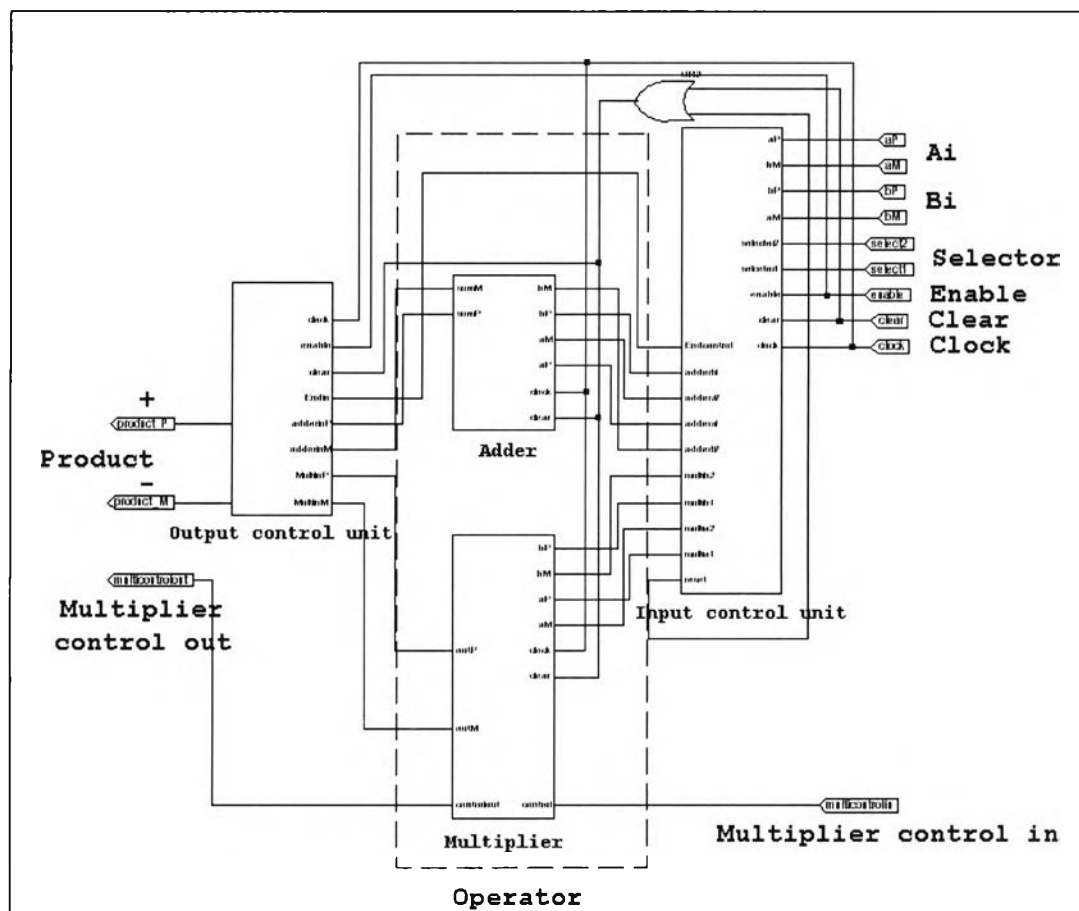
3.5 หน่วยเลขคณิตแบบเชื่อมตรง

หลังจากที่ได้วงจรครบทุกส่วนตามหัวข้อ 3.2, 3.3 และ 3.4 แล้วจึงนำมารวมกันเป็นหน่วยเลขคณิตแบบเชื่อมตรง ที่มีรูปแบบป้อนข้อมูล และสัญญาณควบคุมอยู่ในหัวข้อที่ได้กล่าวมาแล้ว



รูปที่ 3.24 หน่วยเลขคณิตแบบเชื่อมตรง

โดยได้ทำการออกแบบสร้างวงจรบนโปรแกรม Xilinx ISE Version 8.1i [7] ดังรูปที่ 3.25 เพื่อนำไปจำลองการทำงานและ ตรวจสอบความถูกต้องของผลการทำงานต่อไป



รูปที่ 3.25 รูปแบบโครงสร้างของวงจรหน่วยคณิตศาสตร์แบบเชื่อมตรง