

รายงานการวิจัยฉบับสมบูรณ์
ทุนอุดหนุนโครงการวิจัยร่วมภาครัฐกับภาคเอกชน ปีงบประมาณ 2546

โครงการ
เชื่อมโยงการวิจัยภาควิชาชีพวิศวกรรมคอมพิวเตอร์สู่ภาคอุตสาหกรรม ปี 2546

โครงการย่อยที่ 2
การศึกษาและสร้างต้นแบบเพื่อยืดอายุการใช้งานสายสวนหัวใจ

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชาวิศวกรรมศาสตร์

จุฬาลงกรณ์มหาวิทยาลัย

คำนำ

เอกสารนี้เป็นรายงานฉบับสมบูรณ์ โครงการเชื่อมโยงการวิจัยภาควิชาชีพวิศวกรรมคอมพิวเตอร์สู่ภาคอุตสาหกรรม ปี 2546 เป็นโครงการย่อยที่ 2 เรื่อง การศึกษาและสร้างต้นแบบเพื่ออียูการใช้งานสายสวนหัวใจ ของภาควิชาชีพวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย เพื่อให้โรงพยาบาลจุฬาลงกรณ์ สภากาชาดไทยนำไปใช้ประโยชน์ งานวิจัยนี้ได้สร้างเครื่องอียูการใช้งานสายสวนหัวใจสำเร็จมีชื่อว่า CUPID โดยนำสายที่ผ่านการใช้งานแล้วมาบูรณะจะได้สายที่มีคุณสมบัติเหมือนสายเส้นใหม่ ซึ่งผ่านการทดสอบและเป็นที่ยอมรับจากแพทย์ผู้เชี่ยวชาญแล้ว จึงได้นำไปใช้กับผู้ป่วยหลายราย ได้ผลการรักษาเป็นอย่างดี ที่ผ่านมามีได้บูรณะสายสวนหัวใจให้โรงพยาบาลจุฬาลงกรณ์ สภากาชาดไทยไปแล้วไม่น้อยกว่า 30 เส้น และ ศูนย์โรคหัวใจ โรงพยาบาลศิริราช อีกจำนวน 32 เส้น คิดเป็นมูลแทนการใช้ของใหม่ไม่น้อยกว่า 3 ล้านบาทแล้ว

การทำวิจัยนี้ได้ปรึกษากับหน่วยงานทรัพย์สินทางปัญญาแล้วเห็นว่าการวิจัยนี้เป็นการพัฒนาอุปกรณ์ขึ้นมาใหม่ และอุปกรณ์นี้ไม่ได้ทำการลอกเลียนแบบโปรแกรมหรือข้อมูลจากส่วนใด ๆ จากสายสวนหัวใจเลข แต่เป็นลักษณะการบันทึกข้อมูลใหม่ลงไป จึงไม่มีปัญหาการละเมิดสิทธิบัตร

ขอขอบคุณ หน่วย Electrophysiology ศูนย์โรคหัวใจ โรงพยาบาลจุฬาลงกรณ์ สภากาชาดไทย ผู้ร่วมวิจัย ซึ่งได้แก่ ผ.ศ.บุญชัย โสวรรณวิชกุล นพ.บัญชา ศันสนีย์วิทย์กุล และคณะกรรมการประเมินที่ได้กรุณาให้คำแนะนำต่าง ๆ มา

โปรดปราน พิศรสาร

มิถุนายน 47

เลขหมู่

เลขทะเบียน 014591

วัน, เดือน, ปี 6 ก.ค. 53

สารบัญ

	หน้าที่
1. บทนำ	1
2. การวิเคราะห์วงจรในสาย Ablation Catheter	4
3. การออกแบบและพัฒนาเครื่องต้นแบบ	7
4. ขั้นตอนการพัฒนาโปรแกรมและการทดสอบ	15
5. สรุป	18

ภาคผนวก	
ภาคผนวก ก ข้อมูลสาย Ablation Catheter	19
ภาคผนวก ข ข้อมูลไอซีหน่วยความจำ	21
ภาคผนวก ค คุณลักษณะ LCD	42



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญภาพ

	หน้าที่
รูปที่ 2.1 สาย Ablation Catheter ชนิด Reference	4
รูปที่ 2.2 สาย Ablation Catheter ชนิด Mapping	5
รูปที่ 2.3 หน่วยความจำอนุกรมในหัวของสาย Ablation Catheter	6
รูปที่ 3.1 Timing Diagram สำหรับการอ่าน	7
รูปที่ 3.2 Timing Diagram สำหรับคำสั่ง EWEN	8
รูปที่ 3.3 Timing Diagram สำหรับคำสั่ง EWDS	8
รูปที่ 3.4 Timing Diagram สำหรับการเขียน	8
รูปที่ 3.5 วงจรค้นแบบ	10
รูปที่ 3.6 เครื่องค้นแบบ	10
รูปที่ 3.7 วงจรค้นแบบที่ปรับปรุงใหม่	12
รูปที่ 3.8 เครื่องค้นแบบที่ปรับปรุงใหม่	12
รูปที่ 3.9 เครื่องค้นแบบเพื่อการผลิต	13
รูปที่ 3.10 เครื่องที่สร้างเสร็จสมบูรณ์	13

สารบัญตาราง

ตารางที่ 3.1 รูปแบบคำสั่งสำหรับหน่วยความจำขนาด 1 กิโลบิต	9
ตารางที่ 3.2 รูปแบบคำสั่งสำหรับหน่วยความจำขนาด 2 กิโลบิต	9

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 1

บทนำ

1. ชื่อโครงการย่อย การศึกษาและสร้างต้นแบบเพื่อยืดอายุการใช้งานสายสวนหัวใจ
2. คณะผู้ดำเนินการวิจัย
 - 2.1. ผ.ศ.บุญชัย โสวรรณวิชกุล หัวหน้านักวิจัย
 - 2.2. อ.ดร.โปรคปราน พิศรสาธิต นักวิจัย
 - 2.3. นพ.บัญชา ศันสนีย์วิทย์กุล นักวิจัย
3. ประเภทของงานวิจัย งานวิจัยประยุกต์
4. คำสำคัญของเรื่องที่ทำการวิจัย Microprocessor, Embedded System, Catheter, Electrophysiology
5. ความสำคัญและที่มาของปัญหาที่ทำการวิจัย

ภาวะหัวใจเต้นเร็วผิดปกติ (Cardiac Tachyarrhythmia) เป็นภาวะที่พบได้บ่อยและสำคัญในเวชปฏิบัติ ผู้ป่วยที่มีหัวใจเต้นเร็วผิดปกติจะมีอาการใจสั่น หัวใจเต้นเร็ว เหนื่อย ในรายที่เป็นรุนแรง อาจจะทำให้เกิดหัวใจล้มเหลวหรือเสียชีวิตได้ การรักษาหัวใจเต้นเร็วผิดปกติในปัจจุบันสามารถรักษาให้หายขาดได้ด้วยการทำการจี้ด้วยคลื่นวิทยุความถี่สูง (Radiofrequency Ablation หรือ RF Ablation) การรักษาด้วยวิธี RF Ablation ทำได้โดยการใส่สายสวนหัวใจผ่านทางหลอดเลือดดำและแดงที่บริเวณขาหนีบ เข้าไปวางไว้ในห้องหัวใจที่ตำแหน่งต่าง ๆ กัน เพื่อบันทึกสัญญาณที่ตำแหน่งต่าง ๆ ในหัวใจ และตรวจหาตำแหน่งเฉพาะในห้องหัวใจที่เป็นจุดก่อให้เกิดหัวใจเต้นเร็วผิดปกติ หลังจากพบตำแหน่งเฉพาะดังกล่าวแล้ว สายสวนหัวใจสำหรับจี้ (Ablation Catheter) จะถูกวางที่ตำแหน่งดังกล่าว หลังจากนั้นพลังงานคลื่นวิทยุความถี่สูง (Radiofrequency , RF Energy) จะถูกปล่อยผ่าน Ablation Catheter ซึ่ง RF Energy จะถูกเปลี่ยนเป็นพลังงานความร้อนทำลายเนื้อเยื่อหัวใจที่เป็นจุดกำเนิดของหัวใจเต้นเร็วผิดปกติ จึงสามารถรักษาหัวใจเต้นเร็วผิดปกติให้หายขาดได้ การเคลื่อนสาย Ablation Catheter ไปสู่ตำแหน่งที่เป็นจุดกำเนิดหัวใจเต้นผิดปกติ อาศัยเครื่อง Fluoroscope ซึ่งเป็นเครื่อง X-Ray ที่สามารถถ่ายภาพต่อเนื่องได้จึงสามารถบอกตำแหน่งของ Ablation Catheter ได้อย่างถูกต้อง

การรักษาหัวใจเต้นผิดปกติด้วยวิธีดังกล่าว ถือเป็นมาตรฐานพื้นฐานของการรักษาหัวใจเต้นเร็วผิดปกติซึ่งมีข้อจำกัดคือ

1. ไม่สามารถใช้ได้ผลดีกับหัวใจเต้นผิดปกติชนิดซับซ้อน (Complex arrhythmia)

เครื่องมือชนิดพื้นฐานสามารถใช้ได้ผลดีกับหัวใจเต้นผิดปกติชนิดพื้นฐาน (Simple arrhythmia) ซึ่งมีกำเนิดเฉพาะเป็นจุดแคบ ๆ มีตำแหน่งที่อยู่ชัดเจนแน่นอน ไม่สามารถใช้ได้ผลดีกับหัวใจเต้นผิดปกติชนิดซับซ้อน (Complex arrhythmia) ซึ่งมีจุดกำเนิดเฉพาะเป็นพื้นที่กว้าง ๆ ซึ่งจำเป็นต้องทำการจี้เป็น

เส้นตรงต่อเนื่องกันไป (Linear Ablation) ซึ่งแตกต่างจาก Simple arrhythmia ซึ่งสามารถชี้เฉพาะจุดได้ (Focal ablation)

2. เสี่ยงต่อการได้รับรังสี X-Ray เกินขนาด เครื่องมือชนิดพื้นฐานอาศัยการถ่ายภาพด้วยรังสี X-Ray การใช้เครื่องมือพื้นฐานมาใช้รักษา Complex arrhythmia จึงเพิ่มโอกาสต่อการได้รับรังสี X-Ray เพิ่มมากขึ้น

3. ภาพที่ได้จาก Fluoroscopy เป็นภาพในเชิง 2 มิติ แต่ใช้ดูการเคลื่อนไหวในท้องหัวใจซึ่งเป็น 3 มิติ ผู้ปฏิบัติจึงจำเป็นต้องเคลื่อนย้ายมุมของเครื่อง Fluoroscopy ไปมา เพื่อให้ได้มุมมองมากกว่า 1 มิติ และนำภาพที่ได้มาประมวลผลในสมองและอนุমানเป็นเชิง 3 มิติ จึงเพิ่มเวลาในการตรวจรักษา และเวลาในการรับรังสี X-Ray มากขึ้น

4. ไม่สามารถเคลื่อนย้ายกลับไปจุดเดิม (Reposition) ได้อย่างถูกต้องแม่นยำ ถ้าใช้เครื่องมือพื้นฐาน เนื่องจากไม่มีหน่วยความจำในเครื่อง Fluoroscopy ที่จะช่วยจดจำตำแหน่งของ Ablation Catheter จึงไม่สามารถเคลื่อนย้าย Ablation Catheter ไปจุดเดิมที่ต้องการได้อีกเมื่อเคลื่อนออกจากจุดนั้นแล้ว ข้อจำกัดดังกล่าวข้างต้นจึงทำให้เครื่องมือรักษาหัวใจเต้นเร็วผิดปกติชนิดพื้นฐาน เมื่อนำมารักษา Complex Arrhythmia จึงมี Procedure Time นานและมีอัตราสำเร็จต่ำ

ในปัจจุบันได้มีการผลิตเครื่องมือรักษาหัวใจเต้นเร็วผิดปกติชนิดพิเศษขึ้น (CARTO System) เพื่อแก้ไขข้อบกพร่องของเครื่องมือชนิดพื้นฐาน ใน CARTO System จะตรวจจับการเคลื่อนย้าย Ablation Catheter ในหัวใจโดยอาศัยสนามแม่เหล็ก Ablation Catheter จะเป็นสายสวนหัวใจชนิดพิเศษที่จะฝัง Magnetic Sensor ไว้ที่ปลายสายเพื่อนำไปเคลื่อนย้ายในหัวใจซึ่งอยู่ภายใต้สนามแม่เหล็กที่ถูกสร้างขึ้นจากขั้วแม่เหล็ก 3 ขั้ว และทำการประมวลผลตำแหน่งของสายและแสดงผลด้วยระบบคอมพิวเตอร์ จึงสามารถบอกตำแหน่งของ Ablation Catheter ในเชิง 3 มิติ ได้โดยง่าย โดยไม่จำเป็นต้องใช้ Fluoroscopy ทำให้สามารถลดอันตรายจากการได้รับรังสี X-Ray ลงได้

CARTO System จึงเป็นเครื่องมือที่ถูกพัฒนาขึ้นมาเพื่อรักษาหัวใจเต้นผิดปกติชนิดซับซ้อนได้เป็นอย่างดี ซึ่งเครื่อง CARTO System ดังกล่าวนี้นี้มีราคาประมาณ 15 ล้านบาท และได้ติดตั้งใช้งานในประเทศไทยเพียง 3 โรงพยาบาล ได้แก่ โรงพยาบาลจุฬาลงกรณ์ โรงพยาบาลศิริราช โรงพยาบาลวชิระ (ระหว่างทำการวิจัย กำลังติดตั้งใช้งานที่โรงพยาบาลรามารอีก 1 แห่ง) ประกอบกับผู้ผลิต CARTO System ได้ผลิตสาย Ablation Catheter เพื่อให้ต้องนำมาใช้งานร่วมกับ เครื่อง CARTO System นี้ให้มีอายุการใช้งานได้เพียง 24 ชั่วโมง และเมื่อใช้ไปแล้วจะไม่สามารถนำกลับมาใช้งานได้อีก ซึ่งสาย Ablation Catheter ดังกล่าวนี้นี้มีราคาประมาณ 1 แสนบาท ทำให้การรักษาด้วยเครื่อง CARTO System จะเลือกใช้กับคนไข้ที่จะสามารถรับผลชอค่าได้ง่ายได้เท่านั้น จึงนับว่าเป็นการลดโอกาสของผู้ป่วยที่ด้อยโอกาสที่จะได้รับประโยชน์จากการรักษาด้วยเครื่องมือชนิดนี้ และยังเป็นภาระต่อโรงพยาบาลและประเทศชาติที่มีงบประมาณจำกัด นอกจากนี้ผลที่ตามมาคือโรงพยาบาลจะไม่สามารถได้ประโยชน์อย่างคุ้มค่ากับส่วนที่ได้ลงทุนไปแล้ว อีกทั้งการเปลี่ยนแปลงเทคโนโลยีอย่างรวดเร็วอาจทำให้เครื่องดังกล่าว

ถ้าสมัลงเมื่อไรก็ได้ จึงต้องหาหนทางใช้งานให้ได้มากที่สุด ตามงบประมาณที่ได้อย่างจำกัดนี้ หนทางเลือกทางหนึ่งคือการซ่อมแซมหรือแก้ไข Ablation Catheter ให้สามารถกลับมาใช้งานได้ใหม่ แต่อย่างไรก็ตามการซ่อมแซมนี้จะไม่รวมถึงการแก้ไขสายที่มีการเสื่อมชำรุดไปแล้ว

ดังที่กล่าวมาแล้วนั้น สรุปได้ว่าปัญหาหลักของโครงการนี้คือการศึกษาวิธีการซ่อมแซม หรือปรับแก้ระบบของสาย Ablation Catheter เพื่อนำกลับมาใช้ใหม่ได้ โดยศึกษาการทำงานภายใน processor ของสาย Ablation Catheter และปรับแก้พารามิเตอร์ (Parameter) ของข้อมูลในสายนั้น ให้กลับมาอยู่ในสภาพที่ใช้งานได้อีก

6. วัตถุประสงค์ของโครงการ เพื่อออกแบบและพัฒนาอุปกรณ์เพื่อให้สายสวนหัวใจใช้งานได้นานขึ้น มีค่าใช้จ่ายต่ำ สามารถทำให้ผู้ป่วยได้มีโอกาสรับการรักษาได้มากขึ้น
7. ประโยชน์ที่คาดว่าจะได้รับ สายสวนหัวใจที่สามารถใช้งานได้นานขึ้น มีค่าใช้จ่ายต่ำ สามารถทำให้ผู้ป่วยหัวใจเดินผิดจังหวะชนิดซับซ้อน มีโอกาสรับการรักษาได้มากขึ้น
8. งานที่ได้ทำระยะที่ 1

กิจกรรม	เม.ย.	พ.ค.	มิ.ย.	ก.ค.	ส.ค.	ก.ย.
1. ศึกษาการใช้งาน CARTO System	→					
2. ศึกษาและวิเคราะห์วงจรในสาย Ablation Catheter ที่ใช้แล้ว	→					
3. ออกแบบและพัฒนาเครื่องต้นแบบ			→			
4. ทดสอบการนำสายไปใช้กับผู้ป่วย				→		→
5. จัดทำรายงานความก้าวหน้า					→	→

9. งานที่ได้ทำระยะที่ 2

กิจกรรม	ค.ค.	พ.ย.	ธ.ค.	ม.ค.	ก.พ.	มี.ค.
1. ปรับปรุงเครื่องต้นแบบ(วงจร)	→	→	→			
2. ปรับปรุงเครื่องต้นแบบ(อัลกอริทึม)		→	→			
3. ออกแบบและสร้างเครื่อง			→	→	→	
4. จัดทำรายงานความก้าวหน้า ฉบับสมบูรณ์						→

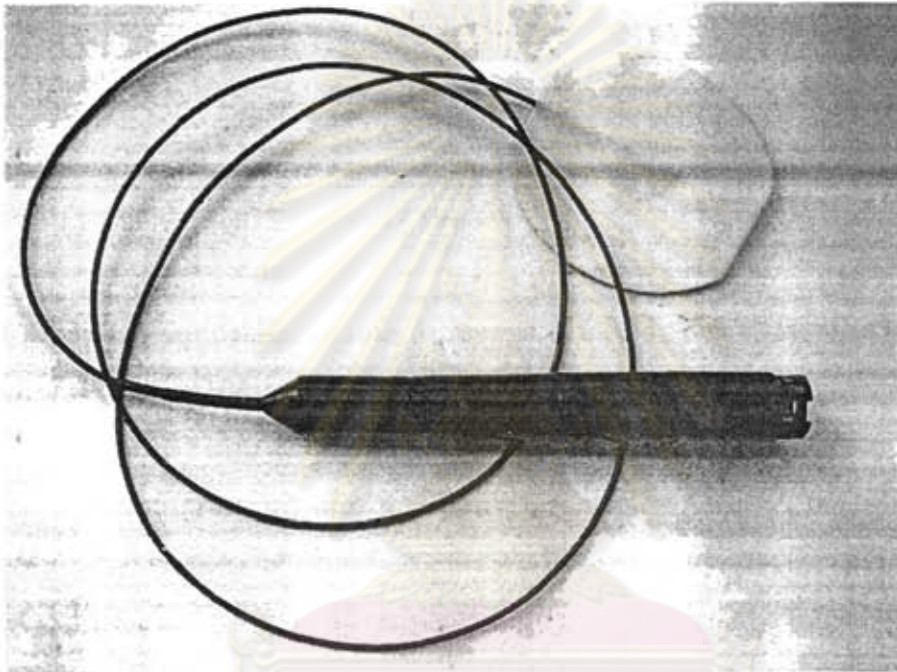
บทที่ 2

การวิเคราะห์วงจรในสาย Ablation Catheter

สาย Ablation Catheter ที่ต้องใช้มี 2 ชนิดคือ

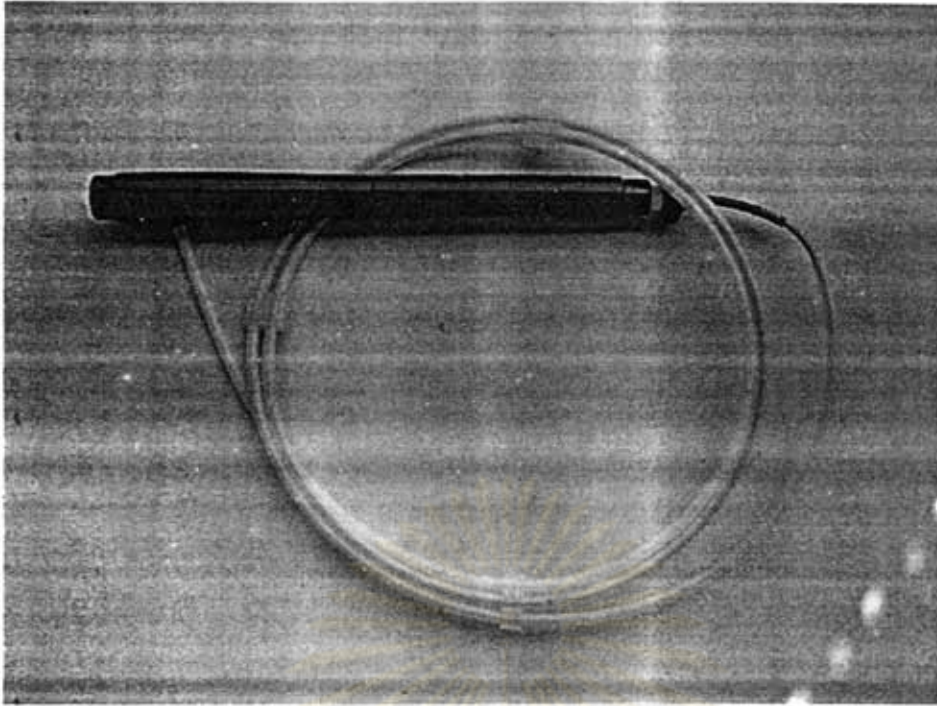
- สาย Reference
- สาย Mapping

สาย Reference ดังรูป 2.1 จะติดไว้ภายนอกร่างกายผู้ป่วยบริเวณด้านหลังตรงตำแหน่งหัวใจ เพื่อใช้เป็นจุดพิคกิ้ง ใช้เป็นตำแหน่งอ้างอิงเมื่อแสดงบนระบบ CARTO System



รูปที่ 2.1 สาย Ablation Catheter ชนิด Reference

สาย Mapping ดังรูป 2.2 เป็นสายที่ใช้สวนเข้าไปในหัวใจผ่านทางหลอดเลือดดำหรือแดงที่บริเวณขาหนีบ เครื่อง CARTO System สามารถแสดงตำแหน่งปลายสาย Mapping ขึ้นบนจอภาพได้อย่างถูกต้องและแม่นยำ แบบ 3 มิติ และที่ปลายสายนี้เช่นเดียวกันจะเป็นตัวปล่อยพลังงานคลื่นวิทยุความถี่สูงออกไปเพื่อเปลี่ยนเป็นพลังงานความร้อนสำหรับทำลายเนื้อเยื่อหัวใจที่เป็นจุดกำเนิดของหัวใจเต้นเร็วผิดปกติ



รูปที่ 2.2 สาย Ablation Catheter ชนิด Mapping

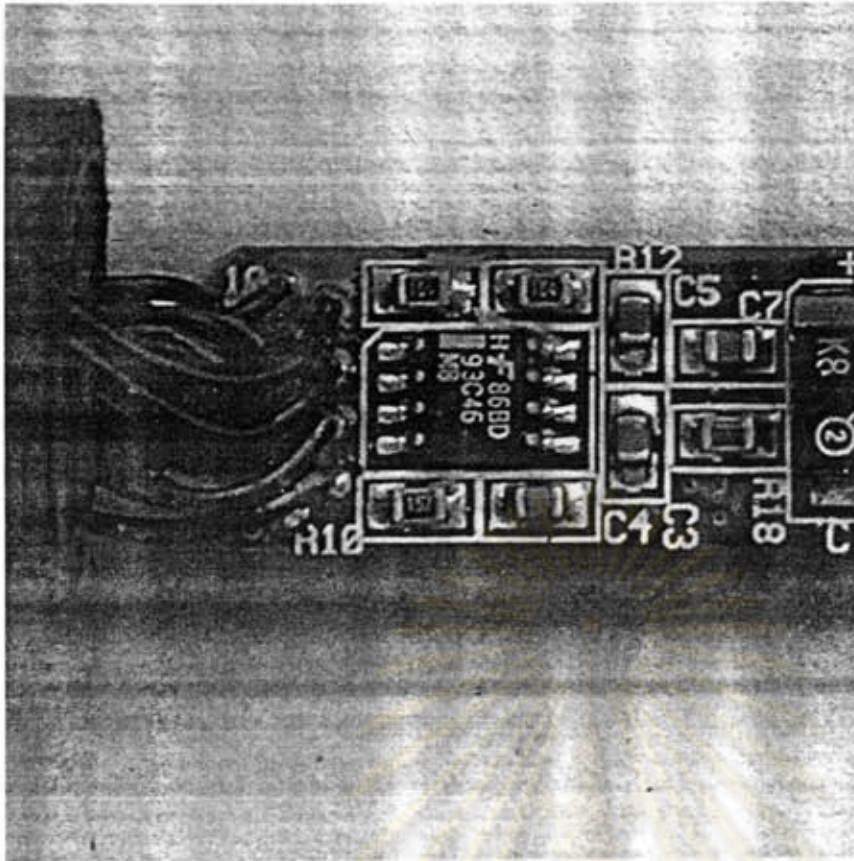
สายทั้งสองอย่างนี้จะมีอุปกรณ์อิเล็กทรอนิกส์บรรจุอยู่ในด้านจับไว้ตรงปลายของสายอีกข้างหนึ่งและมีหัวใช้เชื่อมต่อไปยังระบบ CARTO System

หัวที่ใช้เสียบนี้มี 2 แบบ เป็นแบบเก่าและแบบใหม่ ซึ่งสามารถใช้งานได้ทั้งสองแบบ โดยใช้สาย Adapter ให้ตรงกับแบบนั้นๆ เมื่อทำการผ่าดูภายในหัวของสาย Ablation Catheter ทั้งชนิดสาย Reference และสาย Mapping แล้วพบว่ามีส่วนของวงจรที่คล้ายกันอยู่ คือวงจรหน่วยความจำชนิดอนุกรม ดังรูป 2.3 และเมื่อทำการผ่าดูอีกหลายเส้นยังพบว่าหน่วยความจำที่ใช้มี 2 ชนิด คือ

- หน่วยความจำ 93C46 เป็นหน่วยความจำชนิด Serial EEPROM ขนาด 1024 บิต
- หน่วยความจำ 93C56 เป็นหน่วยความจำชนิด Serial EEPROM ขนาด 2048 บิต

นอกจากนี้ยังพบว่าสายย่อยๆ ในหัวที่ต่อออกไปยังที่เสียบของหัวยังมีตำแหน่งที่แตกต่างกัน แต่จะมีกลุ่มหนึ่งที่อยู่ในตำแหน่งที่แน่นอน ซึ่งได้แก่สายที่ต่อไปยังหน่วยความจำอนุกรมนี้ คือ Power Supply (Vcc), Gound (Gnd), Chip Select (CS), Serial Data Clock (SK), Serial Data Input (DI), Serial Data Output (DO)

จึงเชื่อได้ว่าวงจรหน่วยความจำนี้มิใช่ใช้เก็บข้อมูลการใช้งานและคุณสมบัติของสายแต่ละเส้นที่แตกต่างกันไว้ ดังนั้นจึงได้มุ่งประเด็นมาทำการวิเคราะห์ค่าที่เก็บในหน่วยความจำนี้ให้ได้เสียก่อน โดยจะต้องพัฒนาเครื่องมือสำหรับการอ่านค่าจากหน่วยความจำนี้ให้ได้



รูปที่ 2.3 หน่วยความจําอนุกรมในหัวของสาย Ablation Catheter .

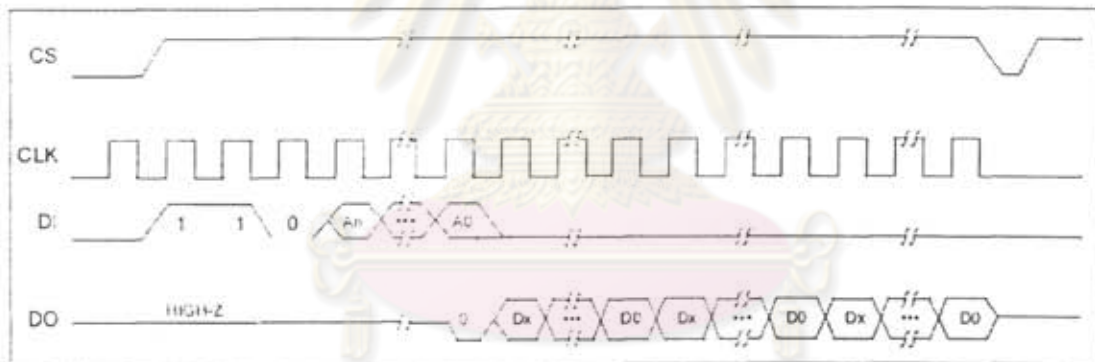
ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 3

การออกแบบและพัฒนาเครื่องต้นแบบ

การอ่านและการเขียนข้อมูลของหน่วยความจำอนุกรมนี้ใช้อินเทอร์เฟซชนิด MICROWIRE ซึ่งใช้สายสัญญาณ 4 เส้น ได้แก่ Chip Select (CS) , Clock (CLK) , Data Input (DI) และ Data Output (DO) โดยมีลำดับการส่งสัญญาณเป็นกติกากำหนดไว้แล้วดังนี้ เช่น

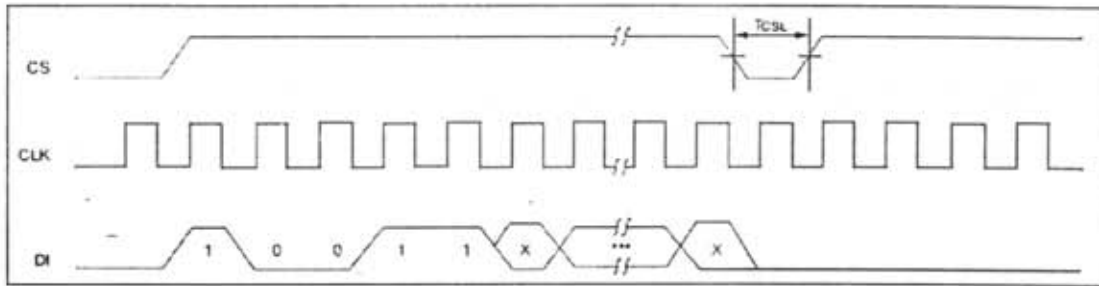
การอ่านให้ทำตาม Timing Diagram รูปที่ 3.1 โดยการเลือกหน่วยความจำที่ต้องการจะอ่านค่า ด้วยการส่งสัญญาณ CS ให้เป็น '1' จากนั้นให้ส่งสัญญาณออกไปที่ DI โดยทุกบิตที่ส่งออกไป จะต้องส่งสัญญาณ CLK ออกไปด้วย สัญญาณบิตแรกที่ต้องส่งออกไปคือสัญญาณเริ่ม (Start bit) โดยให้เป็น '1' ตามมาด้วยสัญญาณคำสั่ง ซึ่งมีค่าเป็น '10' และตามด้วยตำแหน่งของหน่วยความจำ โดยส่งบิตสูง(MSB)ออกไปก่อน เมื่อส่งครบทุกบิตจนถึง A0 สัญญาณจากหน่วยความจำที่ DO จะให้สัญญาณ '0' ซึ่งเรียกว่า Dummy bit ออกมาก่อน และเมื่อยังคงป้อนสัญญาณ CLK ออกไปอย่างต่อเนื่อง ข้อมูลของหน่วยความจำที่ตำแหน่งที่ต้องการก็จะทยอยถูกส่งออกมาทีละบิต โดยส่งบิตสูงออกมาก่อนที่ขา DO นี้เช่นเดียวกัน เป็นจำนวน 16 บิต เมื่อทำการเก็บข้อมูลที่อ่านออกมานี้ครบถ้วนทุกบิตแล้ว ก็จะส่งสัญญาณ CS ให้เป็น '0' ก็จะครบขั้นตอนการอ่าน



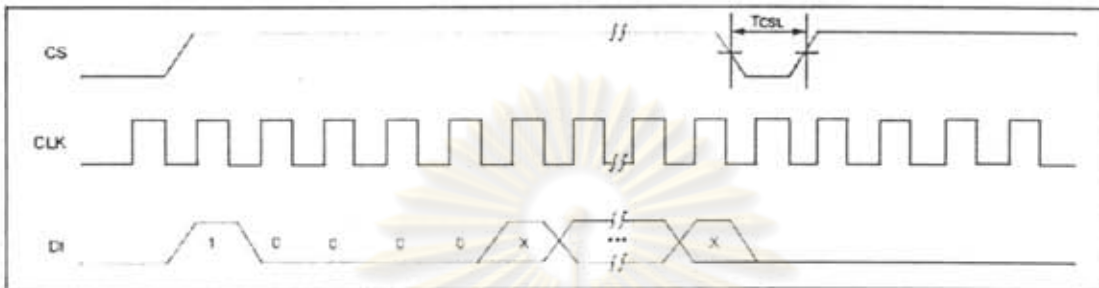
รูปที่ 3.1 Timing Diagram สำหรับการอ่าน

ปกติการเขียนหน่วยความจำจะถูกป้องกันไว้ไม่ให้เขียนได้ แต่ถ้าต้องการเขียนจริงๆสามารถทำได้โดยส่งคำสั่ง EWEN ตาม Timing Diagram รูปที่ 3.2 ก่อน และเมื่อเขียนเสร็จแล้วก็ให้ส่งคำสั่ง EWDS ตาม Timing Diagram รูปที่ 3.3 เพื่อป้องกันการเขียนทับ

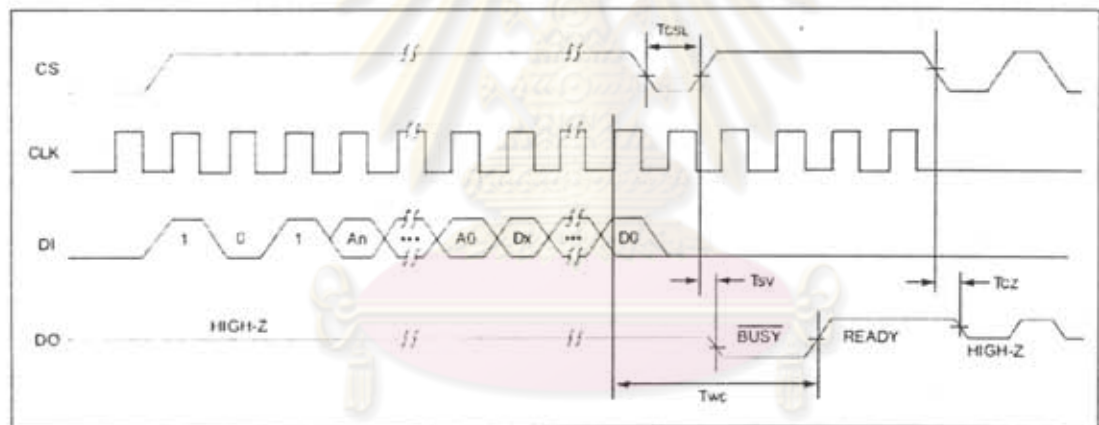
คำสั่งการเขียนให้ทำตาม Timing Diagram รูปที่ 3.4 โดยการเลือกหน่วยความจำที่ต้องการจะเขียนค่าด้วยการส่งสัญญาณ CS ให้เป็น '1' จากนั้นให้ส่งสัญญาณออกไปที่ DI โดยทุกบิตที่ส่งออกไป



รูปที่ 3.2 Timing Diagram สำหรับคำสั่ง EWEN



รูปที่ 3.3 Timing Diagram สำหรับคำสั่ง EWDS



รูปที่ 3.4 Timing Diagram สำหรับการเขียน

ไปจะต้องส่งสัญญาณ CLK ออกไปด้วย สัญญาณบิตแรกที่ต้องส่งออกไปคือสัญญาณเริ่ม (Start bit) โดยให้เป็น '1' ตามมาด้วยสัญญาณคำสั่ง ซึ่งมีค่าเป็น '01' และตามด้วยตำแหน่งของหน่วยความจำ และข้อมูลที่ต้องการเขียน โดยส่งบิตสูง(MSB)ออกไปก่อน เมื่อส่งครบทุกบิตแล้ว ก็จะส่งสัญญาณ CS ให้เป็น '0' ถึงตรงนี้ขั้นคอนเขียนยังไม่เสร็จสมบูรณ์เพราะหน่วยความจำต้องใช้เวลากการเขียน ต่อไปอีกระยะหนึ่ง ซึ่งต้องตรวจสอบหน่วยความจำเขียนเสร็จแล้วหรือยังโดยส่งสัญญาณ CS ให้เป็น '1' อีกครั้ง คราวนี้ให้ตรวจสอบที่ขา DO ถ้าเป็น '0' แสดงว่ายัง Busy อยู่ คอยจนกระทั่งเป็น '1' แสดงว่า Ready แล้ว ก็จะส่งสัญญาณ CS ให้เป็น '0' ก็จะครบขั้นตอนการเขียน

การอ่านเขียนหน่วยความจำขนาด 1 กิโลบิต และ 2 กิโลบิต มีวิธีการที่เหมือนกันดังที่ได้กล่าวมาแล้วข้างต้น แต่มีรูปแบบคำสั่งที่แตกต่างกันเล็กน้อยตรงจำนวนบิตของ Address ดังแสดงในตารางที่ 3.1 และ 3.2

Instruction	SB	Opcode	Address	Data In	Data Out	Req. CLK Cycles
ERASE	1	11	A5 A4 A3 A2 A1 A0	—	(RDY/BSY)	9
ERAL	1	00	1 0 X X X X	—	(RDY/BSY)	9
EWDS	1	00	0 0 X X X X	—	HIGH-Z	9
EWEN	1	00	1 1 X X X X	—	HIGH-Z	9
READ	1	10	A5 A4 A3 A2 A1 A0	—	D15 - D0	25
WRITE	1	01	A5 A4 A3 A2 A1 A0	D15 - D0	(RDY/BSY)	25
WRAL	1	00	0 1 X X X X	D15 - D0	(RDY/BSY)	25

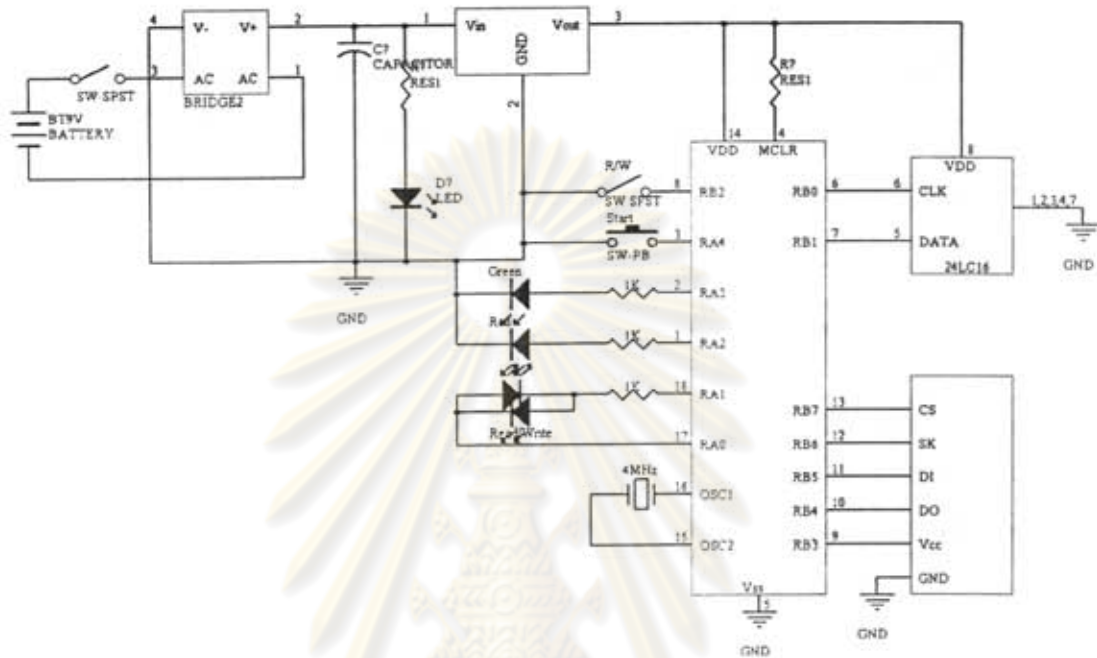
ตารางที่ 3.1 รูปแบบคำสั่งสำหรับหน่วยความจำขนาด 1 กิโลบิต

Instruction	SB	Opcode	Address	Data In	Data Out	Req. CLK Cycles
ERASE	1	11	X A6 A5 A4 A3 A2 A1 A0	—	(RDY/BSY)	11
ERAL	1	00	1 0 X X X X X X	—	(RDY/BSY)	11
EWDS	1	00	0 0 X X X X X X	—	HIGH-Z	11
EWEN	1	00	1 1 X X X X X X	—	HIGH-Z	11
READ	1	10	X A6 A5 A4 A3 A2 A1 A0	—	D15 - D0	27
WRITE	1	01	X A6 A5 A4 A3 A2 A1 A0	D15 - D0	(RDY/BSY)	27
WRAL	1	00	0 1 X X X X X X	D15 - D0	(RDY/BSY)	27

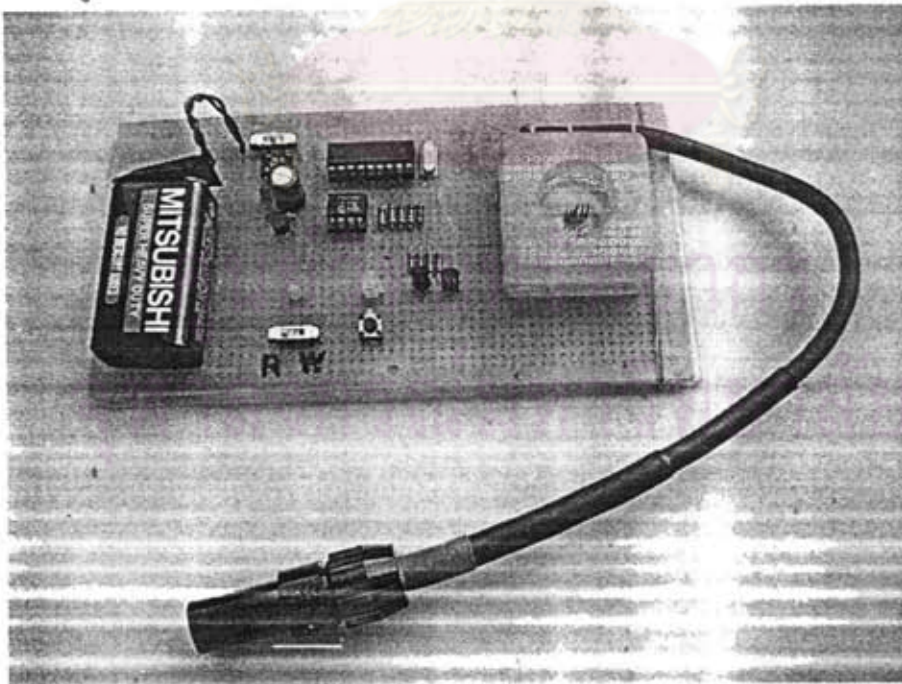
ตารางที่ 3.2 รูปแบบคำสั่งสำหรับหน่วยความจำขนาด 2 กิโลบิต

เนื่องจากวงจรทั้งหมดของ Ablation Catheter บรรจุอยู่ในชิ้นส่วนคล้ายด้ามจับสีดำทึบแสง ไม่สามารถมองเข้าไปเห็นวงจรได้เลย จึงไม่รู้ว่า Ablation Catheter นี้ใช้หน่วยความจำชนิดใด แต่การที่จะหรือเขียนให้ถูกต้องได้ จำเป็นต้องรู้ว่าเป็นหน่วยความจำชนิดใด จากการสังเกตพบว่าที่หัวของ Ablation Catheter นั้นมีอยู่ 2 ขั้ว เพื่อเป็นตัวบอกเครื่อง CARTO ว่าสาย Ablation Catheter ที่ใช้อยู่นี้เป็นรุ่น 1K หรือ 2K โดยใช้วิธีต่อสาย Ground วงจร ไปยังขั้วที่ต้องการนั้นเพียงขั้วเดียว แต่ในงานวิจัยนี้ไม่ได้ใช้วิธีดังกล่าวข้างต้น เพราะการตรวจสอบด้วยวิธีนี้ต้องเปลืองสายอินเตอร์เฟสเพิ่มอีก 2 เส้น จึงได้คิดวิธีการตรวจสอบทางซอฟต์แวร์แทนทำให้ไม่จำเป็นต้องมีสายอินเตอร์เฟสไปยังขั้วทั้งสอง วิธีนี้มีหลักการดังนี้คือ คาดเดาชนิดหน่วยความจำไว้ก่อน แล้วใช้วิธีการอ่านและทดสอบว่าเกิด Dummy bit เมื่อสิ้นสุดการส่ง Address หรือ ไม่ ถ้าเกิดขึ้นแสดงว่าหน่วยความจำที่คาดเดานั้นถูกต้องแล้ว จากการทดสอบได้ผลการตรวจสอบชนิดของหน่วยความจำถูกต้องคือ

การออกแบบและพัฒนางจรเพื่ออ่านค่าจากหน่วยความจำของ Ablation Catheter ดังผังวงจรรูปที่ 3.5 และวงจรต้นแบบดังรูปที่ 3.6 โดยการใช้ไมโครคอนโทรลเลอร์ PIC 16F628 อ่านค่าจากหน่วยความจำของสาย Ablation Catheter มาเก็บบันทึกลงหน่วยความจำภายนอก (24LC16) ก่อนแล้วจึงถอดหน่วยความจำนี้ออกไปอ่าน โดยเครื่องอ่านหน่วยความจำทั่วไป เช่น ALL-11 เป็นต้น หน่วยความจำภายนอกนี้ใช้เฉพาะตอนที่ต้องการนำข้อมูลออกมาเพื่อทำการวิเคราะห์เท่านั้น แต่เมื่อใช้งานจริงก็ไม่มีความจำเป็นต้องใช้



รูปที่ 3.5 ผังวงจรต้นแบบ



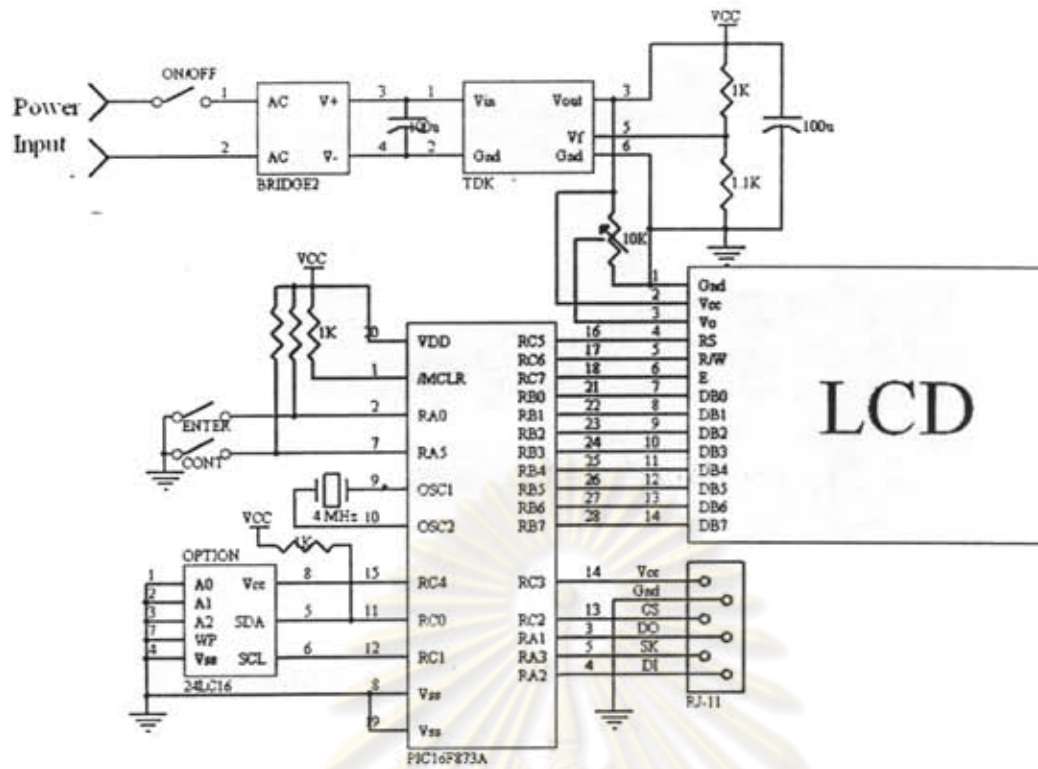
รูปที่ 3.6 วงจรต้นแบบ

การปรับปรุงวงจร

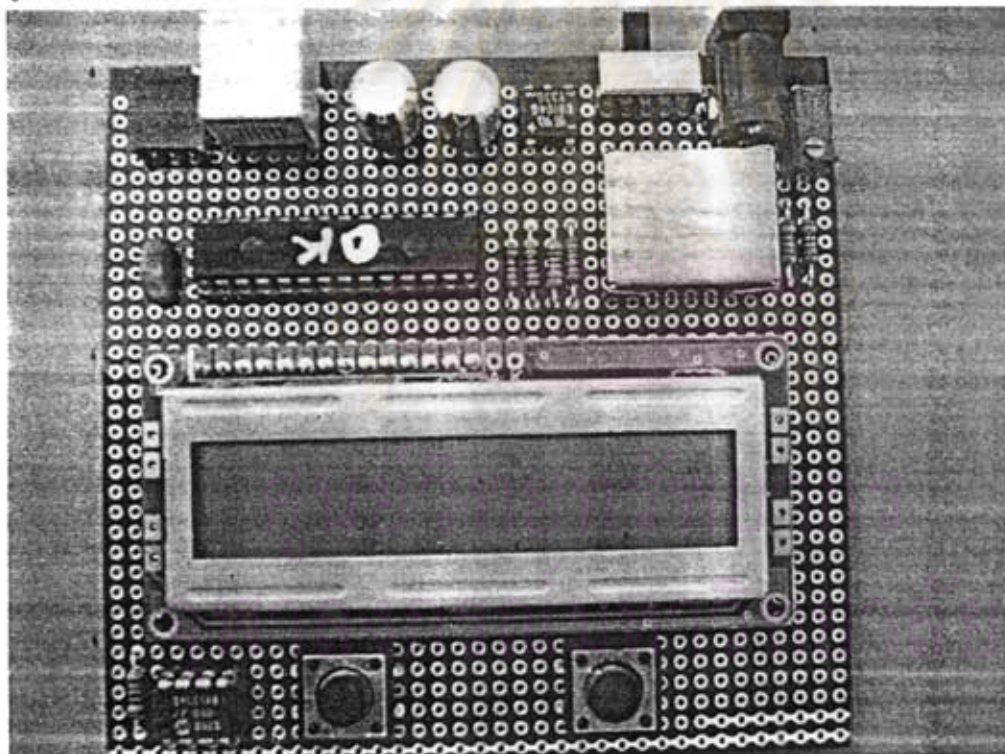
การปรับปรุงวงจรเครื่องต้นแบบเพื่อการผลิตสำหรับการใช้งานจริงนั้น เพื่อให้ได้เครื่องต้นแบบที่สมบูรณ์กว่าเดิมจึงกำหนดเกณฑ์การทดสอบกับสาย Ablation Catheter จำนวน 7 เส้น ที่มีปัญหาต่างๆกันที่ไม่สามารถเขียนค่าลงไปใหม่ได้อย่างถูกต้องด้วยเครื่องต้นแบบแบบแรก นอกจากนี้ได้มีการปรับปรุงด้านกายภาพให้น่าใช้และใช้งานสะดวกขึ้น ดังนี้คือ

1. ปรับปรุงการเชื่อมต่อสายเพื่อใช้เสียบหัว Ablation Catheter กับตัวเครื่องจากขีดติดดาวมาเป็นหัวต่อแบบ RJ-11 เพื่อให้สามารถถอดเปลี่ยนได้ ทำให้สามารถเลือกใช้สาย Ablation Catheter ที่มีหัวแต่ละแบบได้สะดวก
2. ปรับปรุงวงจรแสดงผลข้อมูลด้วยตัวอักษรบน LCD เพื่อให้ทราบสถานะต่างๆ ได้อย่างเพียงพอ โดย LCD ที่เลือกใช้จะใช้ LCD ชนิดแสดงผลได้ 16 ตัวอักษร 2 บรรทัด
3. เปลี่ยนไมโครคอนโทรลเลอร์เป็น PIC16F873 เพื่อให้มีพอร์ตอย่างเพียงพอ ซึ่งเป็นการออกแบบที่เหมาะสมและลงค่าที่สุด
4. ปัญหาของสาย Ablation Catheter บางเส้นไม่สามารถเขียนข้อมูลลงไปได้ จากการทดสอบหลายๆกรณี เช่น พยายามแก้ไขในเรื่อง timing ของการเขียนค่าลงในหน่วยความจำ ในที่สุดพบว่าไม่เกี่ยวกับเรื่อง Timing เลข แต่เป็นเรื่องที่ต้องเพิ่มแรงดันไฟไปถึงเกือบ 6 โวลต์ จึงจะสามารถเขียนข้อมูลลงในสาย Ablation Catheter ทุกเส้นได้อย่างถูกต้อง จึงได้ออกแบบวงจรจ่ายไฟใหม่ให้เป็นแบบปรับค่าได้เพราะต้องการแรงดันไฟมากกว่า 5 โวลต์
5. วงจรเครื่องต้นแบบเพื่อการผลิตไม่มีความจำเป็นที่ต้องอ่านค่าหน่วยความจำจากสาย Ablation Catheter มาเก็บไว้ในเครื่องเลยจึงได้ตัดวงจรหน่วยความจำภายนอก (24LC16) ออก

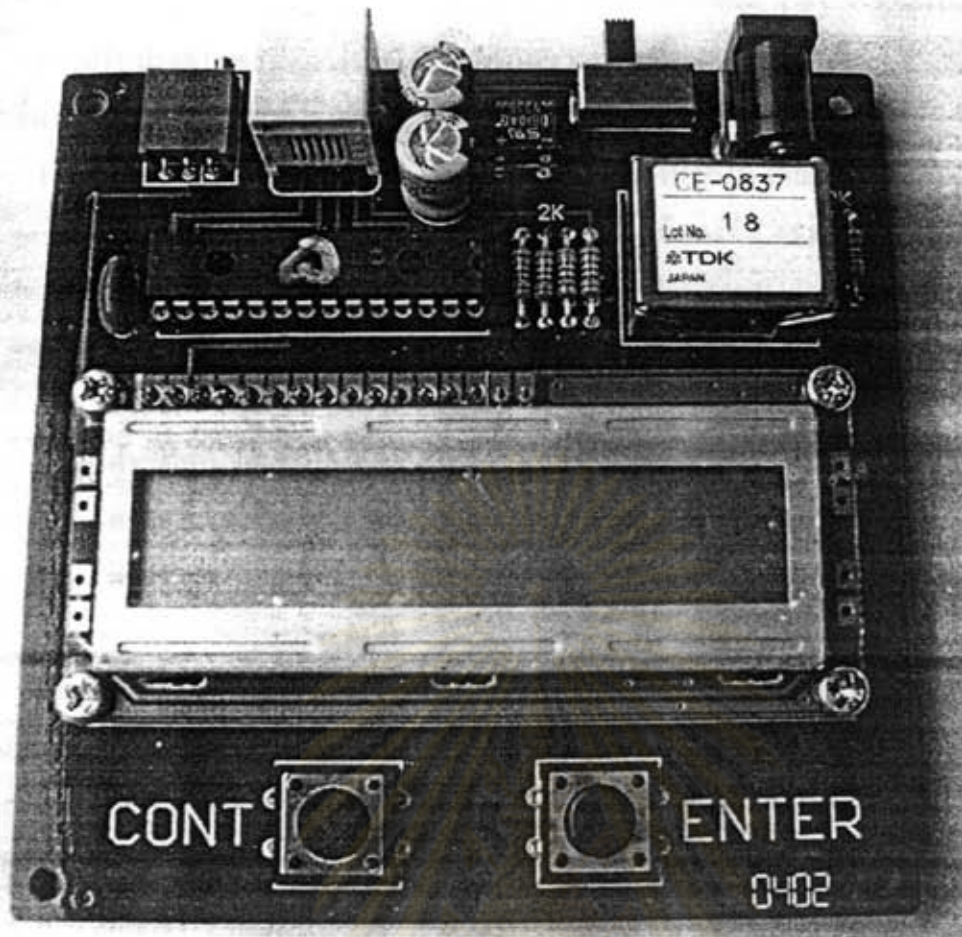
ผังวงจรที่ถูกปรับปรุงสมบูรณ์แล้วได้แสดงไว้ในรูปที่ 3.7 แล้วได้จัดทำวงจรต้นแบบขึ้นแสดงไว้ในรูปที่ 3.8 เมื่อได้ทำการทดสอบเครื่องเป็นที่เรียบร้อย โดยไม่มีการแก้ไขวงจรใดๆอีก จึงได้ออกแบบวงจรต้นแบบเพื่อการผลิตแสดงไว้ในรูปที่ 3.9 แต่อย่างไรก็ตามวงจรหน่วยความจำภายนอกก็ยังคงมีไว้เฉพาะในเครื่องต้นแบบเท่านั้น เพื่อสำหรับการทดสอบความมั่นใจการปรับปรุงแก้ไขค่าที่นั้นถูกต้องหรือไม่ โดยใช้โปรแกรมเฉพาะการอ่านและเขียนค่าหน่วยความจำภายนอกเพื่อนำข้อมูลออกมาวิเคราะห์ได้ หลังจากได้ทำการทดสอบทุกอย่างเรียบร้อยแล้วจึงได้ทำกล่องใส่ให้เรียบร้อยเป็นเครื่องที่สร้างเสร็จสมบูรณ์ ดังรูปที่ 4.10



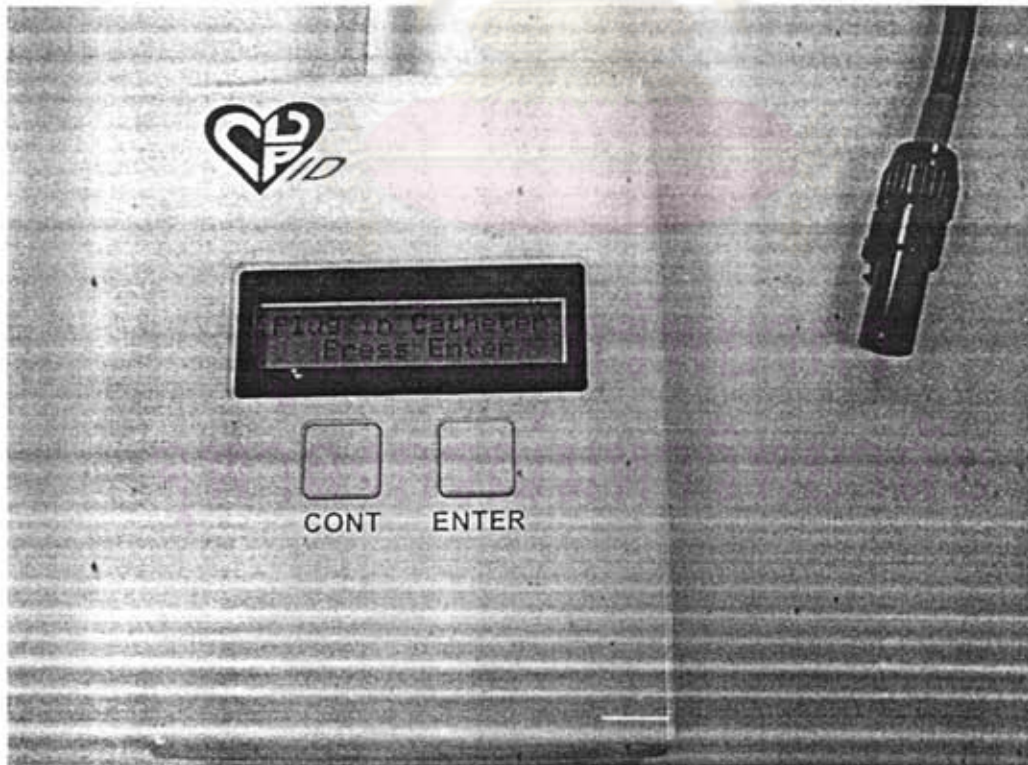
รูปที่ 3.7 แผงวงจรต้นแบบที่ปรับปรุงใหม่



รูปที่ 3.8 วงจรต้นแบบที่ปรับปรุงใหม่



รูปที่ 3.9 วงจรต้นแบบเพื่อการผลิต



รูปที่ 3.10 เครื่องที่สร้างเสร็จสมบูรณ์

การปรับปรุงด้านซอฟต์แวร์นั้นได้เพิ่มโปรแกรมการตรวจสอบสาย Ablation Catheter ให้มากขึ้น ก่อนที่จะทำการปรับปรุงค่าลงไป การตรวจสอบมีดังนี้

- 1: ตรวจสอบว่ามีสาย Ablation Catheter เสียบอยู่จริงหรือไม่ โดยตรวจสอบค่าหน่วยความจำในสาย Ablation Catheter ว่าเป็นชนิด M93C46 หรือ M93C56 เท่านั้นหรือไม่
2. ผลการทดสอบในข้อแรกทำให้รู้ว่าเป็นสาย Ablation Catheter ชนิดที่ใช้หน่วยความจำประเภท 1 กิโลบิต หรือ 2 กิโลบิต
3. ตรวจสอบข้อมูลเบื้องต้นว่าเป็นข้อมูลสาย Ablation Catheter หรือไม่
4. ตรวจสอบข้อมูลทั้งหมดว่าข้อมูลมีการถูกทำลายไปบ้างหรือไม่
5. ตรวจสอบข้อมูลได้ว่าสาย Ablation Catheter นั้นเป็นสายที่ผ่านการใช้งานมาแล้วยัง

เมื่อผ่านเงื่อนไขการตรวจสอบมาทั้งหมดแล้ว ก็จะทำให้เกิดความเชื่อมั่นได้เกือบ 100% ว่าสามารถทำการปรับปรุงแก้ไขข้อมูลลงไปใหม่แล้วจะใช้งานได้คล้ายของใหม่ ยกเว้นกรณีเดียวคือสายที่ไม่ได้ผ่านการใช้งานมาอย่างปกติ มีการพยายามไปปรับปรุงข้อมูลมาก่อนอย่างไม่รู้โครงสร้างข้อมูลจริง

อนึ่ง ในแผนวงจรที่ได้สร้างเป็นต้นแบบสำหรับโครงการนี้ มีวงจรการควบคุมแรงดันอยู่แล้ว ดังแสดงในผังวงจร รูปที่ 3.7 อุปกรณ์ TDK CE-0837 จะทำหน้าที่เป็นวงจรควบคุมแรงดันให้คงที่ และการใช้เครื่องต้นแบบนี้ สามารถใช้งานได้ในทุกภูมิภาค หวังว่า

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 4

ขั้นตอนการพัฒนาโปรแกรมและการทดสอบ

การรักษาผู้ป่วยด้วยระบบ CARTO นี้ไม่ได้ทำกันบ่อยๆ ดังนั้นจึงมีสาย Ablation Catheter ที่ถูกใช้งานแล้วไม่มากนัก ดังนั้นจึงต้องทำการทดสอบด้วยความรอบครอบเพราะถ้าทำเสียแล้วก็จะต้องคอยให้มีการรักษาผู้ป่วยด้วยระบบ CARTO อีกครั้งจึงจะได้สาย Ablation Catheter มาทดสอบใหม่ ในหลักการการสอบนั้นจะต้องทดสอบกับสายที่ผ่านการใช้งานแล้วนี้ให้ผ่านเสียก่อน และพิสูจน์ให้ประจักษ์ว่าไม่ทำให้สาย Ablation Catheter เสียหาย จึงจะมีโอกาสทำการทดลองเปรียบเทียบกับสายเส้นใหม่ได้ เพราะเนื่องจากสาย Ablation Catheter เส้นใหม่มีราคาที่สูงมาก

การศึกษาและวิเคราะห์นี้ได้ทำการพัฒนา โปรแกรมขึ้นและทดสอบ โปรแกรมนั้นทีละส่วน โดยสรุปได้เป็นขั้นตอนดังต่อไปนี้

- พัฒนาโปรแกรมการอ่าน

เป็นการพัฒนา โปรแกรมขึ้นเพื่อให้สามารถอ่านค่าจากหน่วยความจำในสาย Ablation Catheter ออกมาให้ได้ก่อนและเก็บรักษาข้อมูลนั้นไว้ในหน่วยความจำภายนอก 24LC16 โดยการทดสอบด้วยการถอดหน่วยความจำภายนอกนี้ไปอ่านด้วยเครื่อง ALL-11 แล้วสังเกตข้อมูลที่อ่านได้ว่ามีความเป็นไปได้มากน้อยเท่าไรว่าเป็นข้อมูลที่ถูกต้องตรงกับข้อมูลที่อยู่ในสาย Ablation Catheter นั้น อย่างไรก็ตามในขั้นตอนนี้จะให้น้ำหนักความมั่นใจได้ไม่เกิน 50%

- พัฒนาโปรแกรมการเขียน

ในขั้นตอนนี้จะกำหนดข้อมูลขึ้นมาเอง แล้วใช้เครื่อง ALL-11 เขียนข้อมูลลงหน่วยความจำภายนอก 24LC16 จากนั้นจึงนำไปติดตั้งในเครื่องต้นแบบ แล้วทดสอบโปรแกรมซึ่งจะทำการอ่านข้อมูลจากหน่วยความจำภายนอกแล้วเขียนข้อมูลนั้นลงในหน่วยความจำของสาย Ablation Catheter จนเสร็จจากนั้นทำการล้างข้อมูลบนหน่วยความจำภายนอกด้วยเครื่อง ALL-11 แล้วนำไปอ่านด้วยโปรแกรมการอ่าน นำข้อมูลออกมาเปรียบเทียบและแก้ไข โปรแกรมจนได้ข้อมูลตรงกัน ทำการทดลองเปลี่ยนข้อมูลเป็นหลายลักษณะแล้วทดสอบซ้ำจนทำให้มั่นใจได้ว่าได้ครอบคลุมเงื่อนไขโอกาสความผิดพลาดได้ครบทั้งหมด ตามขั้นตอนนี้ค่อนข้างมั่นใจได้เกือบ 100% ว่าโปรแกรมการอ่านและโปรแกรมการเขียนข้อมูลถูกต้อง

- ขั้นตอนทดสอบการเขียนข้อมูลกลับคืน

เป็นการนำข้อมูลที่อ่านได้จากขั้นตอนแรกเขียนกลับคืนลงไปด้วยโปรแกรมการเขียน และนำไปทดสอบกับระบบ CARTO และถ้าระบบ CARTO สามารถรับรู้สาย

Ablation Catheter นั้นและบอกสถานะถูกเหมือนเดิม ก็จะเป็นการแสดงให้เห็นชัดเจนว่าโปรแกรมการอ่านนั้นใช้ได้และไม่ทำลายข้อมูลเดิม

- **ขั้นตอนทดสอบกับสาย Ablation Catheter เส้นใหม่**

หลังจากผ่านขั้นตอนทั้งสามแล้ว แพทย์จึงอนุญาตให้ทำการทดสอบการอ่านกับสายใหม่ แต่ขั้นตอนนี้ต้องคอยเวลาที่จะมีผู้ป่วยเข้ารับการรักษาถึงจะมีโอกาสทดสอบได้ โดยมีเหตุผลหลายประการ เช่น สายมีราคาแพง สายเก็บอยู่ในบรรจุภัณฑ์ที่ปลอดภัย โรค เมื่อแกะสายออกมาแล้วก็ต้องนำไปใช้เลย ในขั้นตอนนี้จะทำการอ่านข้อมูลของสายก่อนใช้งานและหลังใช้งานเสร็จแล้วเก็บไว้ในหน่วยความจำภายนอก
- **ขั้นตอนทดสอบการป้อนกิน**

ขั้นตอนนี้เป็นการเขียนข้อมูลจากหน่วยความจำภายนอกลงในหน่วยความจำของสายที่ผ่านการใช้งานแล้วด้วยข้อมูลที่อ่านออกมาก่อนการใช้งาน ปรากฏว่าระบบ CARTO คิดว่าสายเส้นที่ผ่านการใช้งานมาแล้วเป็นสายใหม่ แสดงว่าข้อสมมติฐานที่ว่าหน่วยความจำของสาย Ablation Catheter เก็บสถานะของการใช้งานเป็นจริง
- **ขั้นตอนทดสอบการทำสำเนาข้อมูล**

เป็นการทดลองนำข้อมูลของสายเส้นใหม่เส้นหนึ่งไปลงเขียนลงสายที่ใช้แล้วอีกเส้นหนึ่ง ปรากฏว่าระบบ CARTO ยังรายงานว่าย่านเส้นนั้นเป็นสายใหม่เหมือนกัน แต่เมื่อทดลองใช้งานดูพบผลที่แสดงผิดพลาด ระยะเวลาต่างๆที่วัดได้ผิดพลาดหมด แสดงว่าการสำเนาข้อมูลไปใช้ไม่ใช่วิธีที่ถูกต้อง และข้อมูลของสาย Ablation Catheter แต่ละเส้นก็ไม่เหมือนกันเลย จากผลการทดสอบขั้นตอนนี้ได้ให้ข้อสมมติฐานได้ต่อไปว่าข้อมูลต่างๆที่ไม่เหมือนกันอาจเป็นค่าที่ได้จากการ Calibrate สายแต่ละเส้นซึ่งเป็นค่าคุณสมบัติของสายนั้นๆ
- **พัฒนาโปรแกรมการแก้ไขข้อมูลเอง**

ในขั้นตอนนี้ได้นำข้อมูลที่ได้จากการอ่านสาย Ablation Catheter หลังการใช้งานแล้วมาคำนวณเพื่อแก้ไขข้อมูลให้ได้เหมือนกับข้อมูลก่อนการใช้งาน แล้วจึงพัฒนาโปรแกรมการแก้ไขข้อมูลเองตามวิธีการคำนวณที่ค้นพบนี้
- **ทดสอบโปรแกรม**

โดยนำสาย Ablation Catheter ที่ใช้แล้วมาหลายๆเส้นแล้วคำนวณและแก้ไขข้อมูลใหม่ตามวิธีข้างต้น แล้วนำไปทดสอบกับระบบ CARTO พบว่าระบบ CARTO ได้รายงานว่าเป็นสายเส้นใหม่ทุกเส้น และทดสอบการใช้ปรากฏว่าทุกเส้นสามารถวัดค่าต่างๆออกมาได้อย่างถูกต้อง และใช้งานได้เป็นอย่างดี

- **ขั้นตอนการนำไปใช้งาน**

หลังจากที่แพทย์ผู้เชี่ยวชาญได้ทำการทดสอบสาย Ablation Catheter ที่ได้รับการบูรณะแล้ว หลายๆเส้นจนมั่นใจว่าสามารถใช้งานได้และการวัดค่าต่างๆ ได้ถูกต้อง จึงได้นำไปใช้รักษาผู้ป่วยแล้วหลายสิบราย ทั้งที่โรงพยาบาลจุฬาลงกรณ์ สภากาชาดไทย และ ศูนย์โรคหัวใจ โรงพยาบาลศิริราชพยาบาล

- **การปรับปรุงซอฟต์แวร์**

ต่อมาพบว่าเครื่องต้นแบบที่พัฒนาขึ้น ไม่สามารถอ่านเขียนสาย Ablation Catheter บางเส้นได้ จึงได้ผ่าและศึกษาวงจรสาย Ablation Catheter เส้นนั้น ปรากฏว่าหน่วยความจำที่ใช้ในนั้นแตกต่างกับหน่วยความจำที่ศึกษาไว้ครั้งแรก คือของเดิมหน่วยความจำเป็นชนิด M93C46 มีขนาดความจุ 1 กิโลบิต ส่วนอันหลังนี้เป็นชนิด M93C56 มีขนาดความจุเป็น 2 กิโลบิต จึงได้ปรับปรุงและทดสอบโปรแกรมให้สามารถอ่านเขียนหน่วยความจำใหม่นี้ได้ แต่อย่างไรก็ตามหน่วยความจำของสาย Ablation Catheter บรรจุอยู่ในคัมจับมิดชิดไม่สามารถมองเห็นได้เลขที่สาย Ablation Catheter นั้นใช้หน่วยความจำชนิดใด จึงต้องหาวิธีการเขียนโปรแกรมให้ตรวจสอบเองให้ได้ว่าหน่วยความจำที่ใช้อยู่ในนั้นเป็นหน่วยความจำชนิดใด จึงจะเลือกใช้โปรแกรมอ่านเขียนได้อย่างถูกต้อง

นอกจากนี้หลังจากที่มีการเปลี่ยนแปลงวงจรใหม่โดยใช้ไมโครคอนโทรลเลอร์ 16F873 และใช้การแสดงผลด้วย LCD จึงได้ทำการปรับปรุงซอฟต์แวร์ใหม่ให้ผู้ใช้สามารถใช้งานได้ง่ายขึ้น และได้คิดค้นอัลกอริทึมใหม่เพื่อตรวจสอบข้อมูลที่มีอยู่มากขึ้น เพื่อให้ทราบว่าสายแต่ละเส้นมีสภาพเป็นอย่างไร ทำให้ผลที่ได้ออกมาสมบูรณ์ดีที่สุดในที่สุด ทำให้เกิดความเชื่อมั่นมากพอที่จะนำกลับไปใช้ใหม่

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 5

สรุป

เครื่องต้นแบบรุ่นแรกได้ถูกพัฒนาขึ้น และได้ทำการทดลองบรูณะสาย Ablation Catheter ทั้งสองชนิด คือ สาย Reference และ สาย Mapping ที่ผ่านการใช้งานมาแล้ว ทุกรุ่น และนำไปทดสอบกับเครื่อง CARTO ได้ผลการวัดค่าต่างๆ ได้อย่างถูกต้อง จึงได้นำไปใช้กับผู้ป่วยหลายรายทั้งที่โรงพยาบาลจุฬาลงกรณ์ และ โรงพยาบาลศิริราช แล้วได้ผลเป็นอย่างดี เป็นการยึดอายุการใช้งานสายสวนหัวใจได้ไปอีกหลายครั้ง แต่อย่างไรก็ดีเครื่องต้นแบบรุ่นแรกนี้ ยังทำการโปรแกรมสาย Ablation Catheter ครั้งเดียวกับบางสายไม่ได้ ต้องทำซ้ำหลายๆหนจึงจะผ่าน ทำให้เกิดความไม่มั่นใจว่าสายเส้นนั้นจะใช้ได้หรือไม่ และมีอะไรที่ผิดปกติไป นอกจากนี้เครื่องต้นแบบยังมีสถานะบอกเพียงอย่างเดียวว่าโปรแกรมได้สำเร็จหรือไม่ ซึ่งยังไม่เพียงพอสำหรับผู้ใช้

ต่อมาได้ปรับปรุงเครื่องต้นแบบใหม่และพัฒนาปรับปรุงซอฟต์แวร์ใหม่ควบคู่กันแก้ไข ปัญหาต่างๆที่เกิดขึ้นกับเครื่องต้นแบบรุ่นแรกได้ทั้งหมด โดยการปรับเปลี่ยนแนวคิดในการแก้ไข ข้อมูล เป็นการศึกษาหาความสัมพันธ์จากชุดข้อมูลจำนวนมาก และในที่สุดสามารถแก้ไขข้อมูลจากสายที่ใช้แล้ว โดยไม่จำเป็นต้องอ่านข้อมูลก่อนใช้งาน ซึ่งเป็นผลทำให้สามารถใช้บรูณะสายทุกรุ่นได้เป็นอย่างดี มีผลแสดงสถานะระหว่างการ โปรแกรมแต่ละขั้นตอนของสายแต่ละเส้นด้วยวงจรแสดงผล LCD และท้ายสุดได้สร้างเครื่องต้นแบบเพื่อการผลิตออกมาไว้ใช้จำนวน 3 เครื่อง ให้ชื่อว่า CUPID มีความหมายเกี่ยวกับหัวใจ แต่เป็นคำที่ดั่งใจให้ข้อมาจาก CU-CP ID (Chulalongkorn - Computer Engineering Department) แล้วจะได้ทำการมอบให้โรงพยาบาลต่างๆ ได้ใช้ประโยชน์ต่อไป

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย



ภาคผนวก ก

ข้อมูลสาย Ablation Catheter

ศูนย์วิทยุทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
00	00	01	35	2F	14	24	34	B8	02	07	01	49	42	00	3D	11
10	AB	36	C4	9A	2E	3E	C9	B6	12	3E	C9	D3	EA	3E	44	35
20	D7	3F	49	24	2D	3F	49	42	6E	3F	92	E3	D9	3F	96	8C
30	5D	3F	96	AB	B3	3F	C3	C7	10	3F	C3	DD	22	3F	C3	FE
40	25	3F	BE	D6	78	3F	BE	F5	0D	3F	BF	59	95	3F	B9	EE
50	8A	3F	BA	3E	3D	3F	BA	B2	28	3F	99	CC	1A	BF	D4	41
60	C2	3F	31	EC	09	C0	C0	95	BD	3F	3E	18	38	40	45	D3
70	80	40	99	80	80	80	80	80	66	80	80	00	80	00	82	80

ตาราง ตัวอย่างข้อมูลในหน่วยความจำของสาย Map ที่มีขนาด 1 กิโลบิต

	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
00	00	01	BD	D8	94	8D	3A	84	02	03	01	4C	FF	00	64	FC
10	CF	3B	A0	86	9B	3E	9E	A2	FA	3E	AC	EA	D2	3E	20	4C
20	FB	3F	1E	43	51	3F	2C	A4	4A	3F	6F	DE	23	3F	6C	B8
30	EB	3F	81	1A	B2	3F	C2	F6	7F	3F	C2	B1	F0	3F	C3	31
40	47	3F	BC	E3	2D	3F	BC	68	1A	3F	BD	55	70	3F	B6	DF
50	73	3F	B6	3F	65	3F	B7	9C	99	3F	99	46	B3	BF	C2	04
60	93	3F	C9	B7	01	3E	D9	5B	E9	3F	50	5D	38	3F	88	59
70	80	3D	99	80	80	80	80	80	66	80	80	00	80	00	81	F5
80	C8	1A	E8	83	8A	90	B4	D1	88	16	A8	6F	4A	2C	72	DD
90	3E	52	37	9B	16	08	6E	29	26	CE	C2	07	CA	24	F2	B5
A0	BD	8A	B3	B3	82	80	8C	81	BE	86	B8	9F	9B	1C	07	8D
B0	25	C2	BC	CB	AF	F8	6F	D9	2F	3E	EC	37	9D	14	11	65
C0	56	FA	B2	E3	7E	70	78	31	58	F6	BC	CF	B0	0C	70	3D
D0	31	32	F5	FB	CD	E8	05	89	1B	AE	8A	67	B4	04	84	15
E0	94	6A	E6	13	7E	60	77	E1	57	66	B4	FF	88	FC	AC	ED
F0	60	A2	E3	2B	6F	D8	2F	39	EC	1E	9C	97	0E	F4	4A	C5

ตาราง ตัวอย่างข้อมูลในหน่วยความจำของสาย Map ที่มีขนาด 2 กิโลบิต

ศูนย์วิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย



ภาคผนวก ข
ข้อมูลไอซีหน่วยความจำ

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย



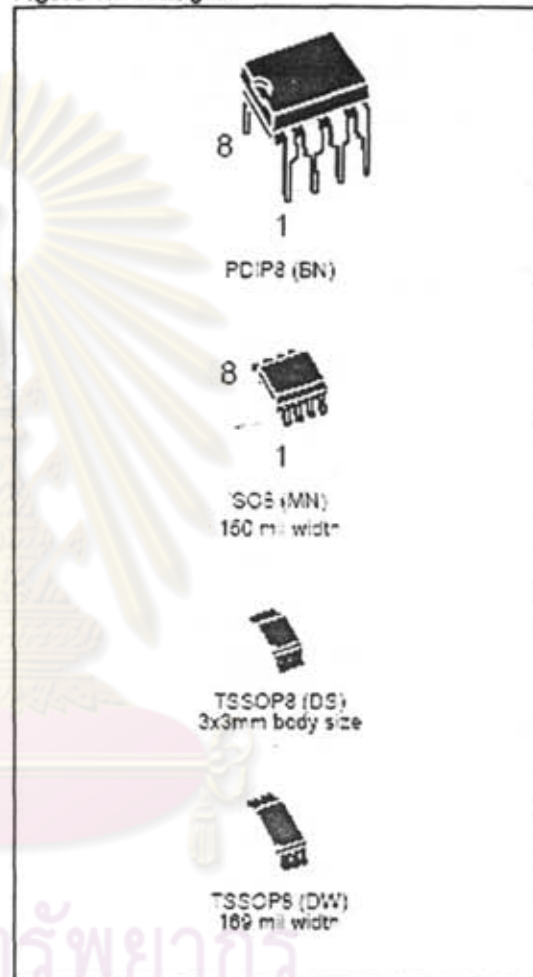
M93C86, M93C76, M93C66 M93C56, M93C46, M93C06

16Kbit, 8Kbit, 4Kbit, 2Kbit, 1Kbit and 256bit (8-bit or 16-bit wide)
MICROWIRE Serial Access EEPROM

FEATURES SUMMARY

- Industry Standard MICROWIRE Bus
- Single Supply Voltage:
 - 4.5V to 5.5V for M93Cx8
 - 2.5V to 5.5V for M93Cx8-W
 - 1.8V to 5.5V for M93Cx8-R
- Dual Organization: by Word (x16) or Byte (x8)
- Programming Instructions that work on: Byte, Word or Entire Memory
- Self-timed Programming Cycle with Auto-Erase
- Ready/Busy Signal During Programming
- Speed
 - 1MHz Clock Rate, 10ms Write Time (Current product, identified by process identification letter F or M)
 - 2MHz Clock Rate, 6ms Write Time (New Product, identified by process identification letter W)
- Sequential Read Operation
- Enhanced ESC/Latch-Up Behaviour
- More than 1 Million Erase/Write Cycles
- More than 40 Year Data Retention

Figure 1. Packages



M93C06 IS "NOT FOR NEW DESIGN"

The M93C06 is still in production, but is not recommended for new designs. Please refer to AI-1571

on how to replace the M93C06 by the M93C46 in your application.

SUMMARY DESCRIPTION

These electrically erasable programmable memory (EEPROM) devices are accessed through a Serial Data Input (D) and Serial Data Output (Q) using the MICROWIRE bus protocol.

Figure 2. Logic Diagram

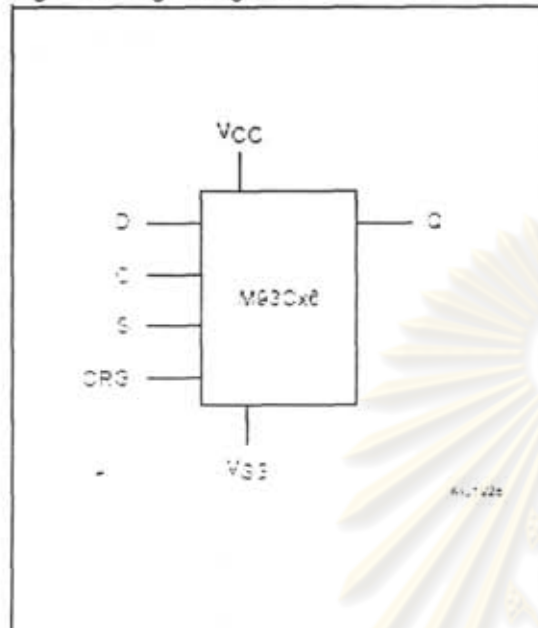


Table 1. Signal Names

S	Chip Select Input
D	Serial Data Input
Q	Serial Data Output
C	Serial Clock
ORG	Organization Select
VCC	Supply Voltage
VSS	Ground

The memory array organization may be divided into either bytes (x8) or words (x16) which may be selected by a signal applied on Organization Select (ORG). The bit, byte and word sizes of the memories are as shown in Table 2.

Table 2. Memory Size versus Organization

Device	Number of Bits	Number of 8-bit Bytes	Number of 16-bit Words
M93C86	16384	2048	1024
M93C76	8192	1024	512
M93C66	4096	512	256
M93C56	2048	256	128
M93C46	1024	128	64
M93C06 ¹	256	32	16

Note: 1. Not for New Design

The M93Cx8 is accessed by a set of instructions, as summarized in Table 3, and in more detail in Table 4 to Table 6).

Table 3. Instruction Set for the M93Cx8

Instruction	Description	Data
READ	Read Data from Memory	Byte or Word
WRITE	Write Data to Memory	Byte or Word
EWEN	Erase/Write Enable	
EWDS	Erase/Write Disable	
ERASE	Erase Byte or Word	Byte or Word
ERAL	Erase All Memory	
WRAL	Write All Memory with same Data	

A Read Data from Memory (READ) instruction loads the address of the first byte or word to be read in an internal address register. The data at this address is then clocked out serially. The address register is automatically incremented after the data is output and, if Chip Select Input (S) is held High, the M93Cx8 can output a sequential stream of data bytes or words. In this way, the memory can be read as a data stream from eight to 16384 bits long (in the case of the M93C86), or continuously (the address counter automatically rolls over to 00h when the highest address is reached).

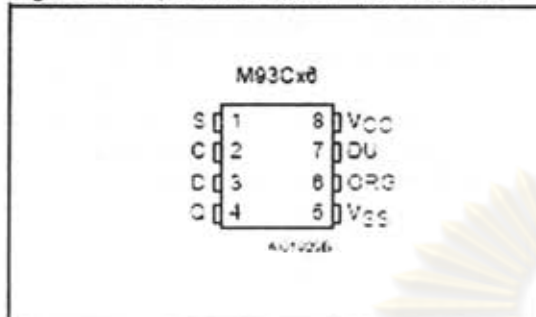
Programming is internally self-timed (the external clock signal on Serial Clock (C) may be stopped or left running after the start of a Write cycle) and does not require an Erase cycle prior to the Write instruction. The Write instruction writes 8 or 16 bits at a time into one of the byte or word locations of the M93Cx8. After the start of the programming cy-

die, a Busy/Ready signal is available on Serial Data Output (Q) when Chip Select Input (S) is driven High.

An internal Power-on Data Protection mechanism in the M93Cx8 inhibits the device when the supply is too low.¹

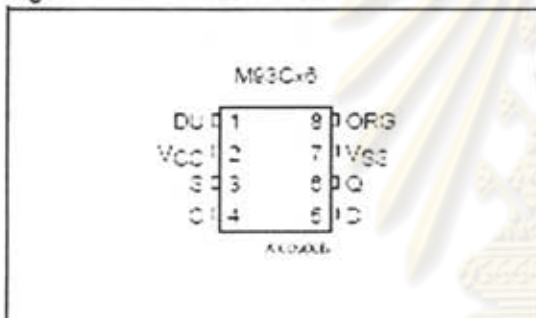
The DU (Don't Use) pin does not contribute to the normal operation of the device. It is reserved for use by STMicroelectronics during test sequences. The pin may be left unconnected or may be connected to V_{CC} or V_{SS}. Direct connection of DU to V_{SS} is recommended for the lowest stand-by power consumption.

Figure 3. DIP, SO and TSSOP Connections



Note: 1. See page 23, onwards, for package dimensions, and how to identify pin-1.
2. DU = Don't Use.

Figure 4. 90° Turned-SO Connections



Note: 1. See page 25 for package dimensions, and how to identify pin-1.
2. DU = Don't Use.

MEMORY ORGANIZATION

The M93Cx8 memory is organized either as bytes (x8) or as words (x16). If Organization Select (ORG) is left unconnected (or connected to V_{CC}) the x16 organization is selected; when Organization Select (ORG) is connected to Ground (V_{SS}) the x8 organization is selected. When the M93Cx8 is in stand-by mode, Organization Select (ORG) should be set either to V_{SS} or V_{CC} for minimum power consumption. Any voltage between V_{SS} and V_{CC} applied to Organization Select (ORG) may increase the stand-by current.

POWER-ON DATA PROTECTION

To prevent data corruption and inadvertent write operations during power-up, a Power-On Reset (POR) circuit resets all internal programming circuitry, and sets the device in the Write Disable mode.

- At Power-up and Power-down, the device must not be selected (that is, Chip Select Input (S) must be driven Low) until the supply voltage reaches the operating value V_{CC} specified in Table 8 to Table 10.
- When V_{CC} reaches its valid level, the device is properly reset (in the Write Disable mode) and is ready to decode and execute incoming instructions.

For the M93Cx8 devices (2V range) the POR threshold voltage is around 3V. For the M93Cx8-W (3V range) and M93Cx8-R (2V range) the POR threshold voltage is around 1.5V.

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

INSTRUCTIONS

The instruction set of the M93Cx3 devices contains seven instructions, as summarized in Table 4 to Table 6. Each instruction consists of the following parts, as shown in Figure 5:

- Each instruction is preceded by a rising edge on Chip Select Input (S) with Serial Clock (C) being held Low.
- A start bit, which is the first '1' read on Serial Data Input (D) during the rising edge of Serial Clock (C).
- Two op-code bits, read on Serial Data Input (D) during the rising edge of Serial Clock (C). (Some instructions also use the first two bits of the address to define the op-code.)

- The address bits of the byte or word that is to be accessed. For the M93C46, the address is made up of 8 bits for the x16 organization or 7 bits for the x8 organization (see Table 4). For the M93C56 and M93C66, the address is made up of 8 bits for the x16 organization or 9 bits for the x8 organization (see Table 5). For the M93C76 and M93C86, the address is made up of 10 bits for the x16 organization or 11 bits for the x8 organization (see Table 6).

The M93Cx3 devices are fabricated in CMOS technology and are therefore able to run as slow as 0 Hz (static input signals) or as fast as the maximum ratings specified in Table 19 to Table 22.

Table 4. Instruction Set for the M93C46 and M93C06

Instruction	Description	Start bit	Op-Code	x8 Origination (ORG = 0)			x16 Origination (ORG = 1)		
				Address ^{1,2}	Data	Required Clock Cycles	Address ^{1,3}	Data	Required Clock Cycles
READ	Read Data from Memory	1	10	A6-A0	Q7-Q0		A5-A0	Q15-Q0	
WRITE	Write Data to Memory	1	01	A6-A0	D7-D0	12	A5-A0	D15-D0	25
EWEN	Erase/Write Enable	1	00	11X XXXX		10	11 XXXX		9
EWDS	Erase/Write Disable	1	00	00X XXXX		10	00 XXXX		9
ERASE	Erase Byte or Word	1	11	A6-A0		10	A5-A0		9
ERALL	Erase All Memory	1	00	10X XXXX		10	10 XXXX		9
WRALL	Write All Memory with same Data	1	00	01X XXXX	D7-D0	12	01 XXXX	D15-D0	25

Note 1: X = Don't Care bit

2: Address bits A6 and A5 are not decoded by the M93C06

3: Address bits A5 and A4 are not decoded by the M93C06

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

Table 5. Instruction Set for the M93C56 and M93C66

Instruc- tion	Description	Start bit	Op- Code	x8 Origination (ORG = 0)			x16 Origination (ORG = 1)		
				Address ^{1,2}	Data	Required Clock Cycles	Address ^{1,3}	Data	Required Clock Cycles
READ	Read Data from Memory	1	10	A6-A0	Q7-Q0		A7-A0	Q15-Q0	
WRITE	Write Data to Memory	1	01	A6-A0	D7-D0	20	A7-A0	D15-D0	27
EWEN	Erase/Write Enable	1	00	1 1XXX XXXX		12	11XX XXXX		11
EWDS	Erase/Write Disable	1	00	0 0XXX XXXX		12	00XX XXXX		11
ERASE	Erase Byte or Word	1	11	A6-A0		12	A7-A0		11
ERALL	Erase All Memory	1	00	1 0XXX XXXX		12	10XX XXXX		11
WRALL	Write All Memory with same Data	1	00	0 1XXX XXXX	D7-D0	20	01XX XXXX	D15-D0	27

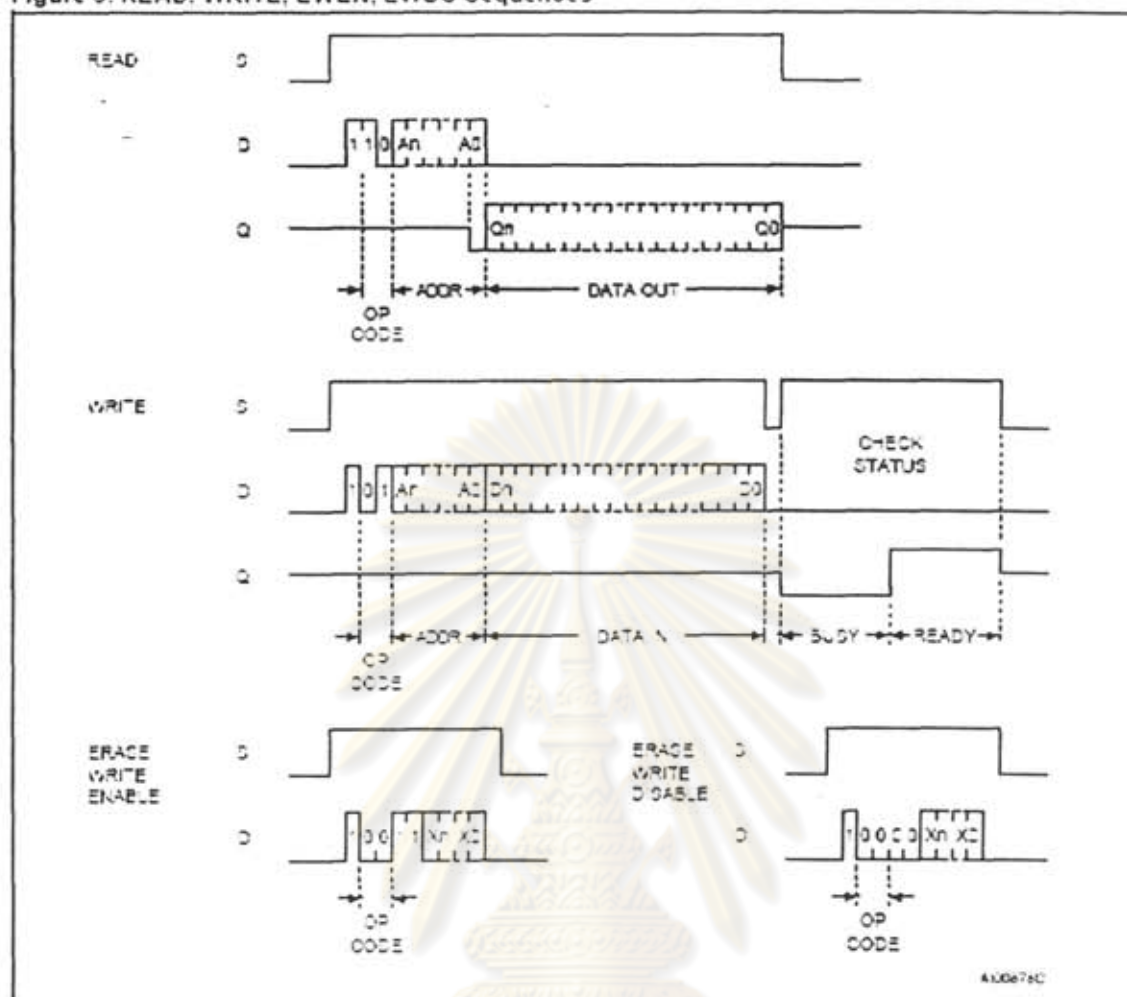
Note: 1. X = Don't Care bit
 2. Address D1:A6 is not decoded by the M93C66
 3. Address D1:A7 is not decoded by the M93C66

Table 6. Instruction Set for the M93C76 and M93C86

Instruc- tion	Description	Start bit	Op- Code	x8 Origination (ORG = 0)			x16 Origination (ORG = 1)		
				Address ^{1,2}	Data	Required Clock Cycles	Address ^{1,3}	Data	Required Clock Cycles
READ	Read Data from Memory	1	10	A10-A0	Q7-Q0		A9-A0	Q15-Q0	
WRITE	Write Data to Memory	1	01	A10-A0	D7-D0	22	A9-A0	D15-D0	29
EWEN	Erase/Write Enable	1	00	11X XXXX XXXX		14	11 XXXX XXXX		13
EWDS	Erase/Write Disable	1	00	00X XXXX XXXX		14	00 XXXX XXXX		13
ERASE	Erase Byte or Word	1	11	A10-A0		14	A9-A0		13
ERALL	Erase All Memory	1	00	10X XXXX XXXX		14	10 XXXX XXXX		13
WRALL	Write All Memory with same Data	1	00	01X XXXX XXXX	D7-D0	22	01 XXXX XXXX	D15-D0	29

Note: 1. X = Don't Care bit
 2. Address D1:A10 is not decoded by the M93C76
 3. Address D1:A9 is not decoded by the M93C76

Figure 5. READ, WRITE, EWEN, EWDS Sequences



Note: For the meanings of An, Xn, Qn and Dn, see Table 4, Table 5 and Table 6.

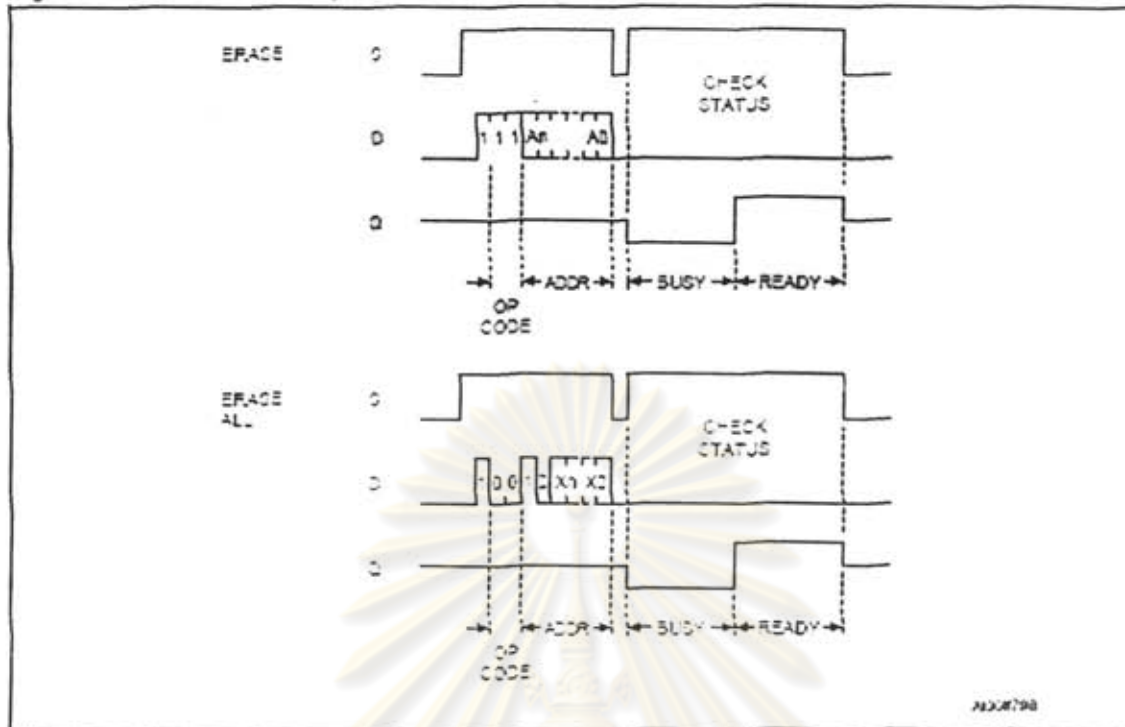
Read

The Read Data from Memory (READ) instruction outputs serial data on Serial Data Output (Q). When the instruction is received, the op-code and address are decoded, and the data from the memory is transferred to an output shift register. A dummy 0 bit is output first, followed by the 8-bit byte or the 16-bit word, with the most significant bit first. Output data changes are triggered by the rising edge of Serial Clock (C). The M93Cx6 automatically increments the internal address register and clocks out the next byte (or word) as long as the Chip Select Input (CS) is held High; in this case, the dummy 0 bit is not output between bytes (or words) and a continuous stream of data can be read.

Erase/Write Enable and Disable

The Erase/Write Enable (EWEN) instruction enables the future execution of erase or write instructions, and the Erase/Write Disable (EWDS) instruction disables it. When power is first applied, the M93Cx6 initializes itself so that erase and write instructions are disabled. After an Erase/Write Enable (EWEN) instruction has been executed, erasing and writing remains enabled until an Erase/Write Disable (EWDS) instruction is executed, or until V_{CC} falls below the power-on reset threshold voltage. To protect the memory contents from accidental corruption, it is advisable to issue the Erase/Write Disable (EWDS) instruction after every write cycle. The Read Data from Memory (READ) instruction is not affected by the Erase/Write Enable (EWEN) or Erase/Write Disable (EWDS) instructions.

Figure 6. ERASE, ERAL Sequences



Note: For the meanings of An and Xn, please see Table 4, Table 5 and Table 6.

Erase

The Erase Byte or Word (ERASE) instruction sets the bits of the addressed memory byte (or word) to 1. Once the address has been correctly decoded, the falling edge of the Chip Select Input (CS) starts the self-timed Erase cycle. The completion of the cycle can be detected by monitoring the Ready/Busy line, as described on page 9.

Write

For the Write Data to Memory (WRITE) instruction, 8 or 16 data bits follow the op-code and address bits. These form the byte or word that is to be written. As with the other bits, Serial Data Input (D) is sampled on the rising edge of Serial Clock (C).

After the last data bit has been sampled, the Chip Select input (CS) must be taken Low before the next rising edge of Serial Clock (C). If Chip Select Input (CS) is brought Low before or after this specific time frame, the self-timed programming cycle will not be started, and the addressed location will not be

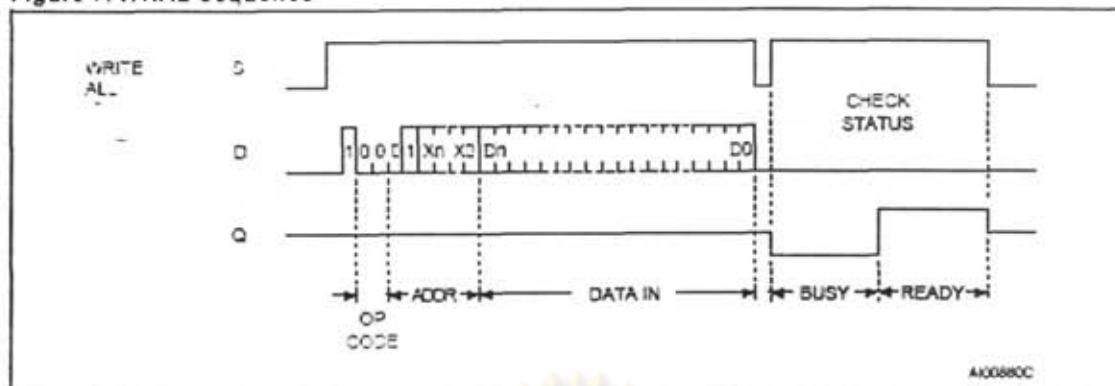
programmed. The completion of the cycle can be detected by monitoring the Ready/Busy line, as described later in this document.

Once the Write cycle has been started, it is internally self-timed (the external clock signal on Serial Clock (C) may be stopped or left running after the start of a Write cycle). The cycle is automatically preceded by an Erase cycle, so it is unnecessary to execute an explicit erase instruction before a Write Data to Memory (WRITE) instruction.

Erase All

The Erase All Memory (ERAL) instruction erases the whole memory (all memory bits are set to 1). The format of the instruction requires that a dummy address be provided. The Erase cycle is conducted in the same way as the Erase instruction (ERASE). The completion of the cycle can be detected by monitoring the Ready/Busy line, as described on page 9.

Figure 7. WRAL Sequence



Note: For the meanings of X_n and D_n, please see Table 4, Table 5 and Table 6

Write All

As with the Erase All Memory (ERAL) instruction, the format of the Write All Memory with same Data (WRAL) instruction requires that a dummy address be provided. As with the Write Data to Memory (WRITE) instruction, the format of the Write All Memory with same Data (WRAL) instruction requires that an 8-bit data byte, or 16-bit data word, be provided. This value is written to all the addresses of the memory device. The completion of the cycle can be detected by monitoring the Ready/Busy line, as described next:

READY/BUSY STATUS

While the Write or Erase cycle is underway for a WRITE, ERASE, WRAL or ERAL instruction, the Busy signal (Q=0) is returned whenever Chip Select Input (S) is driven High. (Please note though, that there is an initial delay of t_{CS} before this

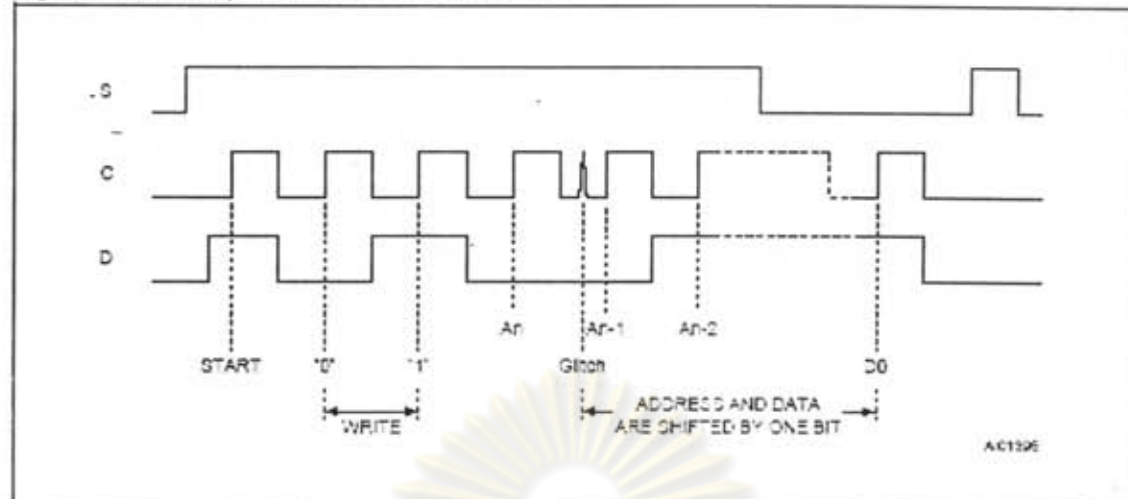
status information becomes available). In this state, the M93Cx8 ignores any data on the bus. When the Write cycle is completed, and Chip Select Input (S) is driven High, the Ready signal (Q=1) indicates that the M93Cx8 is ready to receive the next instruction. Serial Data Output (Q) remains set to 1 until the Chip Select Input (S) is brought Low or until a new start bit is decoded.

COMMON I/O OPERATION

Serial Data Output (Q) and Serial Data Input (D) can be connected together, through a current limiting resistor, to form a common, single-wire data bus. Some precautions must be taken when operating the memory in this way, mostly to prevent a short circuit current from flowing when the last address bit (A0) plashes with the first data bit on Serial Data Output (Q). Please see the application note AN264 for details.

ศูนย์วิทยพัทยากร
จุฬาลงกรณ์มหาวิทยาลัย

Figure 8. Write Sequence with One Clock Glitch



CLOCK PULSE COUNTER

In a noisy environment, the number of pulses received on Serial Clock (C) may be greater than the number delivered by the master (the microcontroller). This can lead to a misalignment of the instruction of one or more bits (as shown in Figure 8) and may lead to the writing of erroneous data at an erroneous address.

To combat this problem, the M93Cx8 has an on-chip counter that counts the clock pulses from the start bit until the falling edge of the Chip Select Input (S). If the number of clock pulses received is not the number expected, the WRITE, ERASE,

ERASE, or WRAL instruction is aborted, and the contents of the memory are not modified.

The number of clock cycles expected for each instruction, and for each member of the M93Cx8 family, are summarized in Table 4 to Table 8. For example, a Write Data to Memory (WRITE) instruction on the M93C68 (or M93C88) expects 20 clock cycles (for the x8 organization) from the start bit to the falling edge of Chip Select Input (S). That is:

- + 1 Start bit
- + 2 Op-code bits
- + 9 Address bits
- + 8 Data bits

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

MAXIMUM RATING

Stressing the device above the rating listed in the Absolute Maximum Ratings table may cause permanent damage to the device. These are stress ratings only and operation of the device at these or any other conditions above those indicated in the Operating sections of this specification is not im-

plied. Exposure to Absolute Maximum Rating conditions for extended periods may affect device reliability. Refer also to the STMicroelectronics SURE Program and other relevant quality documents.

Table 7. Absolute Maximum Ratings

Symbol	Parameter	Min.	Max.	Unit
T _{stg}	Storage Temperature	-65	150	°C
T _{LEAD}	Lead Temperature during Soldering ¹		260 ² 260 ³ 260 ³	°C
V _{out}	Output range (Q = V _{OL} or Hi-Z)	-0.45	V _{CC} +0.5	V
V _{in}	Input range	-0.45	V _{CC} +1	V
V _{CC}	Supply Voltage	-0.3	6.5	V
V _{ESD}	Electrostatic Discharge Voltage (human Body model) ⁴	-4000	4000	V

Note: 1. Compliant with the ECOPACK[®] 7121356 specification for lead-free soldering processes

2. No longer than 10 seconds

3. Not exceeding 260°C for more than 30 seconds and peaking at 260°C

4. JEDEC Std JED22-A114A (C1=100 pF, R1=1500 Ω, R2=500 Ω)

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

DC AND AC PARAMETERS

This section summarizes the operating and measurement conditions, and the DC and AC characteristics of the device. The parameters in the DC and AC Characteristic tables that follow are derived from tests performed under the Measure-

ment Conditions summarized in the relevant tables. Designers should check that the operating conditions in their circuit match the measurement conditions when relying on the quoted parameters.

Table 8. Operating Conditions (M93Cx6)

Symbol	Parameter	Min.	Max.	Unit
V _{CC}	Supply Voltage	4.5	5.5	V
T _A	Ambient Operating Temperature (range 6)	-40	85	°C
	Ambient Operating Temperature (range 7)	-40	105	°C
	Ambient Operating Temperature (range 3)	-40	125	°C

Table 9. Operating Conditions (M93Cx6-W)

Symbol	Parameter	Min.	Max.	Unit
V _{CC}	Supply Voltage	2.5	5.5	V
T _A	Ambient Operating Temperature (range 6)	-40	85	°C
	Ambient Operating Temperature (range 7)	-40	105	°C
	Ambient Operating Temperature (range 3)	-40	125	°C

Table 10. Operating Conditions (M93Cx6-R)

Symbol	Parameter	Min.	Max.	Unit
V _{CC}	Supply Voltage	1.8	5.5	V
T _A	Ambient Operating Temperature (range 6)	-40	85	°C

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

Table 11. AC Measurement Conditions (M93Cx6)

Symbol	Parameter	Min.	Max.	Unit
C_L	Load Capacitance	100		pF
	Input Rise and Fall Times		50	ns
	Input Pulse Voltages	0.4 V to 2.4 V		V
	Input Timing Reference Voltages	1.0 V and 2.0 V		V
	Output Timing Reference Voltages	0.8 V and 2.0 V		V

Note 1. Output Hi-Z is defined as the point where data out is no longer driven.

Table 12. AC Measurement Conditions (M93Cx6-W and M93Cx6-R)

Symbol	Parameter	Min.	Max.	Unit
C_L	Load Capacitance	100		pF
	Input Rise and Fall Times		50	ns
	Input Pulse Voltages	0.2V _{CC} to 0.6V _{CC}		V
	Input Timing Reference Voltages	0.3V _{CC} to 0.7V _{CC}		V
	Output Timing Reference Voltages	0.3V _{CC} to 0.7V _{CC}		V

Note 1. Output Hi-Z is defined as the point where data out is no longer driven.

Figure 9. AC Testing Input Output Waveforms

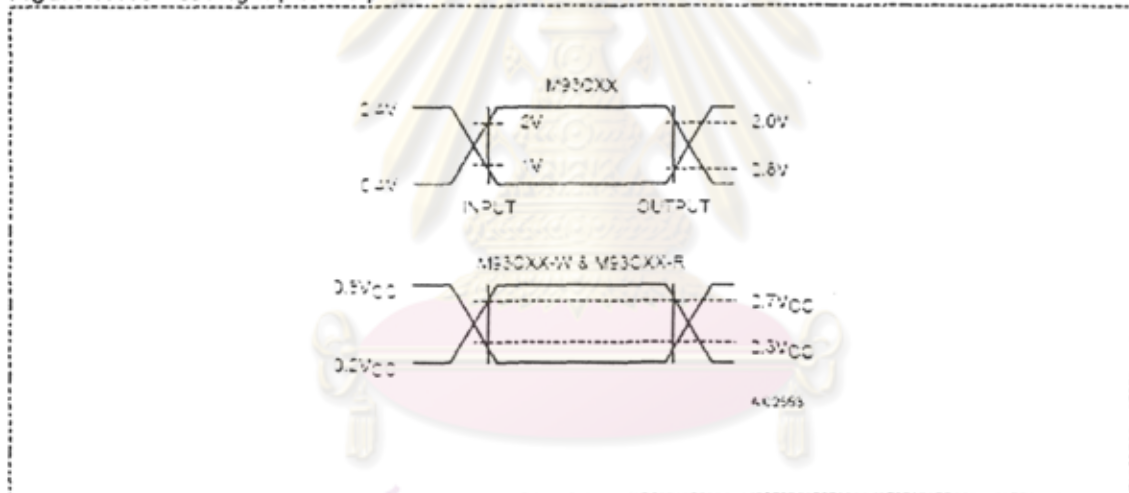


Table 13. Capacitance

Symbol	Parameter	Test Condition	Min	Max	Unit
C_{OUT}	Output Capacitance	$V_{OUT} = 0V$		5	pF
C_{IN}	Input Capacitance	$V_{IN} = 0V$		5	pF

Note: Sampled only, not 100% tested, at $T_A = 25^\circ C$ and a frequency of 1 MHz

Table 14. DC Characteristics (M93Cx6, temperature range 6)

Symbol	Parameter	Test Condition	Min.	Max.	Unit
i_{iL}	Input Leakage Current	$0V \leq V_{iL} \leq V_{CC}$		± 2.5	μA
i_{oL}	Output Leakage Current	$0V \leq V_{oL} \leq V_{CC}$, Q in Hi-Z		± 2.5	μA
I_{CC}	Supply Current	$V_{CC} = 5V$, $S = V_{iH}$, $f = 1$ MHz, Current Product ¹		1.5	mA
		$V_{CC} = 5V$, $S = V_{iH}$, $f = 2$ MHz, New Product ²		2	mA
I_{CC1}	Supply Current (Stand-by)	$V_{CC} = 5V$, $S = V_{DD}$, $C = V_{DD}$, ORG = V_{CC} or V_{DD} , Current Product ¹		50	μA
		$V_{CC} = 5V$, $S = V_{DD}$, $C = V_{DD}$, ORG = V_{CC} or V_{DD} , New Product ²		15	μA
V_{iL}	Input Low Voltage	$V_{CC} = 5V \pm 10\%$	-0.45	0.6	V
V_{iH}	Input High Voltage	$V_{CC} = 5V \pm 10\%$	2	$V_{CC} + 1$	V
V_{oL}	Output Low Voltage	$V_{CC} = 5V$, $I_{oL} = 2.1mA$		0.4	V
V_{oH}	Output High Voltage	$V_{CC} = 5V$, $I_{oH} = -400\mu A$	2.4		V

Note: 1. Current product, identified by Process identification letter P or M
 2. New product, identified by Process identification letter W

Table 15. DC Characteristics (M93Cx6, temperature range 7 or 3)

Symbol	Parameter	Test Condition	Min.	Max.	Unit
i_{iL}	Input Leakage Current	$0V \leq V_{iL} \leq V_{CC}$		± 2.5	μA
i_{oL}	Output Leakage Current	$0V \leq V_{oL} \leq V_{CC}$, Q in Hi-Z		± 2.5	μA
I_{CC}	Supply Current	$V_{CC} = 5V$, $S = V_{iH}$, $f = 1$ MHz, Current Product ¹		1.5	mA
		$V_{CC} = 5V$, $S = V_{iH}$, $f = 2$ MHz, New Product ²		2	mA
I_{CC1}	Supply Current (Stand-by)	$V_{CC} = 5V$, $S = V_{DD}$, $C = V_{DD}$, ORG = V_{CC} or V_{DD} , Current Product ¹		50	μA
		$V_{CC} = 5V$, $S = V_{DD}$, $C = V_{DD}$, ORG = V_{CC} or V_{DD} , New Product ²		15	μA
V_{iL}	Input Low Voltage	$V_{CC} = 5V \pm 10\%$	-0.45	0.6	V
V_{iH}	Input High Voltage	$V_{CC} = 5V \pm 10\%$	2	$V_{CC} + 1$	V
V_{oL}	Output Low Voltage	$V_{CC} = 5V$, $I_{oL} = 2.1mA$		0.4	V
V_{oH}	Output High Voltage	$V_{CC} = 5V$, $I_{oH} = -400\mu A$	2.4		V

Note: 1. Current product, identified by Process identification letter P or M
 2. New product, identified by Process identification letter W

Table 16. DC Characteristics (M93Cx6-W, temperature range 6)

Symbol	Parameter	Test Condition	Min.	Max.	Unit
i_{μ}	Input Leakage Current	$0V \leq V_{IN} \leq V_{CC}$		± 2.5	μA
i_{LO}	Output Leakage Current	$0V \leq V_{OLT} \leq V_{CC}$, Q in Hi-Z		± 2.5	μA
i_{CC}	Supply Current (CMOS Inputs)	$V_{CC} = 5V$, $S = V_{IH}$, $f = 1$ MHz, Current Product ¹		1.5	mA
		$V_{CC} = 2.5V$, $S = V_{IH}$, $f = 1$ MHz, Current Product ¹		1	mA
		$V_{CC} = 5V$, $S = V_{IH}$, $f = 2$ MHz, New Product ²		2	mA
		$V_{CC} = 2.5V$, $S = V_{IH}$, $f = 2$ MHz, New Product ²		1	mA
i_{CC1}	Supply Current (Stand-by)	$V_{DD} = 2.5V$, $S = V_{DD}$, $C = V_{DD}$, ORG = V_{DD} or V_{CC} , Current: Product ¹		10	μA
		$V_{DD} = 2.5V$, $S = V_{DD}$, $C = V_{DD}$, ORG = V_{DD} or V_{CC} , New Product ²		5	μA
V_L	Input Low Voltage (D, C, S)		-0.45	$0.2 V_{CC}$	V
V_{IH}	Input High Voltage (D, C, S)		$0.7 V_{CC}$	$V_{CC} + 1$	V
V_{OL}	Output Low Voltage (Q)	$V_{CC} = 5V$, $I_{OL} = 2.1mA$		0.4	V
		$V_{CC} = 2.5V$, $I_{OL} = 100\mu A$		0.2	V
V_{OH}	Output High Voltage (Q)	$V_{CC} = 5V$, $I_{OH} = -400\mu A$	2.4		V
		$V_{CC} = 2.5V$, $I_{OH} = -100\mu A$	$V_{CC} - 0.2$		V

Note 1. Current product - identified by Process identification letter F or M.
 2. New product - identified by Process identification letter W.

ศูนย์วิทยทรัพยากร
 จุฬาลงกรณ์มหาวิทยาลัย

Table 17. DC Characteristics (M93Cx6-W, temperature range 7 or 3)

Symbol	Parameter	Test Condition	Min. ¹	Max. ¹	Unit
i_i	Input Leakage Current	$0V \leq V_{IN} \leq V_{CC}$		± 2.5	μA
i_{LO}	Output Leakage Current	$0V \leq V_{OUT} \leq V_{CC}$, Q in Hi-Z		± 2.5	μA
I_{CC}	Supply Current (CMOS Inputs)	$V_{CC} = 5V$, S = V_{IH} , f = 2 MHz		2	mA
		$V_{CC} = 2.5V$, S = V_{IH} , f = 2 MHz		1	mA
I_{CC1}	Supply Current (Stand-by)	$V_{CC} = 2.5V$, S = V_{DD} , C = V_{DD} , ORG = V_{DD} or V_{CC}		5	μA
V_L	Input Low Voltage (D, C, S)		-0.45	$0.2 V_{CC}$	V
V_{IH}	Input High Voltage (D, C, S)		$0.7 V_{CC}$	$V_{CC} + 1$	V
V_{OL}	Output Low Voltage (Q)	$V_{CC} = 5V$, $I_{OL} = 2.1mA$		0.4	V
		$V_{CC} = 2.5V$, $I_{OL} = 100\mu A$		0.2	V
V_{OH}	Output High Voltage (Q)	$V_{CC} = 5V$, $I_{OH} = -400\mu A$	2.4		V
		$V_{CC} = 2.5V$, $I_{OH} = -100\mu A$	$V_{CC}-0.2$		V

Note: 1. New product; identified by Process Identification letter W.

Table 18. DC Characteristics (M93Cx6-R)

Symbol	Parameter	Test Condition	Min. ¹	Max. ¹	Unit
i_i	Input Leakage Current	$0V \leq V_{IN} \leq V_{CC}$		± 2.5	μA
i_{LO}	Output Leakage Current	$0V \leq V_{OUT} \leq V_{CC}$, Q in Hi-Z		± 2.5	μA
I_{CC}	Supply Current (CMOS Inputs)	$V_{CC} = 5V$, S = V_{IH} , f = 2 MHz		2	mA
		$V_{CC} = 1.8V$, S = V_{IH} , f = 1 MHz		1	mA
I_{CC1}	Supply Current (Stand-by)	$V_{CC} = 1.8V$, S = V_{DD} , C = V_{DD} , ORG = V_{DD} or V_{CC}		2	μA
V_L	Input Low Voltage (D, C, S)		-0.45	$0.2 V_{CC}$	V
V_{IH}	Input High Voltage (D, C, S)		$0.8 V_{CC}$	$V_{CC} + 1$	V
V_{OL}	Output Low Voltage (Q)	$V_{CC} = 1.8V$, $I_{OL} = 100\mu A$		0.2	V
V_{OH}	Output High Voltage (Q)	$V_{CC} = 1.8V$, $I_{OH} = -100\mu A$	$V_{CC}-0.2$		V

Note: 1. This product is under development. For more information, please contact your nearest ST sales office.

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

Table 19. AC Characteristics (M93Cx6, temperature range 6, 7 or 3)

Test conditions specified in Table 11 and Table 8							
Symbol	Ait.	Parameter	Min. ³	Max. ³	Min. ⁴	Max. ⁴	Unit
f_c	f_{clk}	Clock Frequency	D.C.	1	D.C.	2	MHz
t_{selCH}		Chip Select Low to Clock High	250		50		ns
t_{selCH}	t_{css}	Chip Select Set-up Time M93C46, M93C66, M93C86	50		50		ns
		Chip Select Set-up time M93C76, M93C86	100		50		ns
t_{selH}^2	t_{cd}	Chip Select Low to Chip Select High	250		200		ns
t_{clkH}^1	t_{ckH}	Clock High Time	250		200		ns
t_{clkL}^1	t_{ckL}	Clock Low Time	250		200		ns
t_{dvcH}	t_{di}	Data In Set-up Time	100		50		ns
t_{dvcX}	t_{diH}	Data In Hold Time	100		50		ns
t_{selCH}	t_{sco}	Clock Set-up Time (relative to S)	100		50		ns
t_{selH}	t_{sh}	Chip Select Hold Time	0		0		ns
t_{selrv}	t_{rv}	Chip Select to Ready/Busy Status		400		200	ns
t_{seloz}	t_{of}	Chip Select Low to Output H-Z		200		100	ns
t_{seloL}	t_{obc}	Delay to Output Low		400		200	ns
t_{selov}	t_{obv}	Delay to Output Valid		400		200	ns
t_w	t_{wp}	Erase/Write Cycle time		10		5	ms

NOTE: 1. $t_{selH} + t_{selH}^2 \geq 100$
 2. Chip Select Input (CS) must be brought low for a minimum of 100ns between consecutive instruction cycles.
 3. Current product: identified by Process Identification letter "M" or "W".
 4. New product: identified by Process Identification letter "W".

ศูนย์วิทยทรัพยากร
 จุฬาลงกรณ์มหาวิทยาลัย

Table 20. AC Characteristics (M93Cx6-W, temperature range 6)

Test conditions specified in Table 12 and Table 9							
Symbol	Alt.	Parameter	Min. ³	Max. ³	Min. ⁴	Max. ⁴	Unit
f_c	f_{clk}	Clock Frequency	D.C.	1	D.C.	2	MHz
t_{sLCH}		Chip Select Low to Clock High	250		50		ns
t_{sHCH}	t_{cs3}	Chip Select Set-up Time	100		50		ns
t_{sLCH}^2	t_{cs}	Chip Select Low to Chip Select High	1000		200		ns
t_{cHCL}^1	t_{ckH}	Clock High Time	350		200		ns
t_{cLCH}^1	t_{ckL}	Clock Low Time	250		200		ns
t_{dVCH}	t_{diD}	Data In Set-up Time	100		50		ns
t_{dVCH}	t_{diH}	Data In Hold Time	100		50		ns
t_{cLCH}	t_{ckD}	Clock Set-up Time (relative to S)	100		50		ns
t_{cLCH}	t_{csH}	Chip Select Hold Time	0		0		ns
t_{sHBY}	t_{cs}	Chip Select to Ready/Busy Status		400		200	ns
t_{sLHZ}	t_{cs}	Chip Select Low to Output H-Z		200		100	ns
t_{sHL}	t_{csD}	Delay to Output Low		400		200	ns
t_{sHV}	t_{csD}	Delay to Output Valid		400		200	ns
t_w	t_{wp}	Erase/Write Cycle time		10		5	ms

- Note: 1. t_{cHCL} + t_{cLCH} = 100 ns.
 2. Chip Select input (S) must be brought low for a minimum of 100 ns between consecutive instruction cycles.
 3. Current product: identified by Process identification letter F or M.
 4. New product: identified by Process identification letter W.

ศูนย์วิทยทรัพยากร
 จุฬาลงกรณ์มหาวิทยาลัย

Table 21. AC Characteristics (M93Cx6-W, temperature range 7 or 3)

Test conditions specified in Table 12 and Table 9					
Symbol	Alt.	Parameter	Min. ³	Max. ³	Unit
f_c	f_{clk}	Clock Frequency	D.C.	2	MHz
t_{sLOH}		Chip Select Low to Clock High	50		ns
t_{sOH}	t_{csa}	Chip Select Set-up Time	50		ns
t_{sLOH}^2	t_{cs}	Chip Select Low to Chip Select High	200		ns
t_{cHCL}^1	t_{ckH}	Clock High Time	200		ns
t_{cLCL}^1	t_{ckL}	Clock Low Time	200		ns
t_{sLOH}	t_{di}	Data In Set-up Time	50		ns
t_{sHOH}	t_{dh}	Data In Hold Time	50		ns
t_{sLOH}	t_{sio}	Clock Set-up Time (relative to S)	50		ns
t_{sLOH}	t_{sh}	Chip Select Hold Time	0		ns
t_{sLOH}	t_{rb}	Chip Select to Ready/Busy Status		200	ns
t_{sLOH}	t_{of}	Chip Select Low to Output H-Z		100	ns
t_{cHOL}	t_{eol}	Delay to Output Low		200	ns
t_{cHOL}	t_{eol}	Delay to Output Valid		200	ns
t_w	t_{wp}	Erase/Write Cycle time		5	ms

Notes: 1. $t_{cHCL} + t_{cLCL} \geq 1/f_c$
 2. Chip Select input (S) must be brought Low for a minimum of t_{sLOH} between consecutive instruction cycles.
 3. New product, identified by Process Identification letter W.

ศูนย์วิทยทรัพยากร
 จุฬาลงกรณ์มหาวิทยาลัย

Table 22. AC Characteristics (M93Cx6-R)

Test conditions specified in Table 12 and Table 10					
Symbol	Alt.	Parameter	Min. ³	Max. ³	Unit
f_c	f_{clk}	Clock Frequency	D.C.	1	MHz
t_{sLOH}		Chip Select Low to Clock High	250		ns
t_{sOH}	t_{csa}	Chip Select Set-up Time	50		ns
t_{sLOH}^2	t_{cs}	Chip Select Low to Chip Select High	250		ns
t_{OHCL}^1	t_{clkH}	Clock High Time	250		ns
t_{LOH}^1	t_{clkL}	Clock Low Time	250		ns
t_{DvCH}	t_{di}	Data In Set-up Time	100		ns
t_{DvCX}	t_{diH}	Data In Hold Time	100		ns
t_{sCH}	t_{csb}	Clock Set-up Time (relative to \overline{CS})	100		ns
t_{sOL}	t_{csH}	Chip Select Hold Time	0		ns
t_{sRZ}	t_{ov}	Chip Select to Ready/Busy Status		400	ns
t_{sOZ}	t_{of}	Chip Select Low to Output H-Z		200	ns
t_{OHOL}	t_{odl}	Delay to Output Low		400	ns
t_{OHV}	t_{odt}	Delay to Output Valid		400	ns
t_w	t_{wp}	Erase/Write Cycle time		10	ms

Note: 1. $t_{OHCL} + t_{OHV} \geq 1/f_c$
 2. Chip Select Input (\overline{CS}) must be brought Low for a minimum of ISLSH between consecutive instruction cycles.
 3. This product is under development. For more information, please contact your nearest ST sales office.

ศูนย์วิทยทรัพยากร
 จุฬาลงกรณ์มหาวิทยาลัย

Figure 10. Synchronous Timing (Start and Op-Code Input)

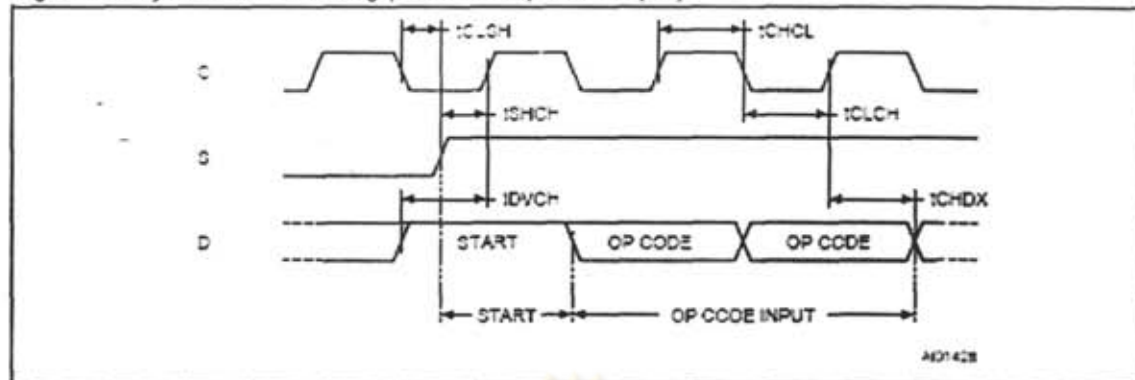


Figure 11. Synchronous Timing (Read or Write)

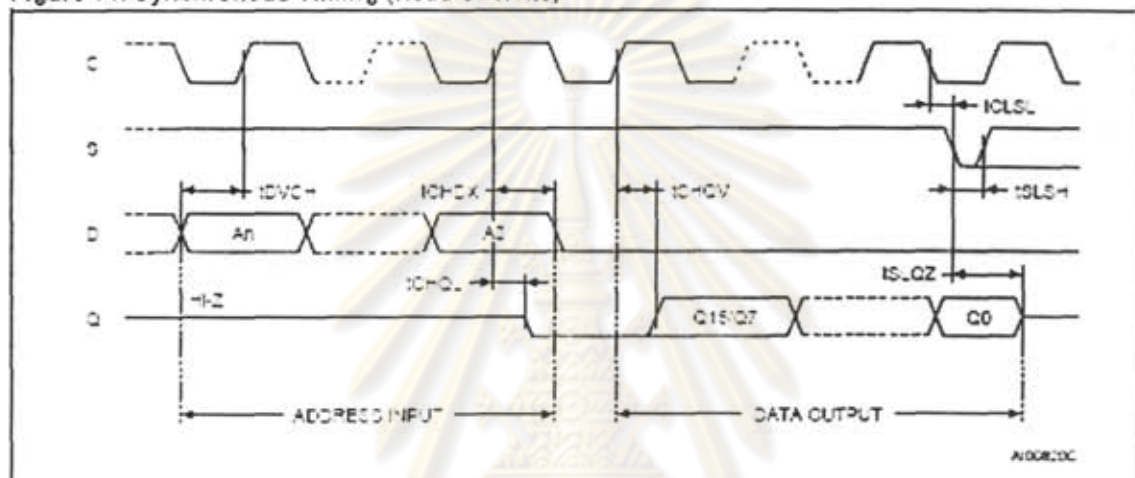
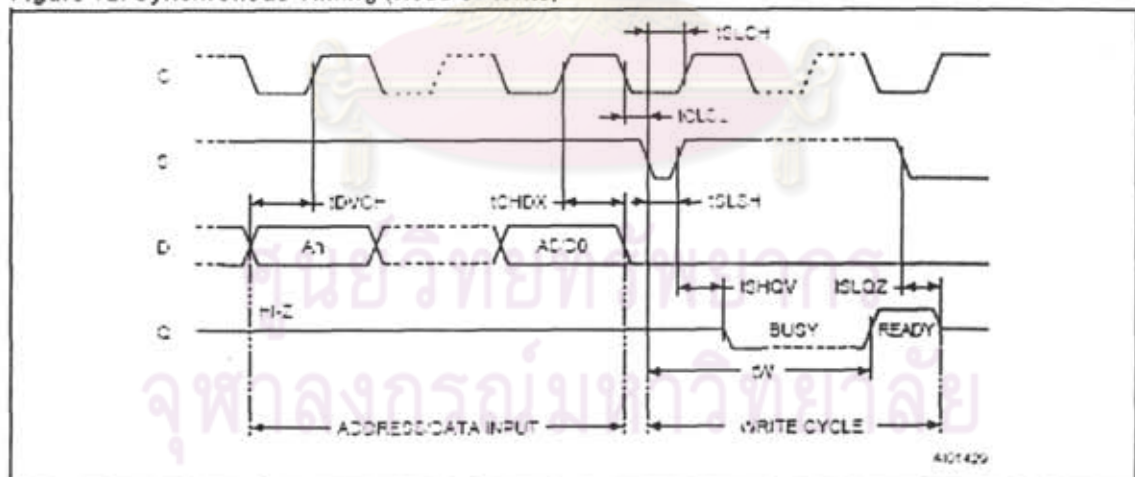


Figure 12. Synchronous Timing (Read or Write)





ภาคผนวก ก
คุณลักษณะ LCD

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

1. General

1.1. Disclaimer

THIS DOCUMENT IS PROVIDED TO THE USER "AS IS". Etc.etc.

All information in this document is to the best of my knowledge.

The 8051 PL/M51 software is used in applications using 2*16, 2*20, 4*20 and 2*40 LC-Displays.

The PIC ASM software is used in applications using 2*20, 4*20 and 2*40 LC-Displays.
So there should be no risk, but there's still Murphy.

2. HD44780-based LCD modules

Data from *HITACHI LIQUID CRYSTAL CHARACTER DISPLAY MODULE* and *OPTREX DOT MATRIX LCD MODULE* databooks.

2.1. Pin assignment

The pin assignment shown in *Table 2.1.* is the industry standard for character LCD-modules with a *maximum of 80* characters.

The pin assignment shown in *Table 2.2.* is the industry standard for character LCD-modules with *more than 80* characters.

To be sure **always** check the manufacturers datasheet!

To locate pin 1 on a module check the manufacturers datasheet!

Table 2.1., Pin assignment for <= 80 character displays

Pin number	Symbol	Level	I/O	Function
1	Vss	-	-	Power supply (GND)
2	Vcc	-	-	Power supply (+5V)
3	Vee	-	-	Contrast adjust
4	RS	0/1	I	0 = Instruction input 1 = Data input
5	R/W	0/1	I	0 = Write to LCD module 1 = Read from LCD module
6	E	1, 1->0	I	Enable signal
7	DB0	0/1	I/O	Data bus line 0 (LSB)
8	DB1	0/1	I/O	Data bus line 1
9	DB2	0/1	I/O	Data bus line 2
10	DB3	0/1	I/O	Data bus line 3
11	DB4	0/1	I/O	Data bus line 4
12	DB5	0/1	I/O	Data bus line 5
13	DB6	0/1	I/O	Data bus line 6
14	DB7	0/1	I/O	Data bus line 7 (MSB)

Table 2.2., Pin assignment for > 80 character displays

Pin number	Symbol	Level	I/O	Function
1	DB7	0/1	I/O	Data bus line 7 (MSB)
2	DB6	0/1	I/O	Data bus line 6
3	DB5	0/1	I/O	Data bus line 5
4	DB4	0/1	I/O	Data bus line 4
5	DB3	0/1	I/O	Data bus line 3
6	DB2	0/1	I/O	Data bus line 2
7	DB1	0/1	I/O	Data bus line 1
8	DB0	0/1	I/O	Data bus line 0 (LSB)
9	E1	1, 1->0	I	Enable signal row 0 & 1 (1 st controller)
10	R/W	0/1	I	0 = Write to LCD module 1 = Read from LCD module
11	RS	0/1	I	0 = Instruction input 1 = Data input
12	Vee	-	-	Contrast adjust
13	Vss	-	-	Power supply (GND)
14	Vcc	-	-	Power supply (+5V)
15	E2	1, 1->0	I	Enable signal row 2 & 3 (2 nd controller)
16	n.c.			

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

2.2. Instruction set

Table 2.3. HD44780 instruction set

Instruction	Code										Description	Execution time**
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
Clear display	0	0	0	0	0	0	0	0	0	1	Clears display and returns cursor to the home position (address 0).	1.64mS
Cursor home	0	0	0	0	0	0	0	0	1	*	Returns cursor to home position (address 0). Also returns display being shifted to the original position. DDRAM contents remains unchanged.	1.64mS
Entry mode set	0	0	0	0	0	0	0	1	I/D	S	Sets cursor move direction (I/D), specifies to shift the display (S). These operations are performed during data read/write.	40uS
Display On/Off control	0	0	0	0	0	0	1	D	C	B	Sets On/Off of all display (D), cursor On/Off (C) and blink of cursor position character (B).	40uS
Cursor/display shift	0	0	0	0	0	1	S/C	R/L	*	*	Sets cursor-move or display-shift (S/C), shift direction (R/L).	40uS

Table 2.3. HD44780 instruction set

Instruction	Code											Description	Execution time**	
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0				
												DDRAM contents remains unchanged.		
Function set	0	0	0	0	1	DL	N	F	*	*		Sets interface data length (DL), number of display line (N) and character font(F).	40uS	
Set CGRAM address	0	0	0	1	CGRAM address							Sets the CGRAM address. CGRAM data is sent and received after this setting.	40uS	
Set DDRAM address	0	0	1	DDRAM address								Sets the DDRAM address. DDRAM data is sent and received after this setting.	40uS	
Read busy-flag and address counter	0	1	BF	CGRAM / DDRAM address									Reads Busy-flag (BF) indicating internal operation is being performed and reads CGRAM or DDRAM address counter contents (depending on previous instruction).	0uS
Write to CGRAM or DDRAM	1	0									write data	Writes data to CGRAM or DDRAM.	40uS	
Read from CGRAM or DDRAM	1	1									read data	Reads data from CGRAM or DDRAM.	40uS	

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

Remarks:

- DDRAM = Display Data RAM.
- CGRAM = Character Generator RAM.
- DDRAM address corresponds to cursor position.
- * = Don't care.
- ** = Based on $F_{osc} = 250\text{kHz}$.

Table 2.4. Bit names

Bit name	Setting / Status	
I/D	0 = Decrement cursor position	1 = Increment cursor position
S	0 = No display shift	1 = Display shift
D	0 = Display off	1 = Display on
C	0 = Cursor off	1 = Cursor on
B	0 = Cursor blink off	1 = Cursor blink on
S/C	0 = Move cursor	1 = Shift display
R/L	0 = Shift left	1 = Shift right
DL	0 = 4-bit interface	1 = 8-bit interface
N	0 = 1/8 or 1/11 Duty (1 line)	1 = 1/16 Duty (2 lines)
F	0 = 5x7 dots	1 = 5x10 dots
BF	0 = Can accept instruction	1 = Internal operation in progress

2.3. Visible DDRAM addresses**2.3.1. 1-line displays**

Shown after reset (with N=0).

00	01	02	03	04	05	06	07	08	09	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	*Character position (dec)
00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F	20	21	22	23	24	25	26	27	*Row0 DDRAM address (hex.)

Table 2.5. DDRAM address usage for a 1-line LCD

Display size	Visible	
	Character positions	DDRAM addresses
1*8	00..07	0x00..0x07
1*16	00..15	0x00..0x0F [1] [2] [3] [4]
1*20	00..19	0x00..0x13
1*24	00..23	0x00..0x17
1*32	00..31	0x00..0x1F
1*40	00..39	0x00..0x27

[1] Peter Bozzay:

Found DDRAM addresses 0x00..0x07 + 0x40..0x47 to be functional for a 1*16 display size.
Make/model: not mentioned / SC1601AS*B.

[2] Hendrik Abma:

Found DDRAM addresses 0x00..0x07 + 0x40..0x47 to be functional for a 1*16 display size.
Make/model: Samtron / KP-03.

[3] Luigi Candurro:

Found DDRAM addresses 0x00..0x07 + 0x40..0x47 to be functional for a 1*16 display size.
 Make/model: Crystal Clear Technology / CMC116-01.

[4] Thierry Giorgetti:

Found DDRAM addresses 0x00..0x07 + 0x40..0x47 to be functional for a 1*16 display size.
 Make/model: Xiamen Ocular / GDM1601c (Local copy available as zipped file, approx 278kB).

2.3.2. 2-line displays

Shown after reset (with N=1).

00	01	02	03	04	05	06	07	08	09	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	+Character position (dec.)
00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F	20	21	22	23	24	25	26	27	+Row0 DDRAM address (hex)
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	51	52	53	54	55	56	57	58	59	5A	5B	5C	5D	5E	5F	60	61	62	63	64	65	66	67	+Row1 DDRAM address (hex)

Table 2.6. DDRAM address usage for a 2-line LCD

Display size	Visible	
	Character positions	DDRAM addresses
2*16	00..15	0x00..0x0F + 0x40..0x4F [1]
2*20	00..19	0x00..0x13 + 0x40..0x53
2*24	00..23	0x00..0x17 + 0x40..0x57
2*32	00..31	0x00..0x1F + 0x40..0x5F
2*40	00..39	0x00..0x27 + 0x40..0x67

[1] Author:

According to their datasheets DDRAM addresses 0x80..0x8F + 0xC0..0xCF are used.

Make/model: Emerging Display Technologies / EW162G0YMY (Local copy available as zipped file, approx 85kB).

Make/model: Mitsutech / EW162G0YMY (Local copy available as zipped file, approx 86kB).

2.3.3. 4-line displays

Shown after reset (with N=1).

00	01	02	03	04	05	06	07	08	09	10	11	12	13	14	15	16	17	18	19	+Character position (dec.)
00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	+Row0 DDRAM address (hex)
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	51	52	53	+Row1 DDRAM address (hex)
14	15	16	17	18	19	1A	1B	1C	1D	1E	1F	20	21	22	23	24	25	26	27	+Row2 DDRAM address (hex)
54	55	56	57	58	59	5A	5B	5C	5D	5E	5F	60	61	62	63	64	65	66	67	+Row3 DDRAM address (hex)

Table 2.7. DDRAM address usage for a 4-line LCD

Display size	Visible	
	Character positions	DDRAM addresses
4*16	00..15	0x00..0x0F + 0x40..0x4F + 0x14..0x23 + 0x54..0x63 [1] [2]
4*20	00..19	0x00..0x13 + 0x40..0x53 + 0x14..0x27 + 0x54..0x67
4*40	(00..39) on 1 st controller and (00..39) on 2 nd controller	(0x00..0x27 + 0x40..0x67) on 1 st controller and (0x00..0x27 + 0x40..0x67) on 2 nd controller

[1] Rick Mann:

Found DDRAM addresses 0x00..0x0F + 0x40..0x4F + 0x10..0x1F + 0x50..0x5F to be

functional for a 4*16 display size.

Make/model: Optrex / DMC16433.

Author:

This matches with the information mentioned in [Dmcmn_full.pdf](#) paragraph 1.7.6.4. Local copy available as [zipped file](#), approx 176kB.

[2] Tushar Rane:

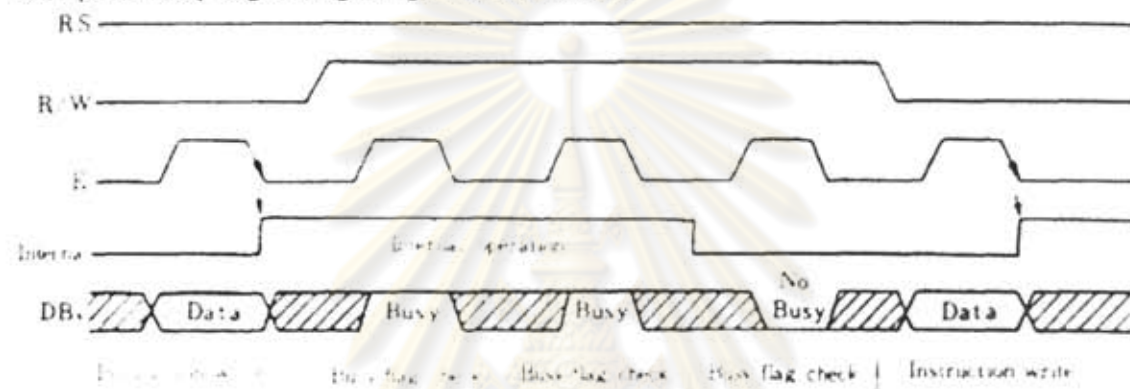
Found DDRAM addresses 0x00..0x0F + 0x40..0x4F + 0x10..0x1F + 0x50..0x5F to be functional for a 4*16 display size.

Make/model: not mentioned / not mentioned.

2.4. Interfacing

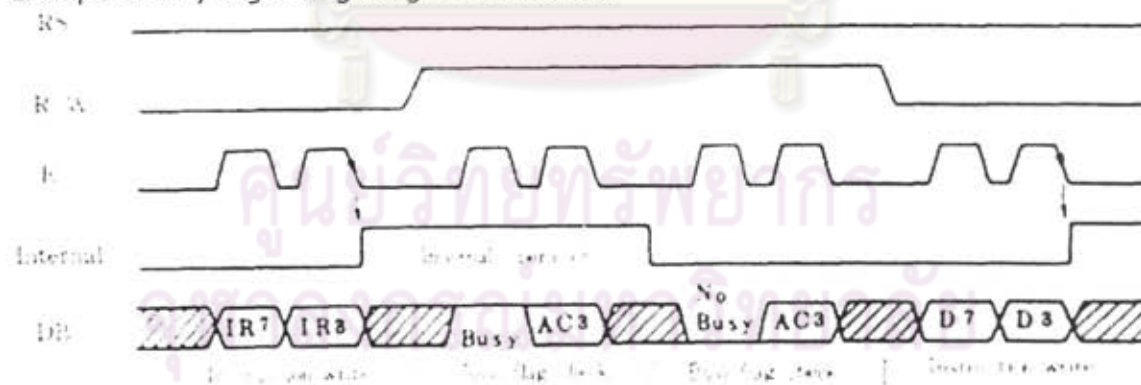
2.4.1. 8-bit interface

Example of busy flag testing using an 8-bit interface.

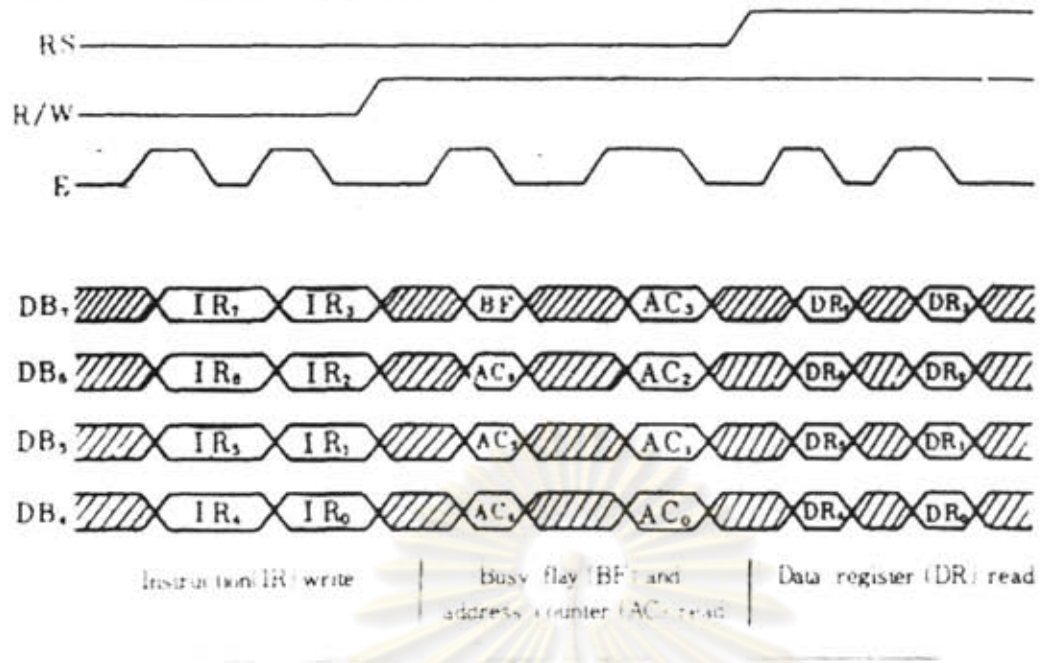


2.4.2. 4-bit interface

Example of busy flag testing using a 4-bit interface.



Example of data transfer using a 4-bit interface.



2.5. Character set

Character set for 5x7 dot font (to be completed..)

Char. code	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100	1101	1110	1111
xxxx0000	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
xxxx0001	!	@	#	\$	%	&	'	()	*	+	,	-	=	.	/
xxxx0010	"	#	\$	%	&	'	()	*	+	,	-	=	.	/	0
xxxx0011	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	G
xxxx0100	\$	%	&	'	()	*	+	,	-	=	.	/	0	1	2
xxxx0101	%	&	'	()	*	+	,	-	=	.	/	0	1	2	3
xxxx0110	&	'	()	*	+	,	-	=	.	/	0	1	2	3	4
xxxx0111	'	()	*	+	,	-	=	.	/	0	1	2	3	4	5
xxxx1000	()	*	+	,	-	=	.	/	0	1	2	3	4	5	6
xxxx1001)	*	+	,	-	=	.	/	0	1	2	3	4	5	6	7
xxxx1010	*	+	,	-	=	.	/	0	1	2	3	4	5	6	7	8
xxxx1011	+	,	-	=	.	/	0	1	2	3	4	5	6	7	8	9
xxxx1100	,	-	=	.	/	0	1	2	3	4	5	6	7	8	9	A
xxxx1101	-	=	.	/	0	1	2	3	4	5	6	7	8	9	A	B
xxxx1110	.	/	0	1	2	3	4	5	6	7	8	9	A	B	C	D
xxxx1111	/	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E