พลเรือตรี สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

เอกสารอ้างอิง

1. กฤษดา วิศวธีรานนท์ "การศึกษาลู่ทางการลงทุนผลิตตู้สาขาโทรศัพท์" รายงานการวิจัย เสนอต่อคณะกรรมการส่งเสริมการลงทุน สำนักบริการวิชาการ จุฬาลงกรณ์มหาวิทยาลัย
2. เจริญชัย เจริญทั้งเมือง กฤษดา วิศวธีรานนท์ "การพัฒนาโปรแกรมควบคุมสำหรับตู้สาขาอัตโนมัติโดยใช้ภาษา STL" การประชุมทางวิชาการวิศวกรรมไฟฟ้า ครั้งที่ 10 จุฬาลงกรณ์มหาวิทยาลัย 2530
3. เจริญชัย เจริญทั้งเมือง "การพัฒนาโปรแกรมควบคุมสำหรับตู้สาขาโทรศัพท์อัตโนมัติขนาดเล็ก ที่ใช้ไมโครโปรเซสเซอร์ Z80" วิทยานิพนธ์ บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย 2531
4. J.Bellamy "Digital Telephony" John Willey & Sons 1982.
5. Nick J.Skaperda "Some Architectural Alternative in the Design of a Digital Switch" IEEE Transactions on Communications, Vol. COM-27, No. 7, pp. 161-972, July 1979.
6. Pierre Charransol, Jacques Hauri, Claude Athenes and Daniel Hardy "Development of a Time Division Switching Network Usable in a Vary Large Range of Capacities" IEEE Transactions on Communications, Vol. COM-27, No. 7, pp. 982-988, July 1979.
7. ธเนส โชติรัตนพิทักษ์ สุรศักดิ์ อุทโยภาศ บัณฑิต โรจน์อารยานนท์ "การออกแบบและสร้างตู้สาขาโทรศัพท์อัตโนมัติระบบดิจิตอล ขนาด 256 พอร์ต" การประชุมวิชาการวิศวกรรมไฟฟ้าครั้งที่ 12 มหาวิทยาลัยเกษตรศาสตร์ 2532
8. อนุรักษ์ เถื่อนศิริ "การสร้างชุมสายโทรศัพท์สาขาขนาดเล็กระบบอิเล็กทรอนิกส์" วิทยานิพนธ์ บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย 2528
9. ประยูร พัฒนะเอนก "ดิจิตอลสวิทช์สำหรับตู้ชุมสายโทรศัพท์ขนาด 256 พอร์ต" ปริญญานิพนธ์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย 2530
10. ชัชวาลย์ จิตต์ดำรงกุล "การออกแบบ และสร้างโอเปอเรเตอร์คอนโซลสำหรับตู้ชุมสาย

โทรศัพท์ขนาด 256 พอร์ต" ปริญญานิพนธ์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย 2531

11. จิรชาติ จิรโชติก้าจร "อุปกรณ์เชื่อมโยงสำหรับโทรศัพท์ภายนอก" ปริญญานิพนธ์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย 2532

12. วาทิศ จรัสโชติวิจิตร วีรพงษ์ สุรทานต์นนท์ "PABX Attendant Console" ปริญญานิพนธ์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย 2532

ภาคผนวก

ภาคผนวก ก

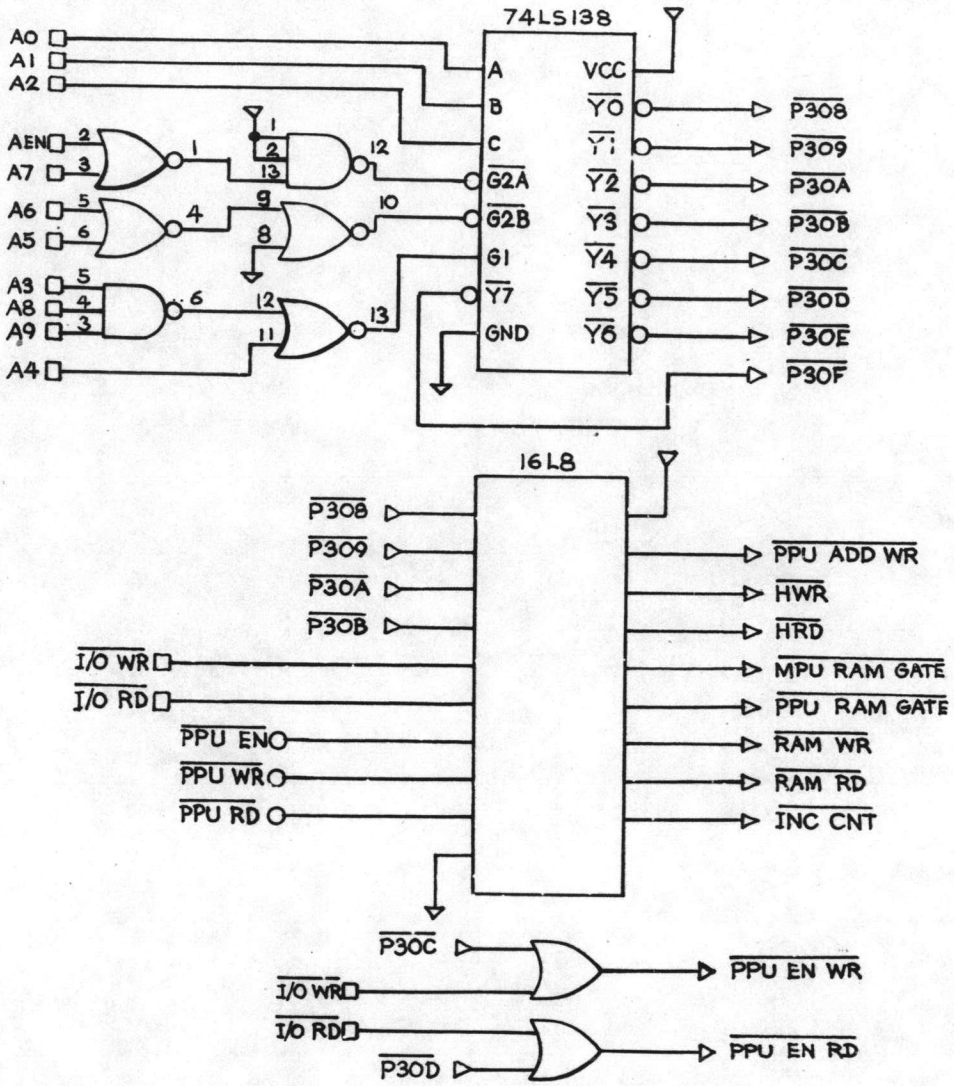
วงจรอินเตอร์เฟสบนหน่วยควบคุมหลัก

วงจรในส่วนนี้ประกอบขึ้นเป็นการ์ดสำหรับอินเตอร์เฟสกับ ช่องสล็อตบนเมนบอร์ดของไมโครคอมพิวเตอร์ IBM PC โดยมีคอนเนคเตอร์สำหรับนำสัญญาณรับส่งระหว่างวงจรนี้กับคอนเนคเตอร์บน BACK PLANE ผ่านสายแพขนาด 40 เส้น

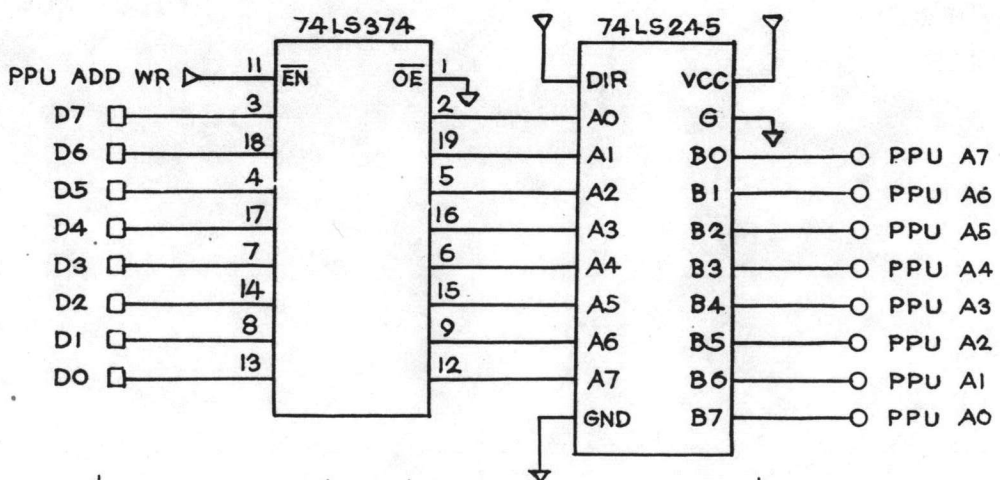
วงจรอินเตอร์เฟสบนหน่วยควบคุมหลักนี้ประกอบด้วย

1. วงจรถอดรหัสแอดเดรส เพื่อสร้างสัญญาณควบคุม
2. วงจรเอาท์พุทพอร์ทสำหรับระบุหน่วยควบคุมย่อยที่ต้องการติดต่อ
3. วงจรสำหรับการแฮนด์เชคสัญญาณ
4. วงจรหน่วยความจำสำหรับรับส่งข่าวสารระหว่างหน่วยควบคุม
5. วงจรนับสำหรับชี้แอดเดรสหน่วยความจำ

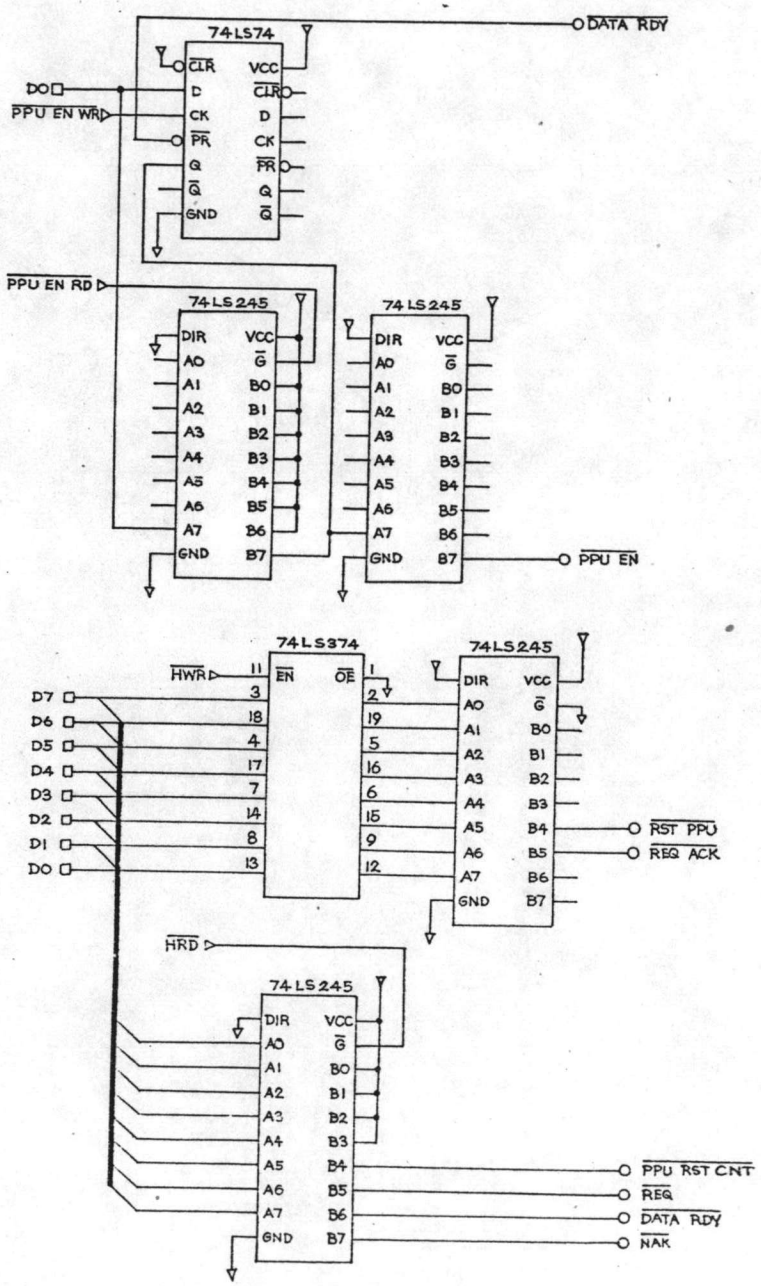
ซึ่งรายละเอียดวงจรของแต่ละส่วนจะแสดงดังในรูปต่อไปนี้



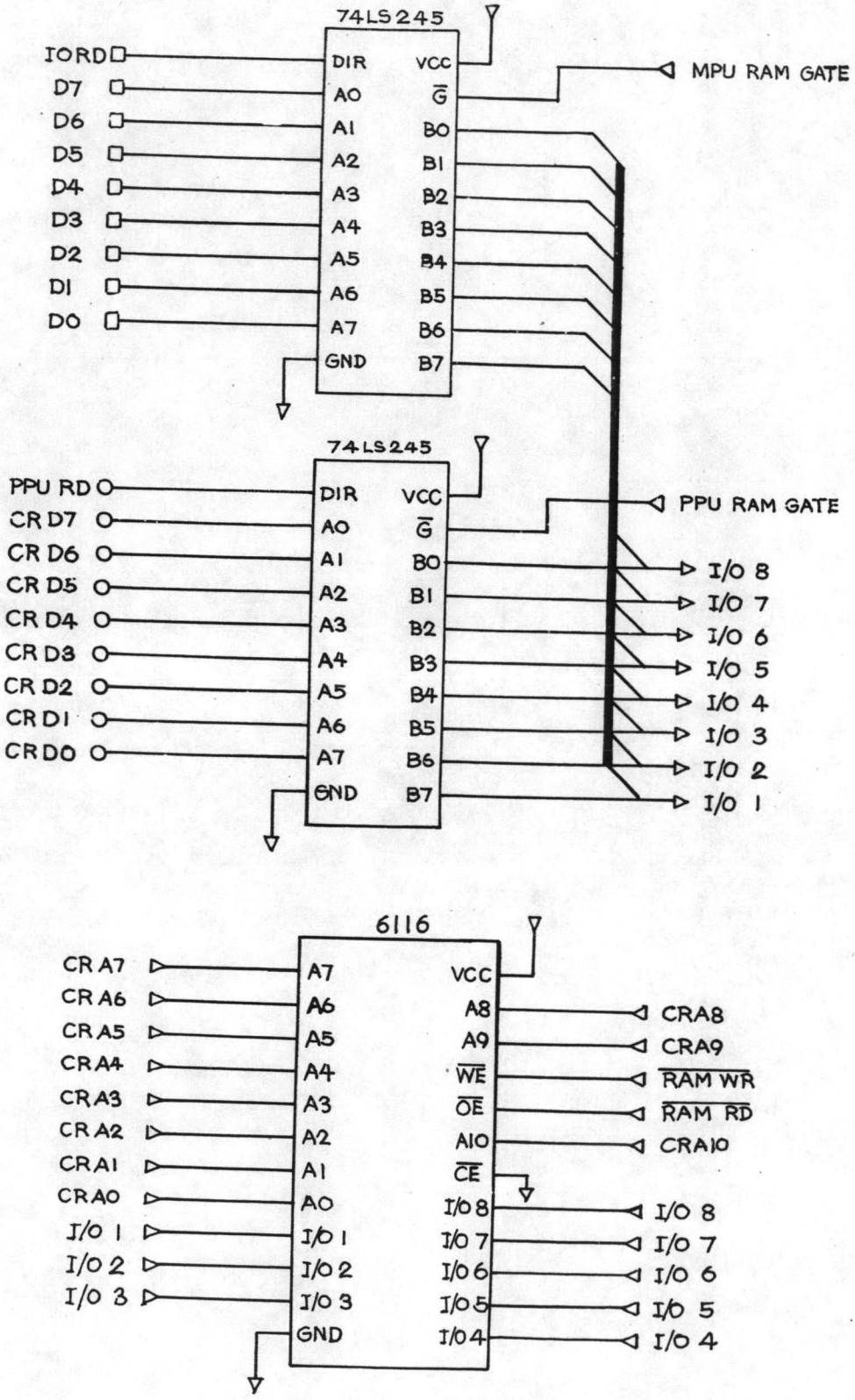
รูปที่ ก.1 วงจรถอดรหัสแอดเดรส เพื่อสร้างสัญญาณควบคุม



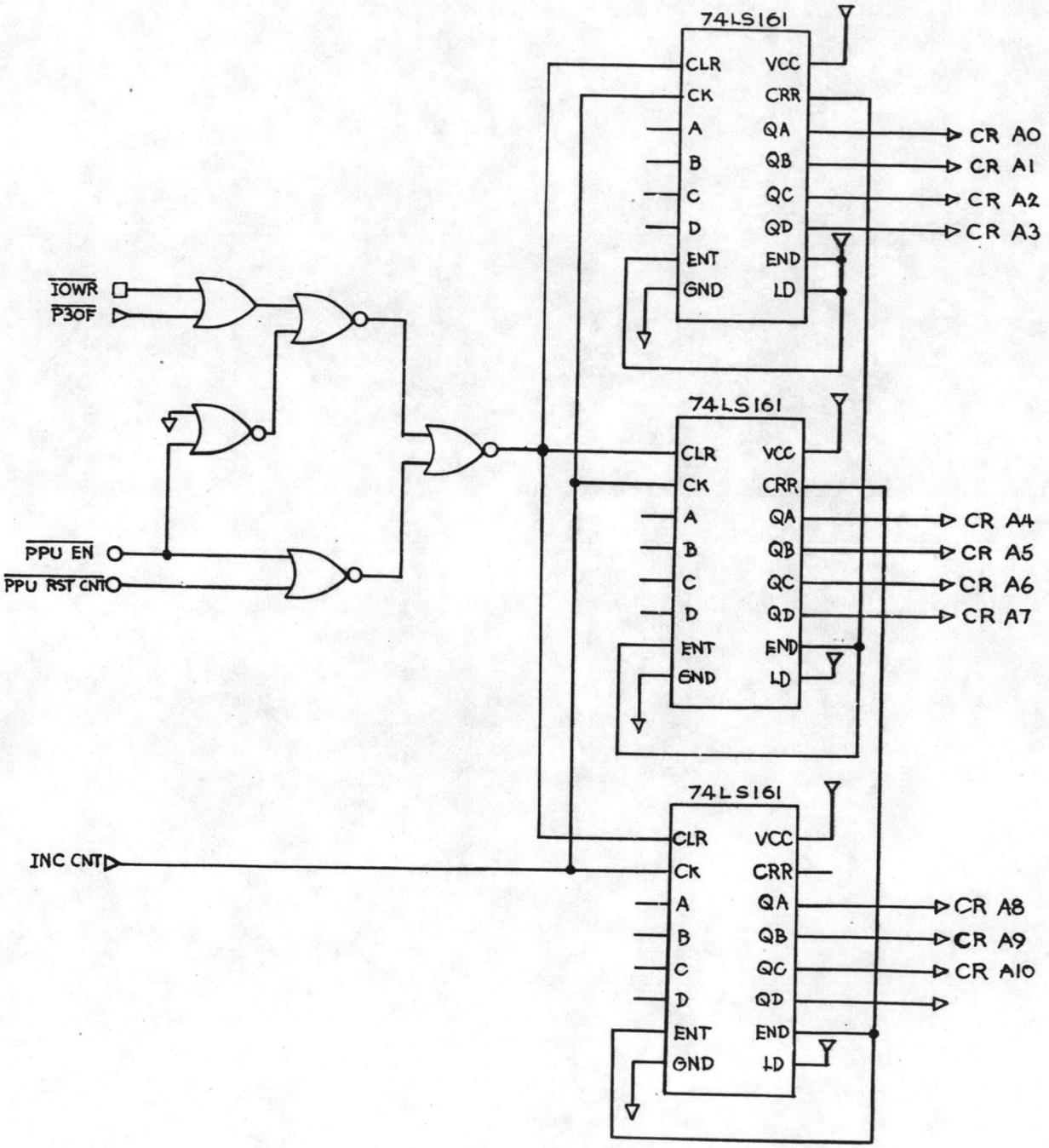
รูปที่ ก.2 วงจรเอาท์พุทพอร์ทสำหรับระบุหน่วยควบคุมย่อยที่ต้องการติดต่อ



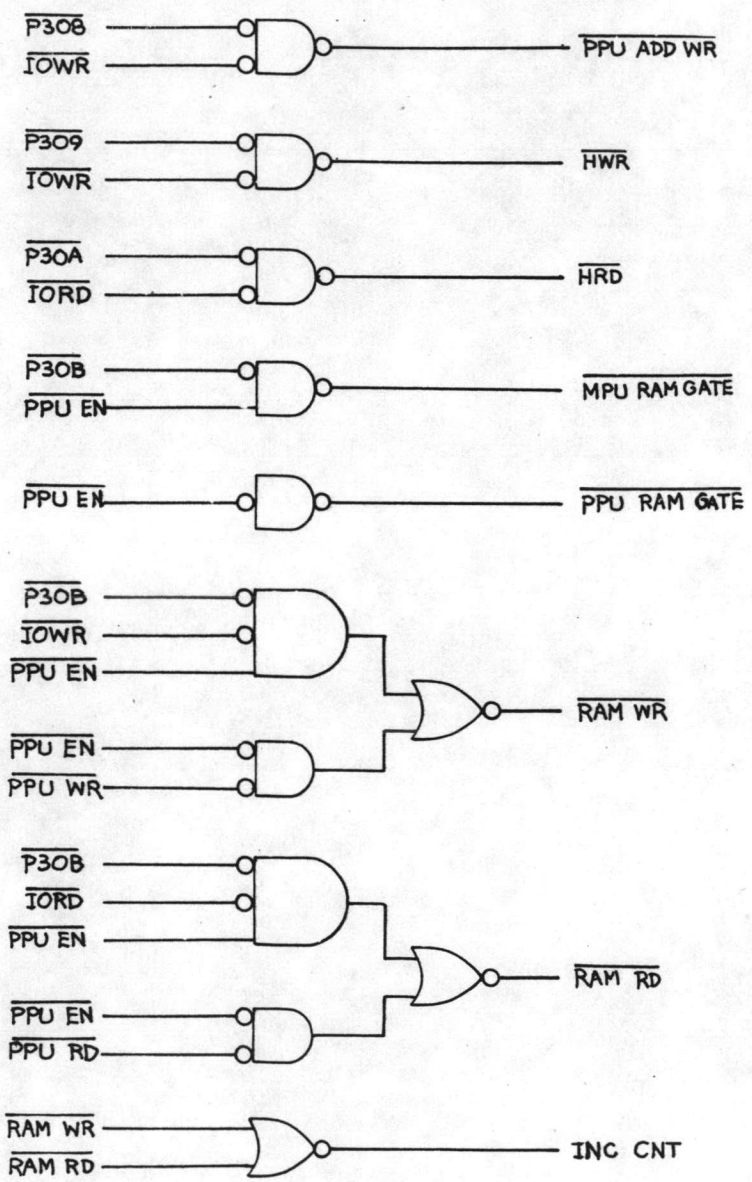
รูปที่ ก.3 วงจรสำหรับการแฮนด์เชคสัญญาณ



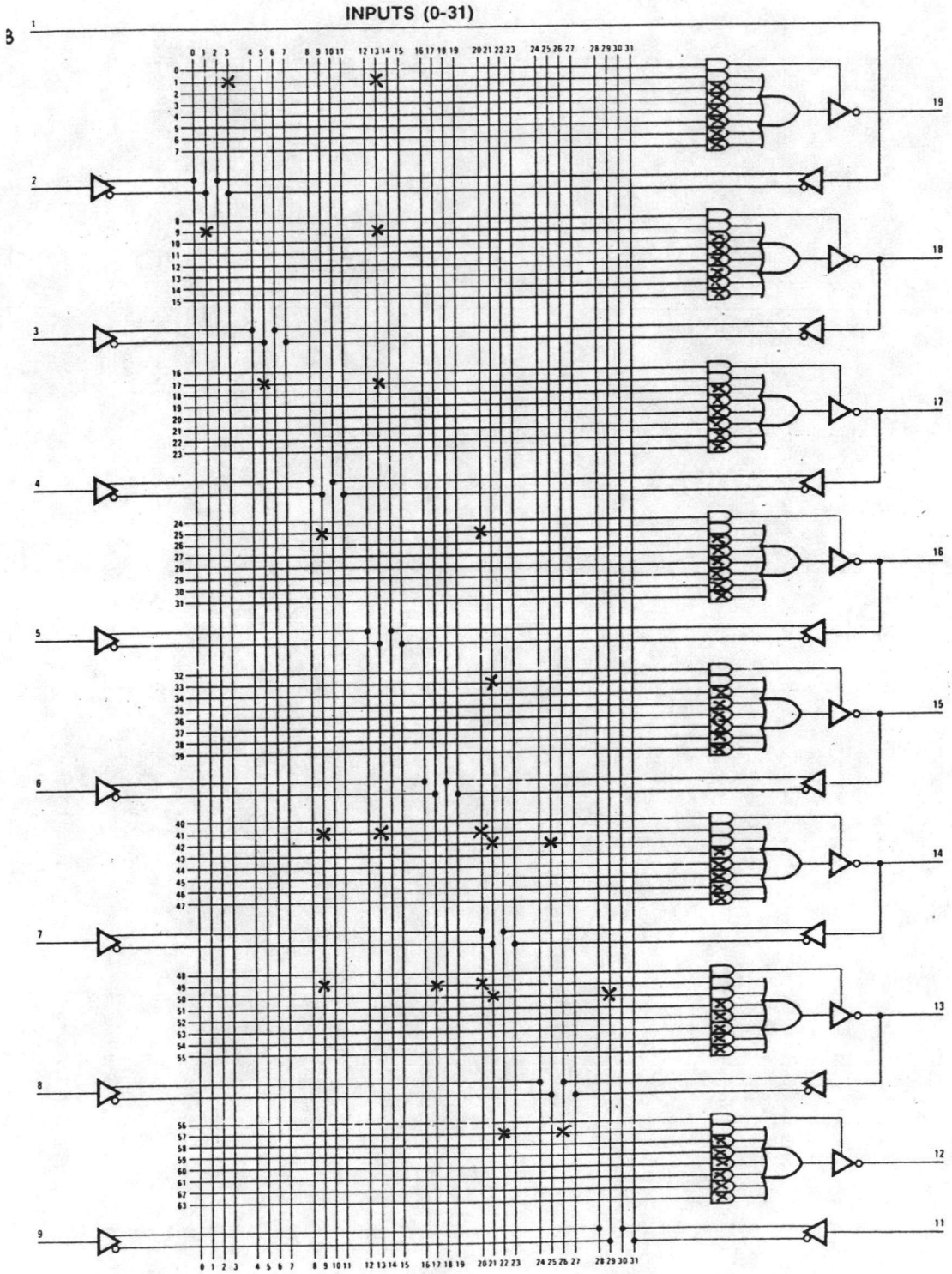
รูปที่ ก.4 วงจรหน่วยความจำสำหรับรับส่งข่าวสารระหว่างหน่วยควบคุม



รูปที่ ก.5 วงจรนับสำหรับชี้แอดเดรสหน่วยความจำ



รูปที่ ก.6 ลอจิกใน PAL เบอร์ 16L8 ในวงจรถอดรหัส



รูปที่ ก.7 โปรแกรมภายใน PAL เบอร์ 16L8

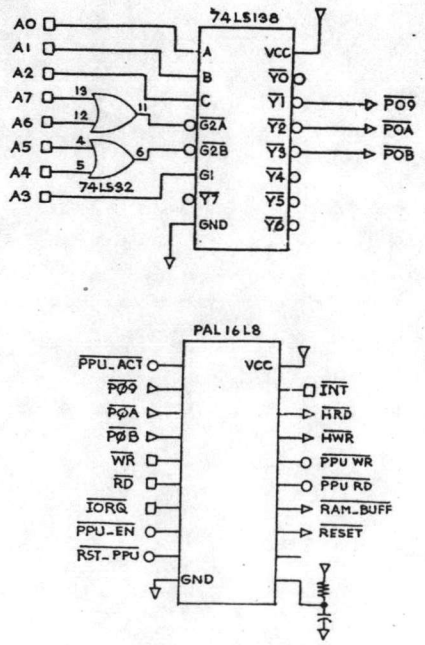
ภาคผนวก ข

วงจรอินเตอร์เฟสบนหน่วยควบคุมย่อย

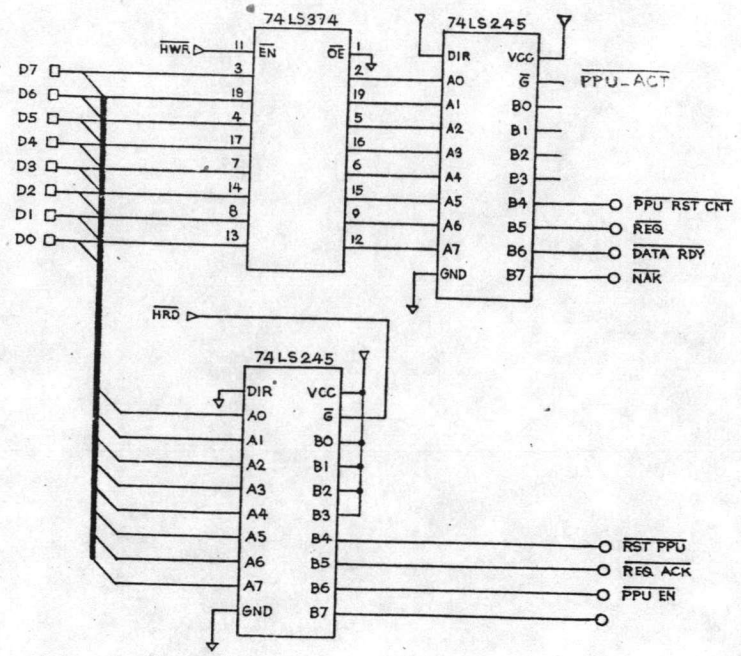
วงจรอินเตอร์เฟสบนหน่วยควบคุมย่อยนี้ เป็นส่วนประกอบของแผงวงจรของหน่วยควบคุมย่อยทุกแบบในระบบ ดังนั้นเพื่อความสะดวกจึงลงรายละเอียดวงจรอินเตอร์เฟสนี้แยกต่างหากออกมา และเมื่อกล่าวถึงหน่วยควบคุมย่อยต่าง ๆ ได้แก่ หน่วยเชื่อมโยงโทรศัพท์ภายในและสายนอก หน่วยสลับช่องเวลา หน่วยเชื่อมโยงวงจรถอดรหัส DTMF หน่วยเชื่อมโยงโอเปอเรเตอร์ และหน่วยเชื่อมโยงการ์ดสื่อสารแบบอะซิงโครนัสของ IBM PC จะขอยกเว้นไม่ลงรายละเอียดของวงจรอินเตอร์เฟสนี้

วงจรอินเตอร์เฟสบนหน่วยควบคุมย่อย มีส่วนประกอบที่สำคัญดังนี้

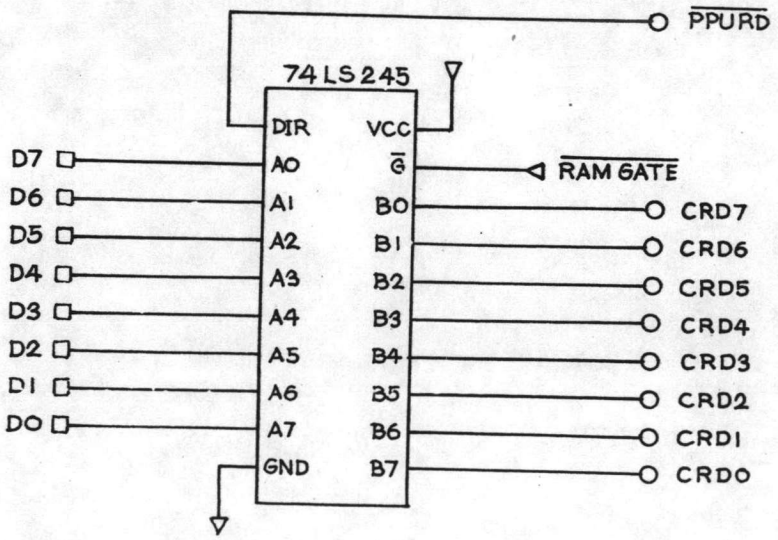
1. วงจรถอดรหัส และสร้างสัญญาณควบคุม
2. วงจรแฮนด์เชค
3. วงจรบัฟเฟอร์ข้อมูล



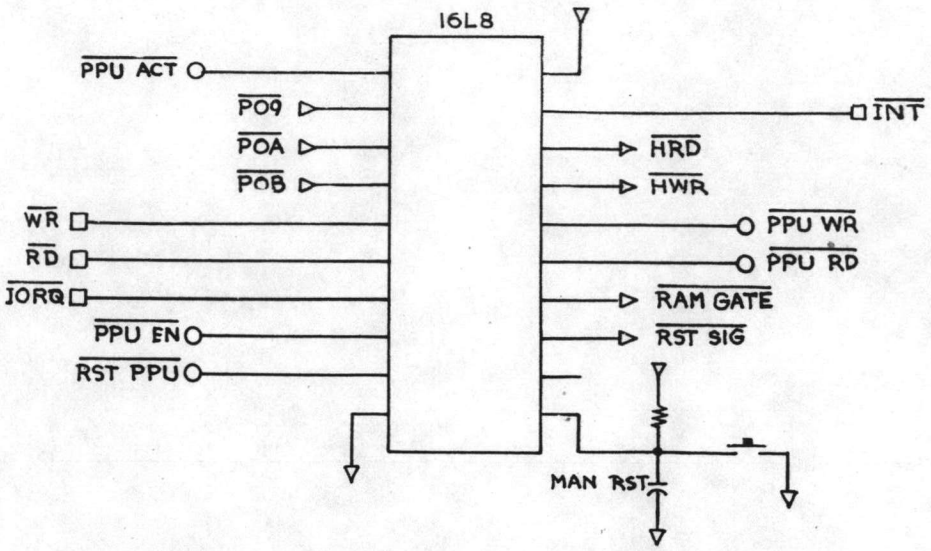
รูปที่ ข.1 วงจรถอดรหัสและสร้างสัญญาณควบคุม

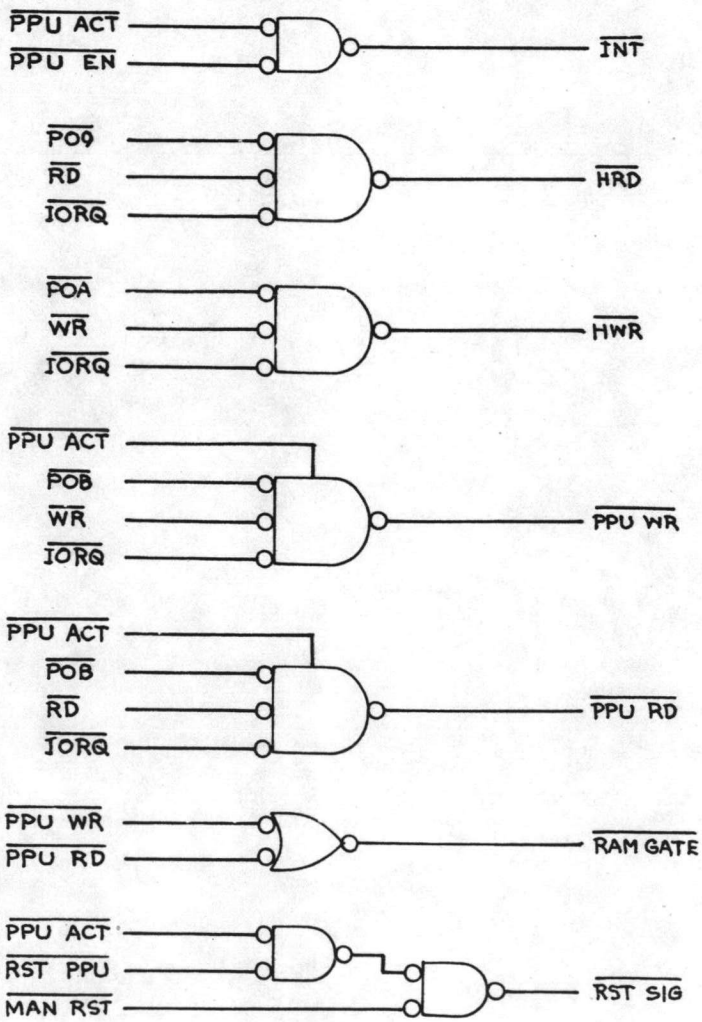


รูปที่ ข.2 วงจรแฮนด์เชค

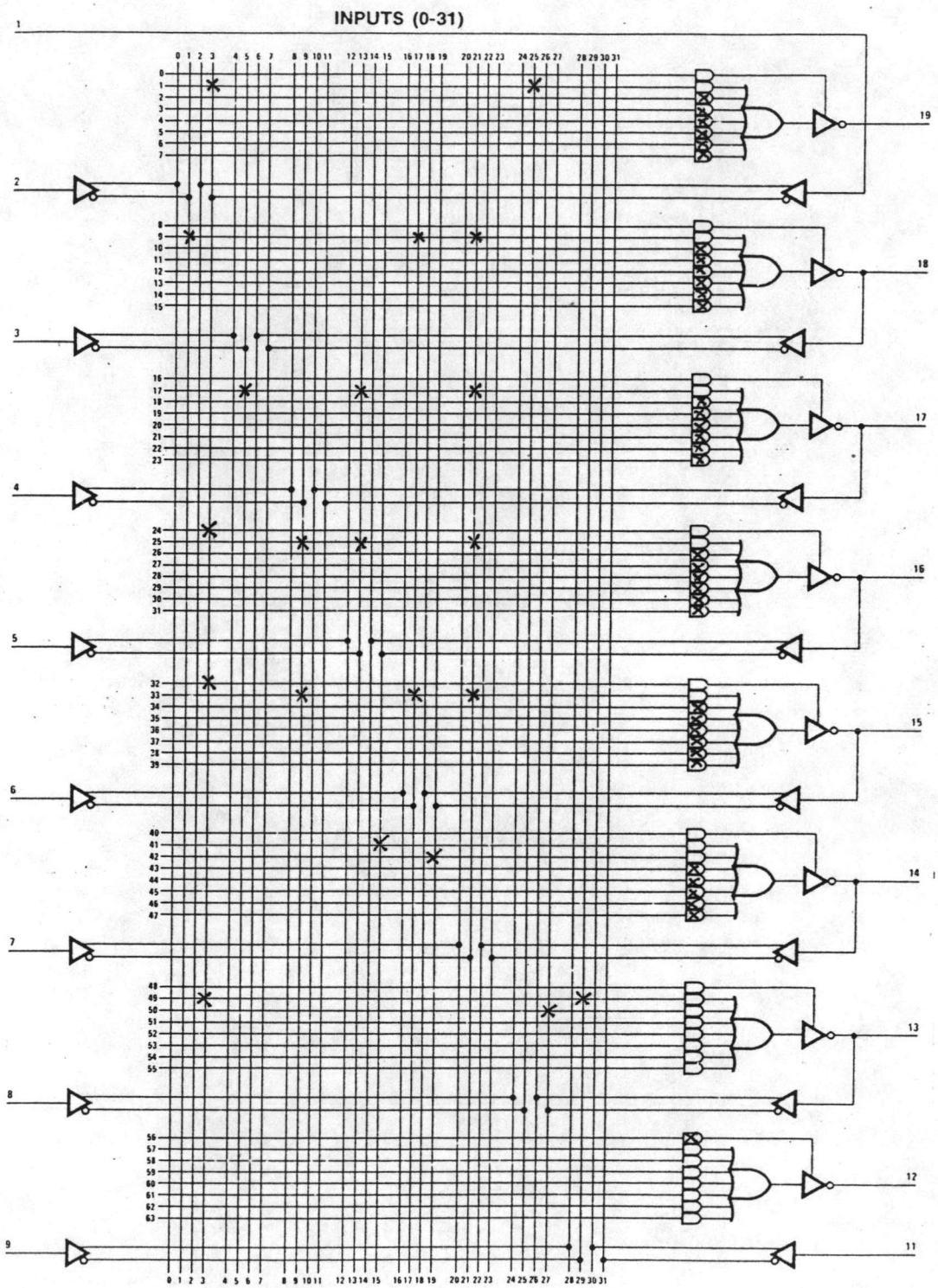


รูปที่ ข.3 วงจรบัฟเฟอร์สัญญาณ





รูปที่ ข.4 รายละเอียดลอจิกภายใน PAL เบอร์ 16L8

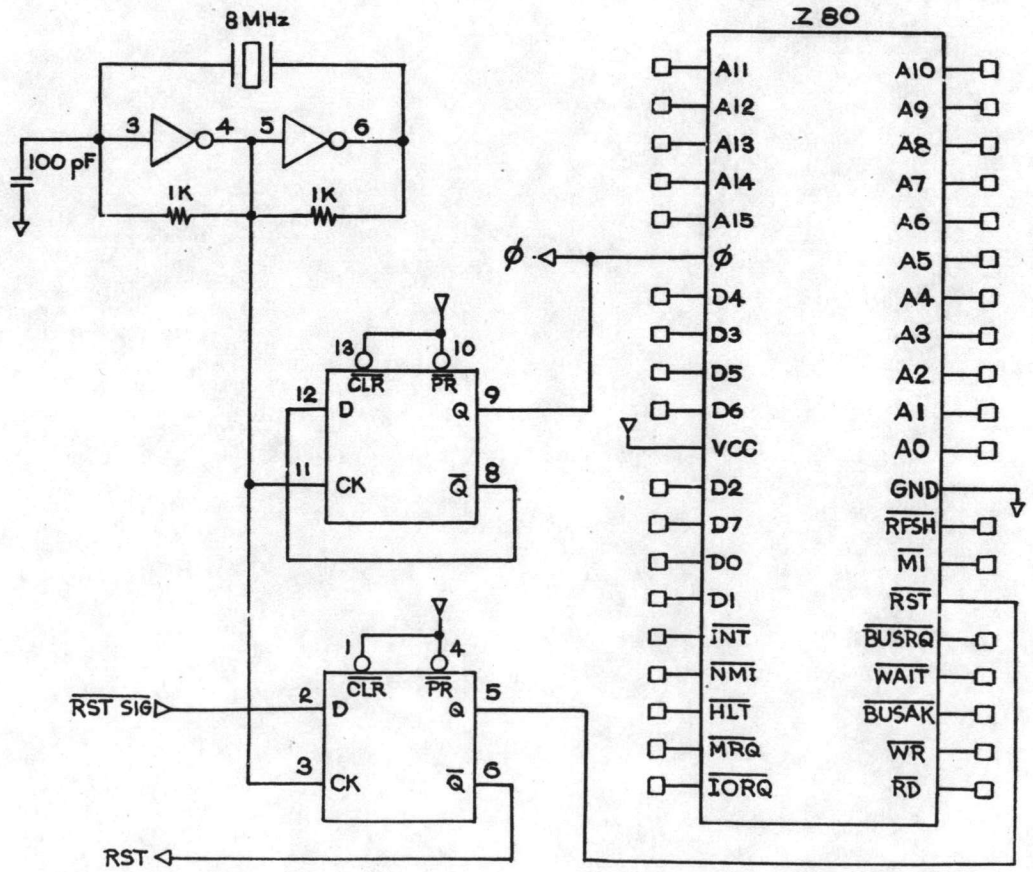


รูปที่ ข.5 โปรแกรมภายใน PAL เบอร์ 16L8

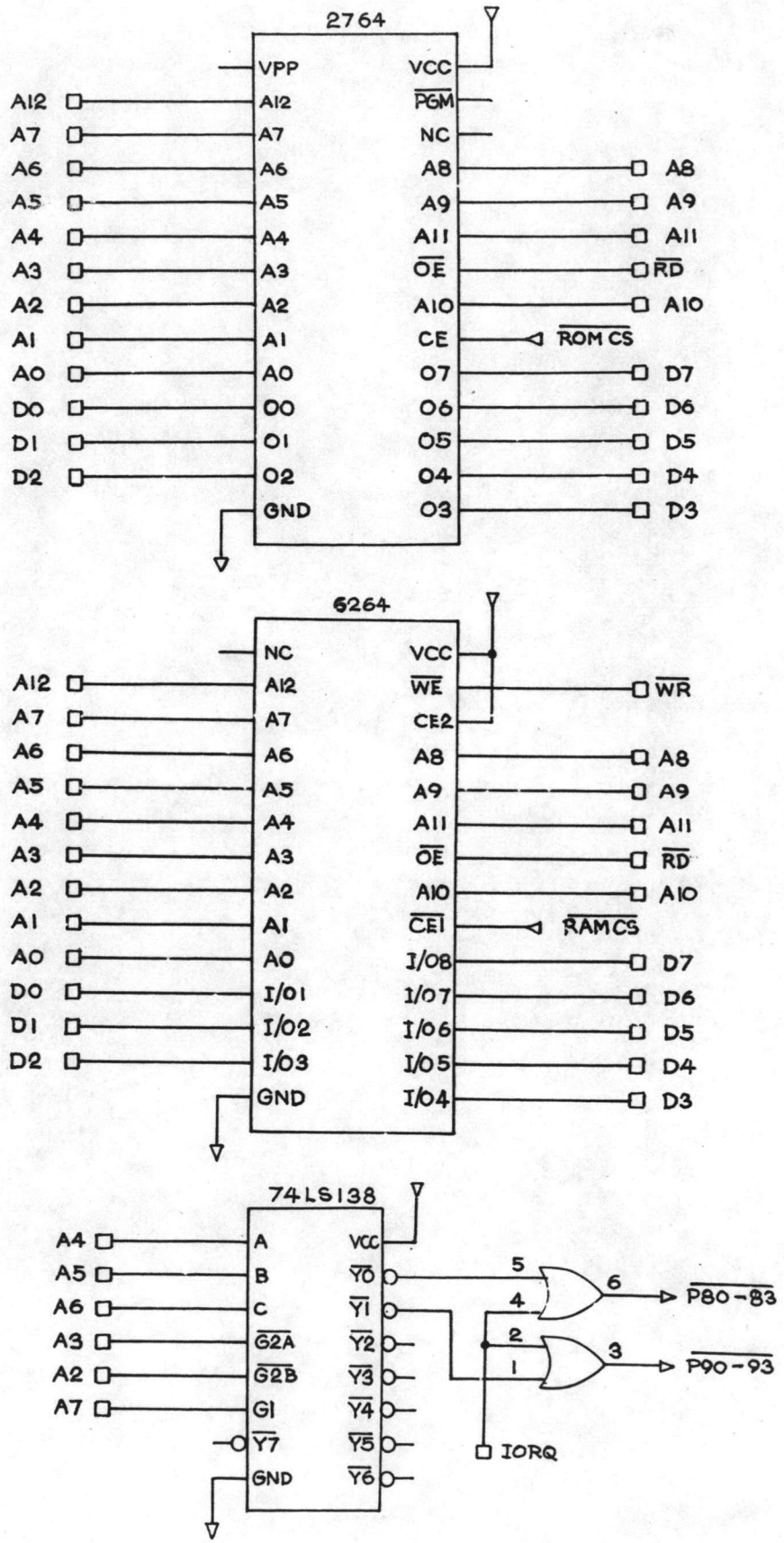
ภาคผนวก ค

วงจรหน่วยควบคุมย่อย

ในการ์ดของหน่วยควบคุมย่อยต่าง ๆ ในระบบ จะประกอบไปด้วยไมโครโปรเซสเซอร์ ทำหน้าที่ควบคุมอุปกรณ์ย่อยต่าง ๆ บนการ์ด ซึ่งในตู้ชุมสายโทรศัพท์ที่ออกแบบขึ้นมานี้ จะใช้วงจรไมโครโปรเซสเซอร์เหมือนกันทุกการ์ด คือ ใช้ Z-80 เป็นหน่วยควบคุม ซึ่งมี EPROM และ RAM ขนาด 8 K เป็นหน่วยความจำ ในการทำงาน ส่วนอินพุท และ เอาท์พุท พอร์ทของหน่วยควบคุมย่อยแต่ละแบบนั้น จะแตกต่างกันไปตามชนิดของหน่วยควบคุมย่อยที่จะกล่าวถึงเป็นประเภทไปต่อจากนี้ สัญญาณควบคุมต่างของ CPU คือ สัญญาณ NMI, WAIT และสัญญาณ BUSRQ จะมีรายละเอียดการควบคุมต่าง ๆ กันไปต่างชนิดของหน่วยควบคุมย่อยด้วยเช่นกัน หากไม่มีส่วนของวงจรที่อ้างอิงถึงสัญญาณเหล่านี้ ให้ถือว่า ต้อง PULL UP สัญญาณขึ้น VCC ของระบบ



รูปที่ ค.1 ไมโครโปรเซสเซอร์ที่ใช้เป็นหน่วยควบคุมย่อย



รูปที่ ค.2 หน่วยความจำ EPROM และ RAM สำหรับหน่วยควบคุมย่อย

ภาคผนวก ง

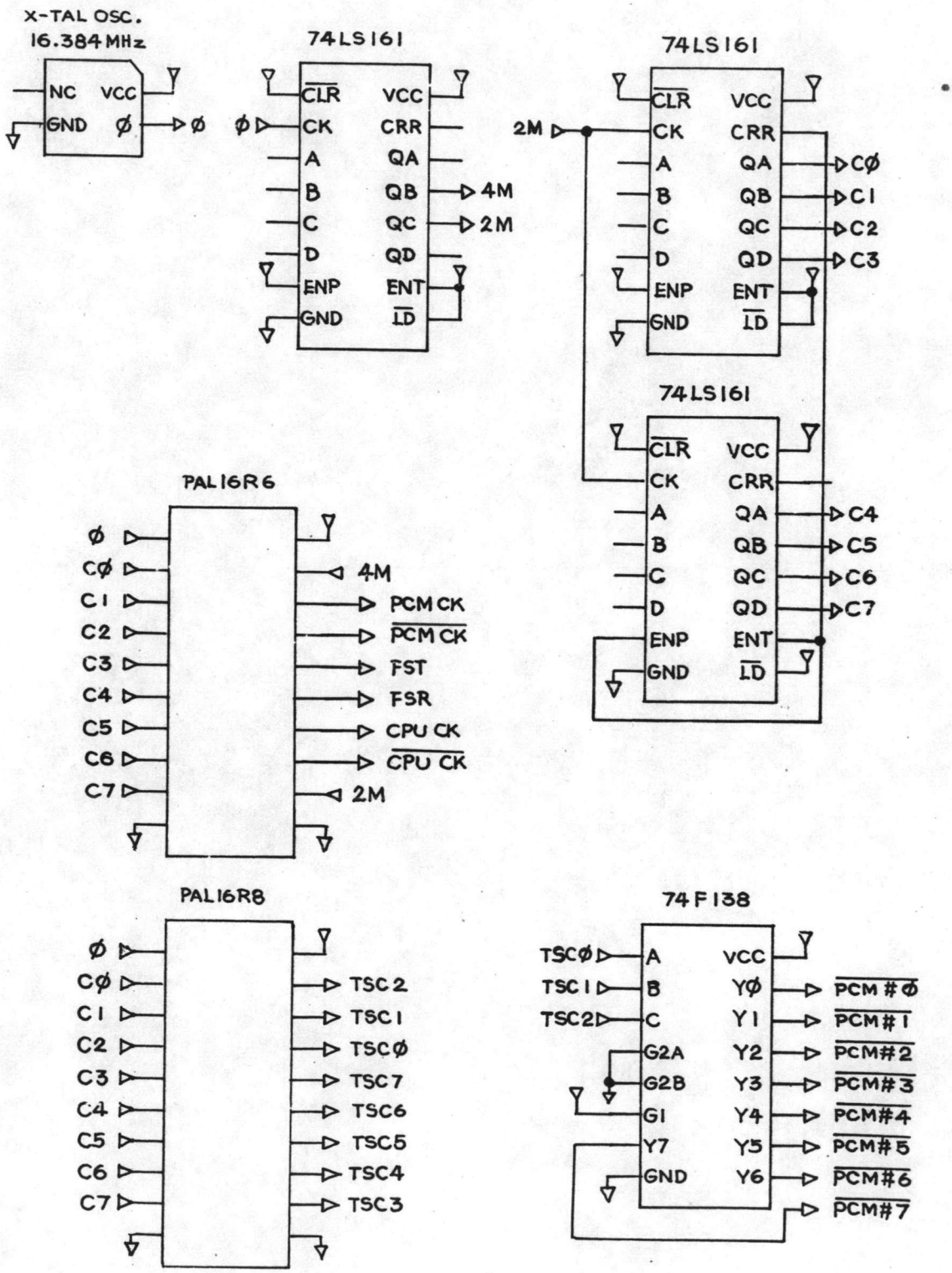
วงจรหน่วยสลับช่องเวลา

รายละเอียดของหน่วยสลับช่องเวลานี้ จากหน่วยอื่น ๆ ค่อนข้างมาก เช่น หน่วยควบคุมย่อย ก็จะใช้สัญญาณนาฬิกาจากการหาร นาฬิกาความถี่ 16.384 Hz ซึ่งจะได้มาทั้งสัญญาณนาฬิกาสำหรับหน่วยควบคุม และสัญญาณนาฬิกาของสัญญาณ PCM เพื่ออำนวยความสะดวกในการซิงโครไนซ์สัญญาณระหว่างหน่วยควบคุม และสัญญาณ PCM

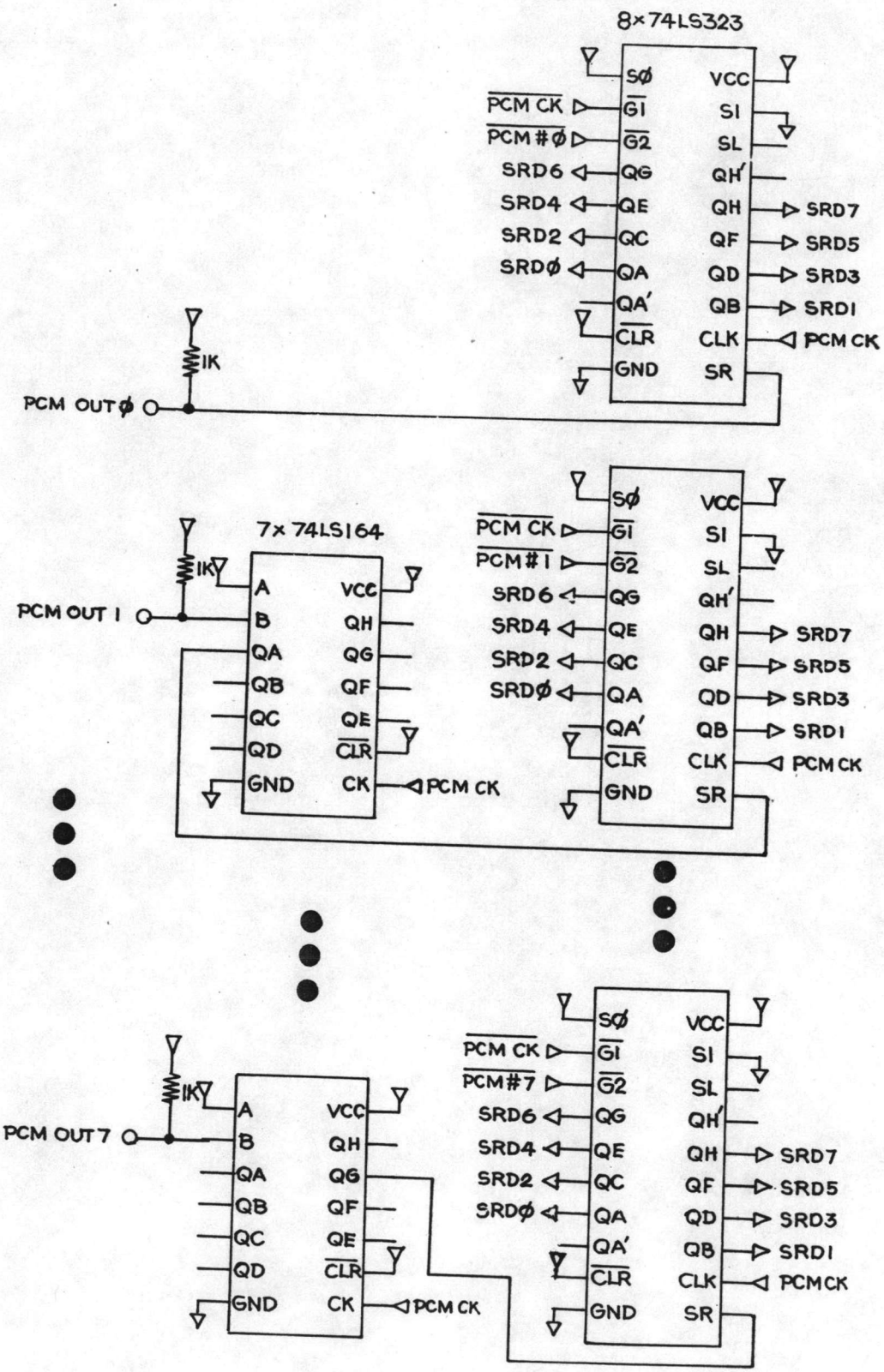
ดังนั้นในหน่วยสลับช่องเวลานี้ จะลงรายละเอียดของวงจรทั้งหมดยกเว้น วงจรอินเตอร์เฟสบนหน่วยควบคุมย่อย ซึ่งจะเหมือนกับของหน่วยควบคุมย่อยอื่น ๆ ทุกประการ

ส่วนประกอบที่สำคัญของหน่วยสลับช่องเวลา มีดังนี้คือ

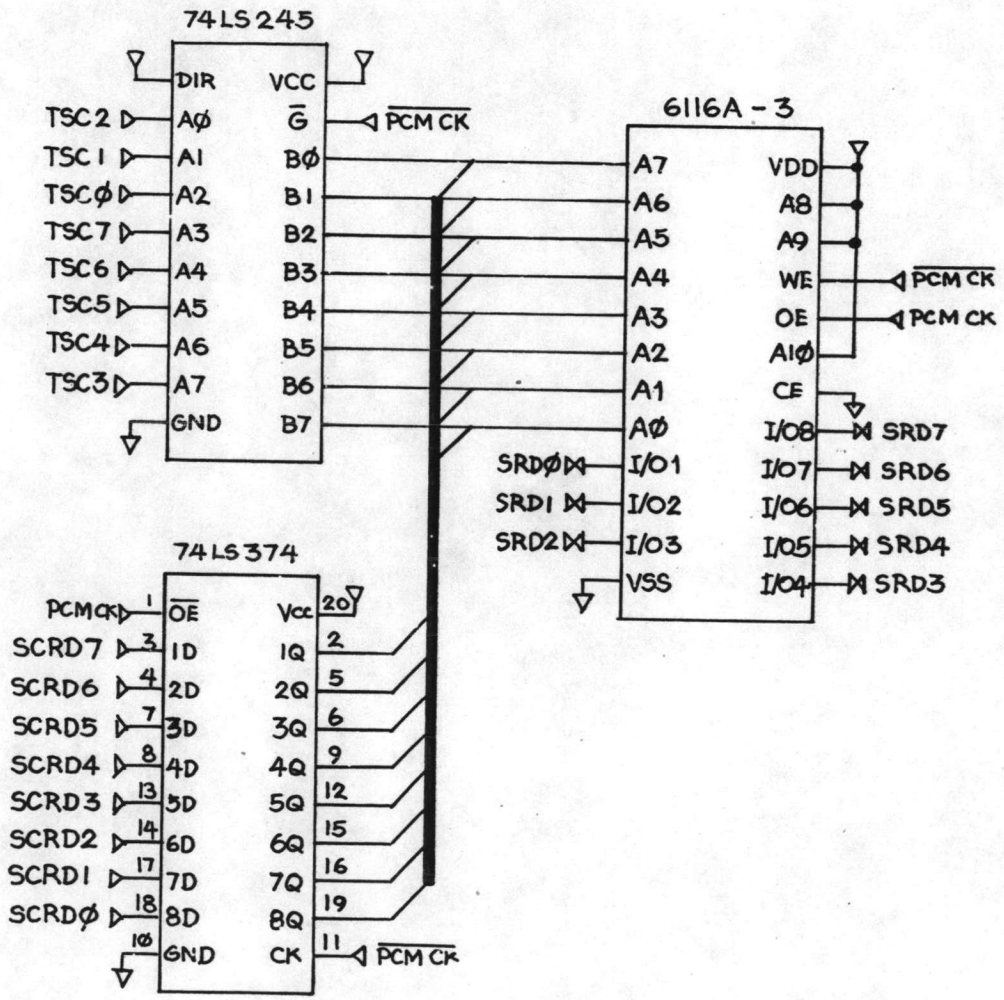
1. วงจรกำเนิดสัญญาณนาฬิกาต่าง ๆ สำหรับระบบ PCM และ CPU
2. วงจรแปลงสัญญาณอนุกรม 8 เส้น เป็นสัญญาณแบบขนาน 8 บิต
3. วงจรหน่วยความจำข่าวสาร
4. วงจรหน่วยความจำควบคุมข่าวสาร
5. วงจรแปลงสัญญาณแบบขนาน เป็นสัญญาณแบบอนุกรม
6. วงจรหน่วยควบคุมย่อยของหน่วยสลับช่องเวลา



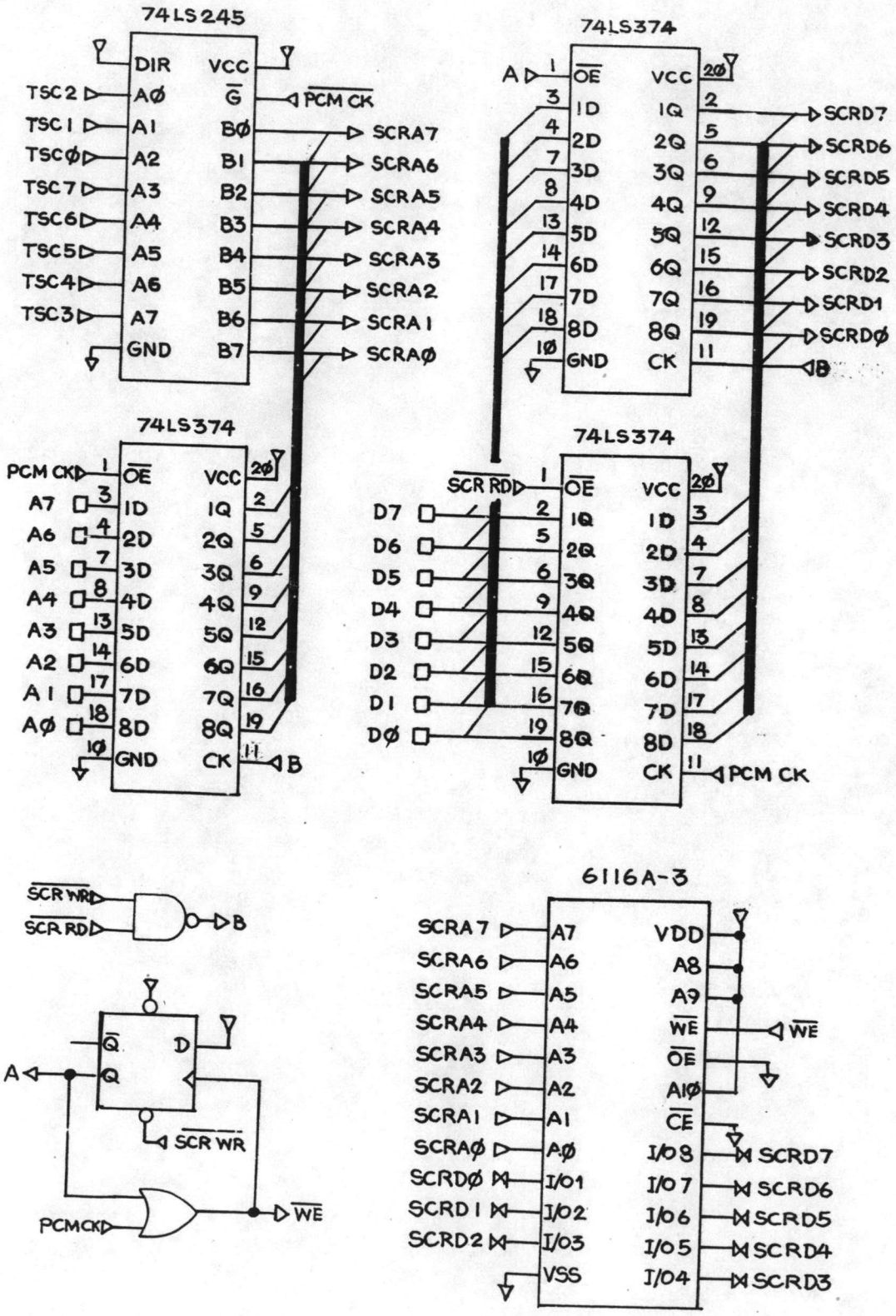
รูปที่ ง.1 วงจรกำเนิดสัญญาณนาฬิกาต่าง ๆ สำหรับระบบ PCM และ CPU



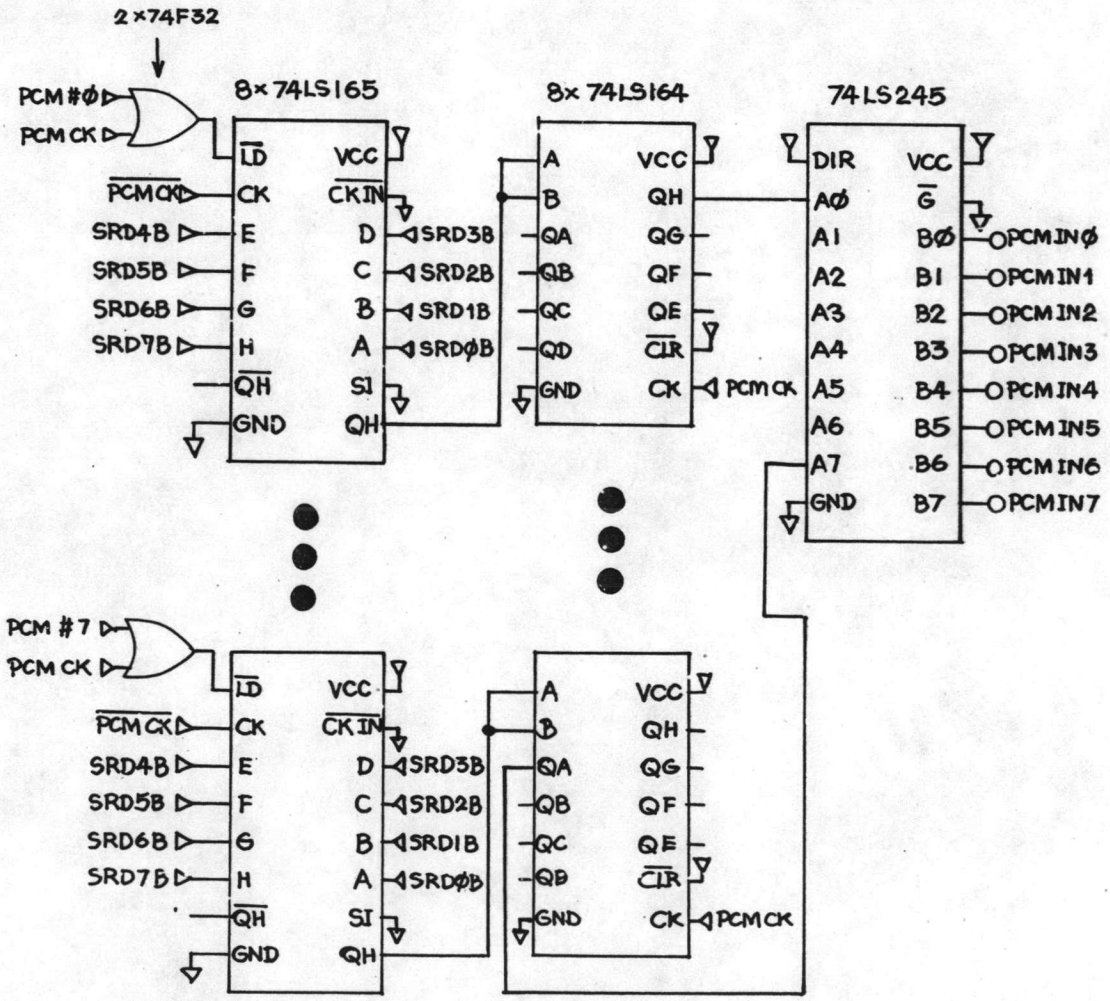
รูปที่ ง.2 วงจรแปลงสัญญาณอนุกรม 8 เส้น เป็นสัญญาณแบบขนาน 8 บิต



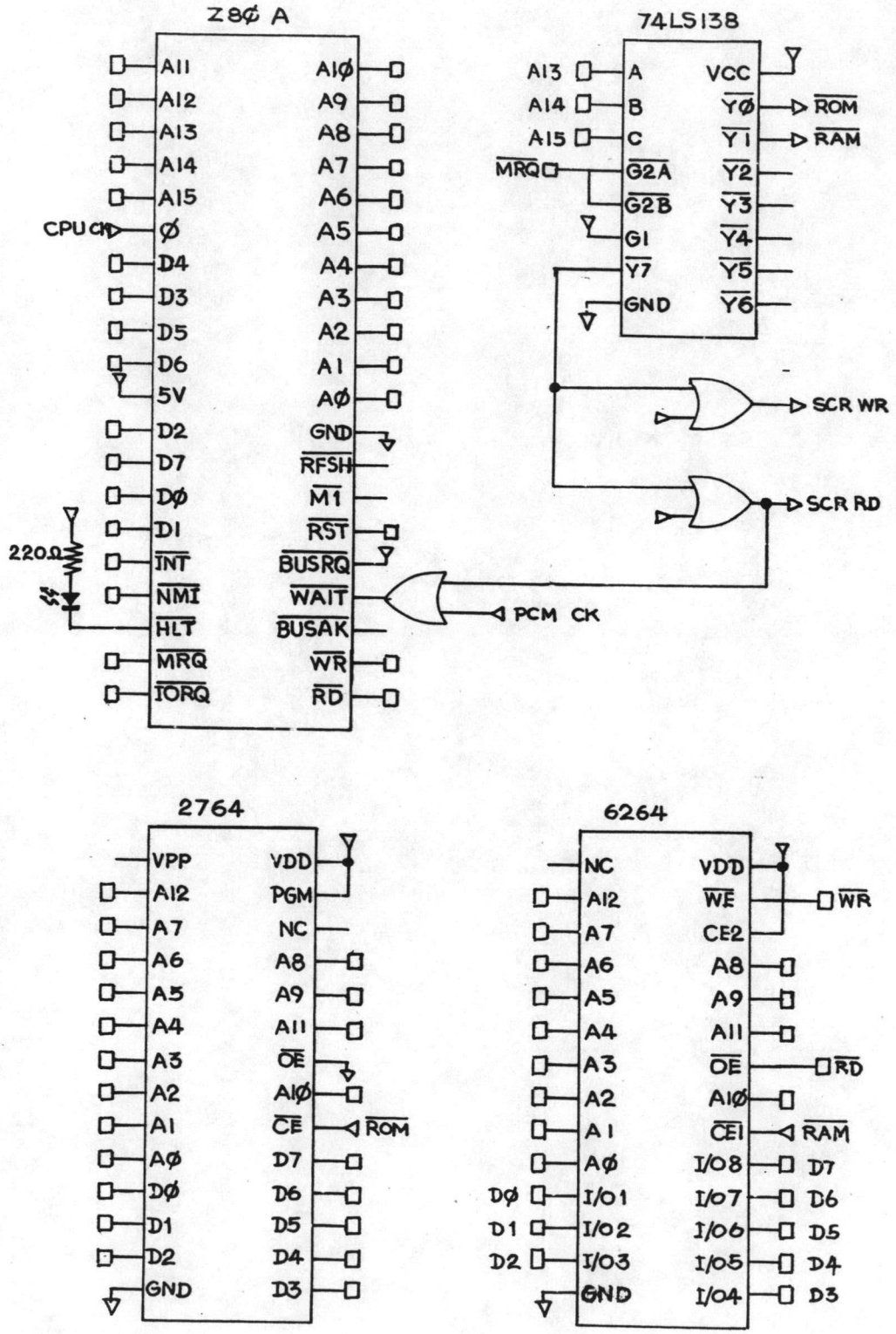
รูปที่ ง.3 วงจรหน่วยความจำข่าวสาร



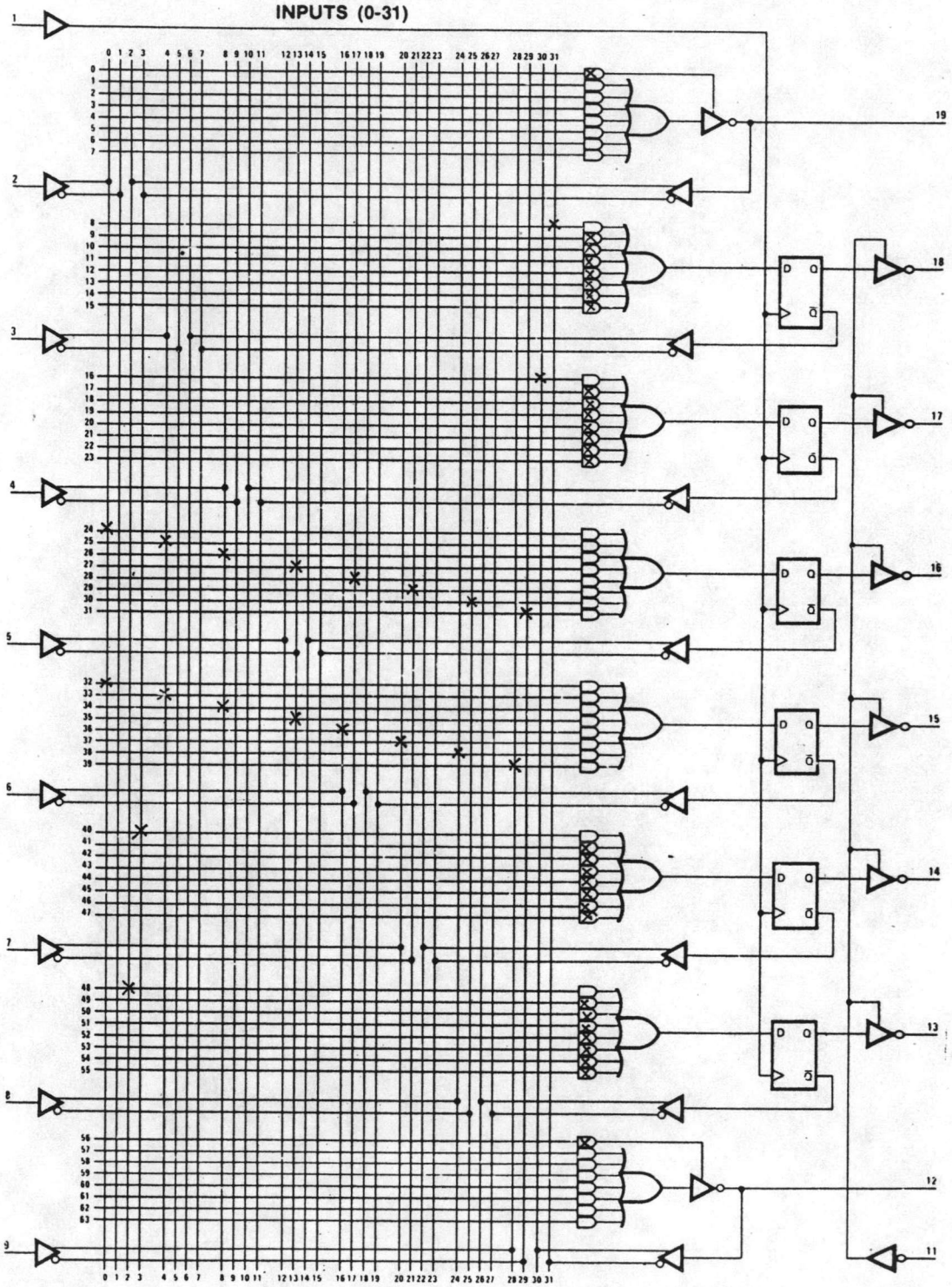
รูปที่ ง.4 วงจรหน่วยความจำควบคุมข่าวสาร



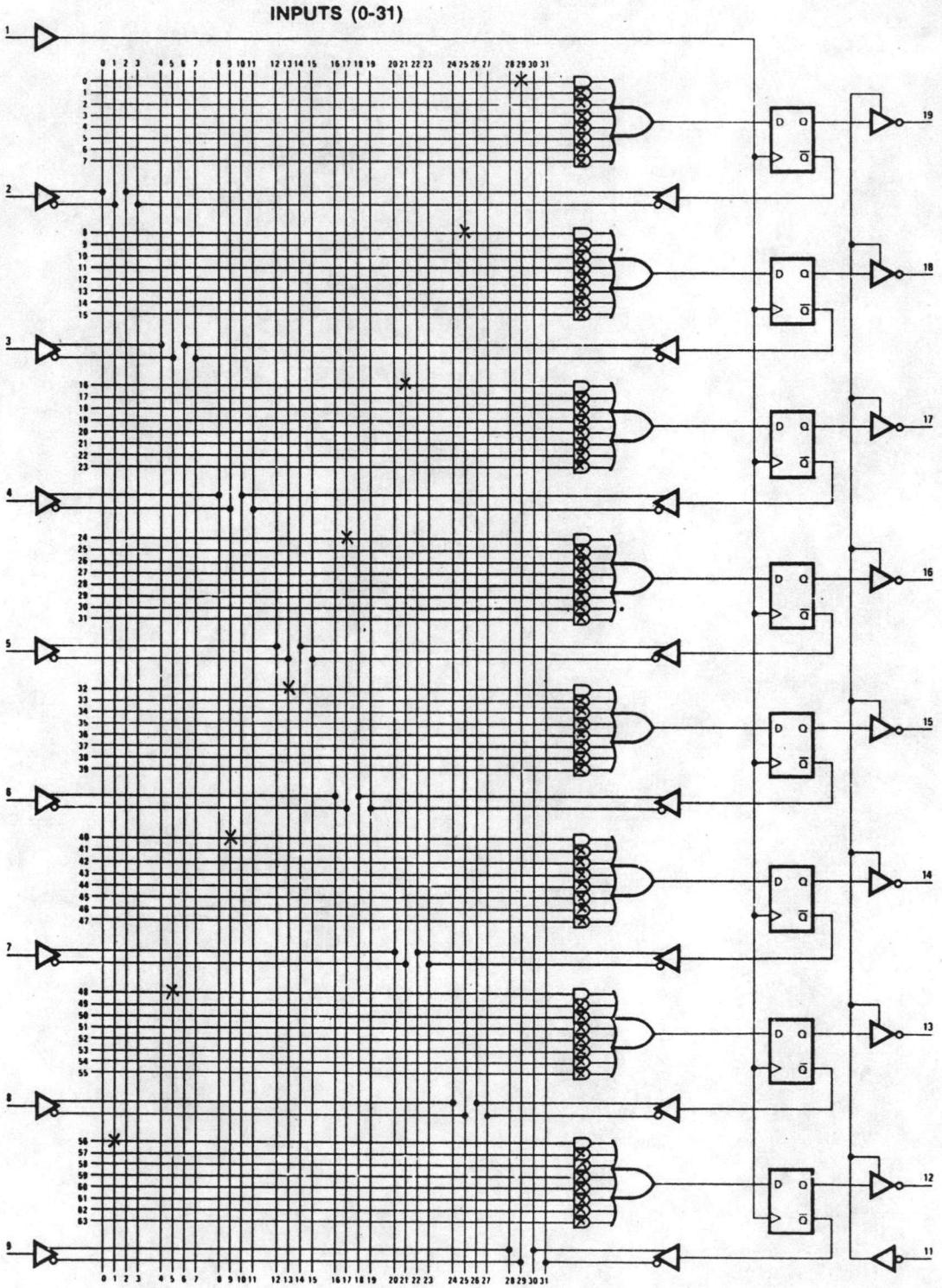
รูปที่ ง.5 วงจรแปลงสัญญาณแบบขนาน เป็นสัญญาณแบบอนุกรม



รูปที่ ง.6 วงจรหน่วยควบคุมย่อยของหน่วยสลับช่องเวลา



รูปที่ ง.7 โปรแกรมใน PAL เบอร์ 16R6 ในวงจรกำเนิดสัญญาณนาฬิกา



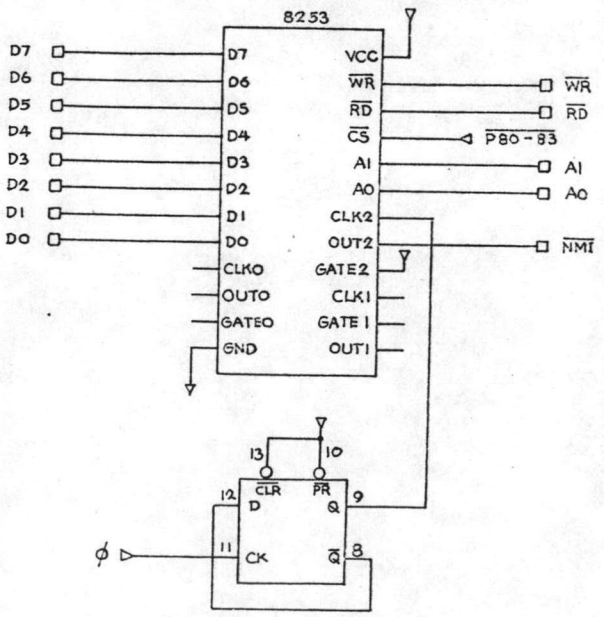
รูปที่ ง.8 โปรแกรมใน PAL เบอร์ 16R8 ในวงจรกำเนิดสัญญาณนาฬิกา

ภาคผนวก จ

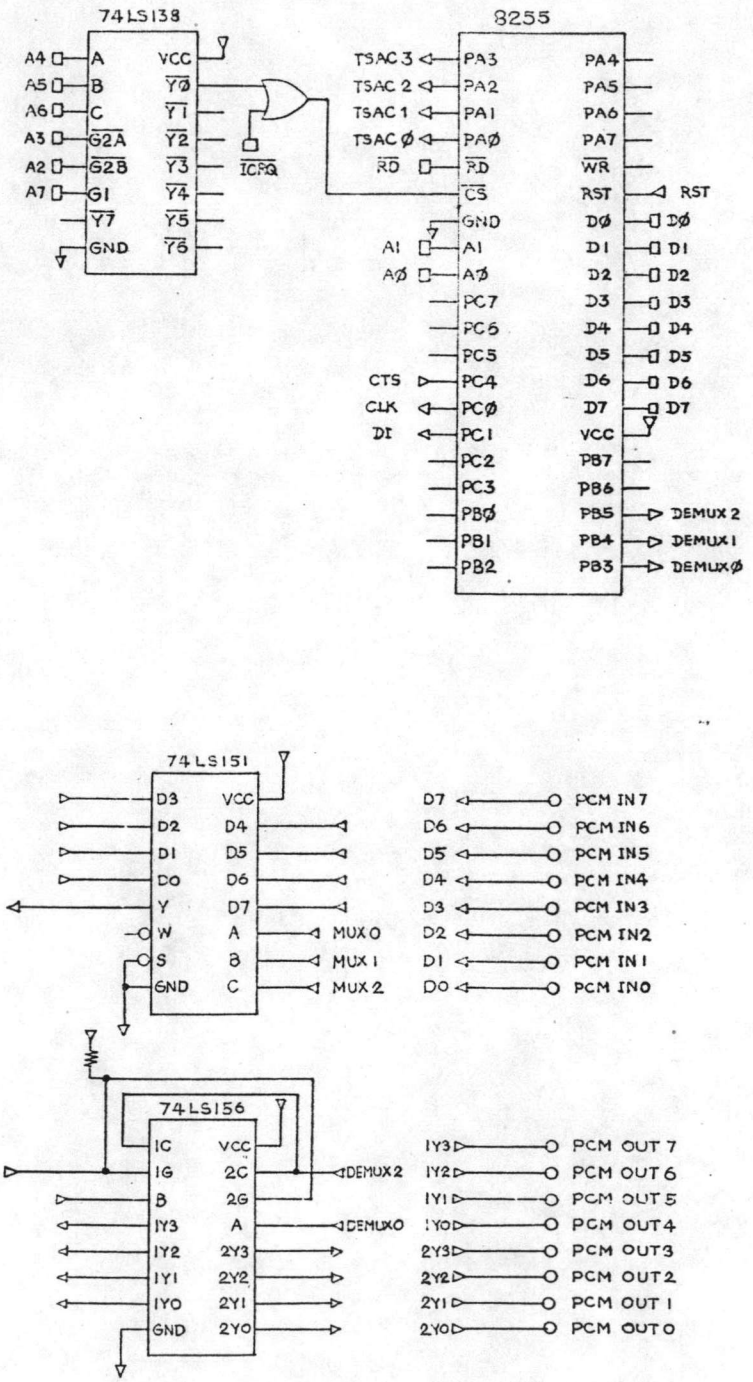
วงจรหน่วยเชื่อมโยงโทรศัพท์ภายใน และสายนอก

ทั้งหน่วยเชื่อมโยงโทรศัพท์ภายใน และหน่วยเชื่อมโยงสายนอกนั้น จะมีหน่วยควบคุมย่อยจะเหมือนกันทุกประการ จะแตกต่างกันเพียงวงจรเชื่อมโยงทั้ง 8 บนบอร์ด และโปรแกรมควบคุมที่เขียนขึ้นเท่านั้น ส่วนประกอบของหน่วยเชื่อมโยงทั้งสองมีดังนี้

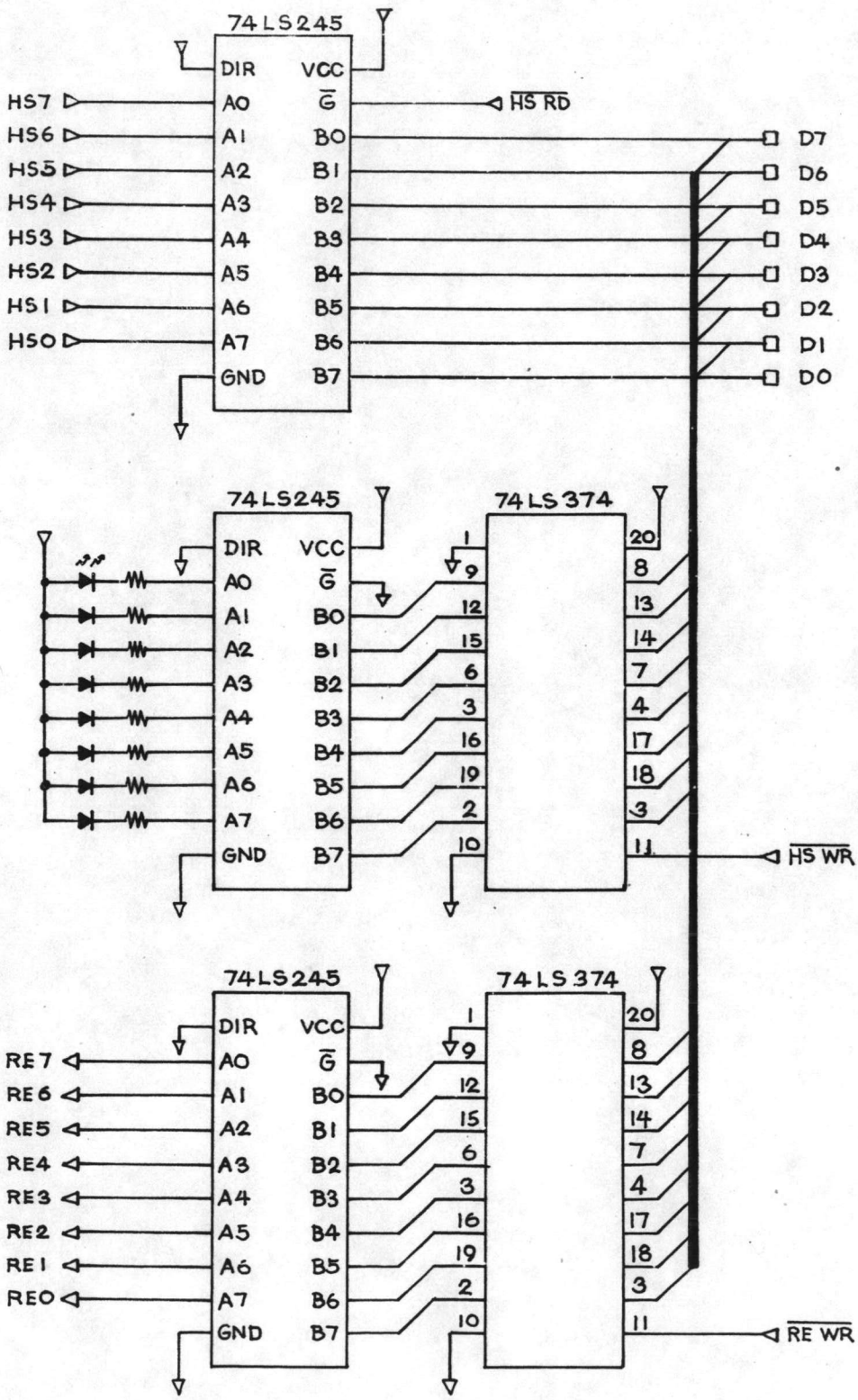
1. วงจรหน่วยควบคุมย่อย และวงจรอินเตอร์เฟสที่ได้กล่าวถึงแล้วในตอนต้น
2. วงจรสร้างสัญญาณ NMI เพื่อใช้เป็นฐานเวลาในการทำงาน
3. วงจรจัดช่องทางการสื่อสาร ซึ่งประกอบไปด้วย
   - 3.1 วงจรเลือกเส้นสัญญาณร่วมสำหรับรับ และส่ง
   - 3.2 วงจรโปรแกรม TSAC เพื่อเลือกช่องเวลาสำหรับรับ และส่ง
4. วงจรอินพุท และ เอาท์พุทพอร์ทสำหรับควบคุมการทำงาน และแสดงสถานะของวงจรเชื่อมโยงโทรศัพท์ภายใน และสายนอก



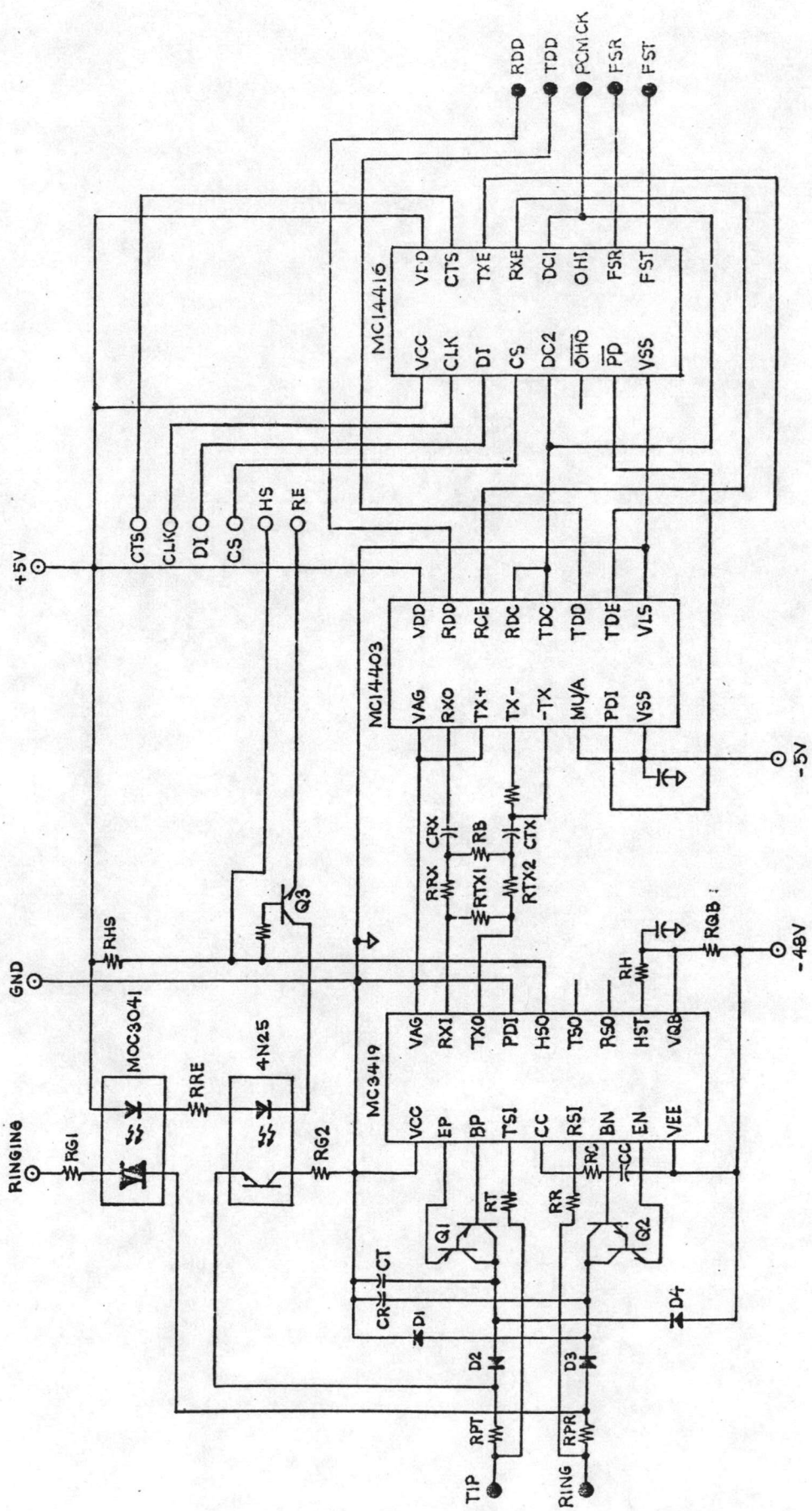
รูปที่ จ.1 วงจรสร้างสัญญาณ NMI เพื่อใช้เป็นฐานเวลาในการทำงาน



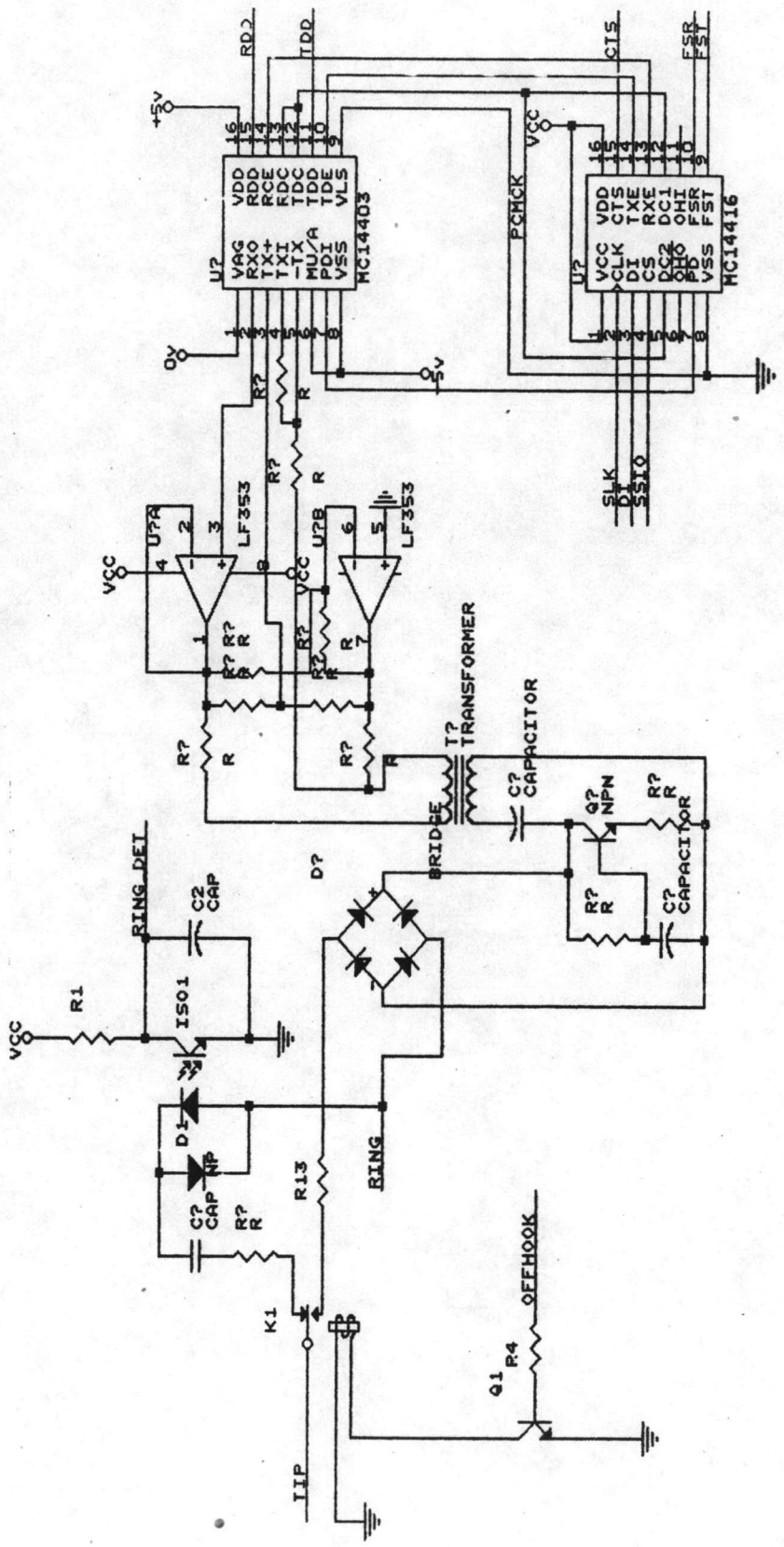
รูปที่ จ.2 จัดช่องทางการสื่อสาร



รูปที่ จ.3 วงจรอินพุท และ เอาท์พุทพอร์ทสำหรับควบคุมการทำงาน และแสดงสถานะของวงจรเชื่อมโยงโทรศัพท์ภายใน และสายนอก



รูปที่ จ.4 วงจรเชื่อมโยงโทรศัพท์ภายใน (หนึ่งบอร์ดมี 8 ชิ้น)



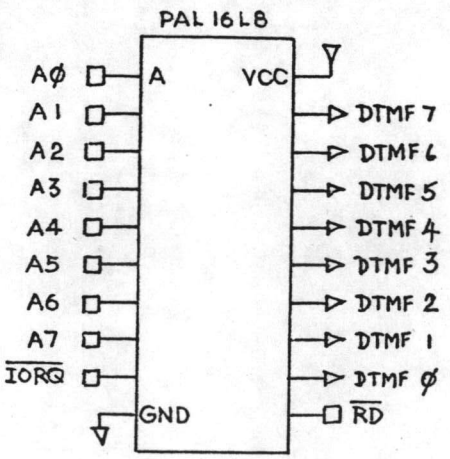
รูปที่ จ.5 วงจรเชื่อมโยงสายนอก (หนึ่งบอร์ดมี 8 ชั้น)

ภาคผนวก ฉ

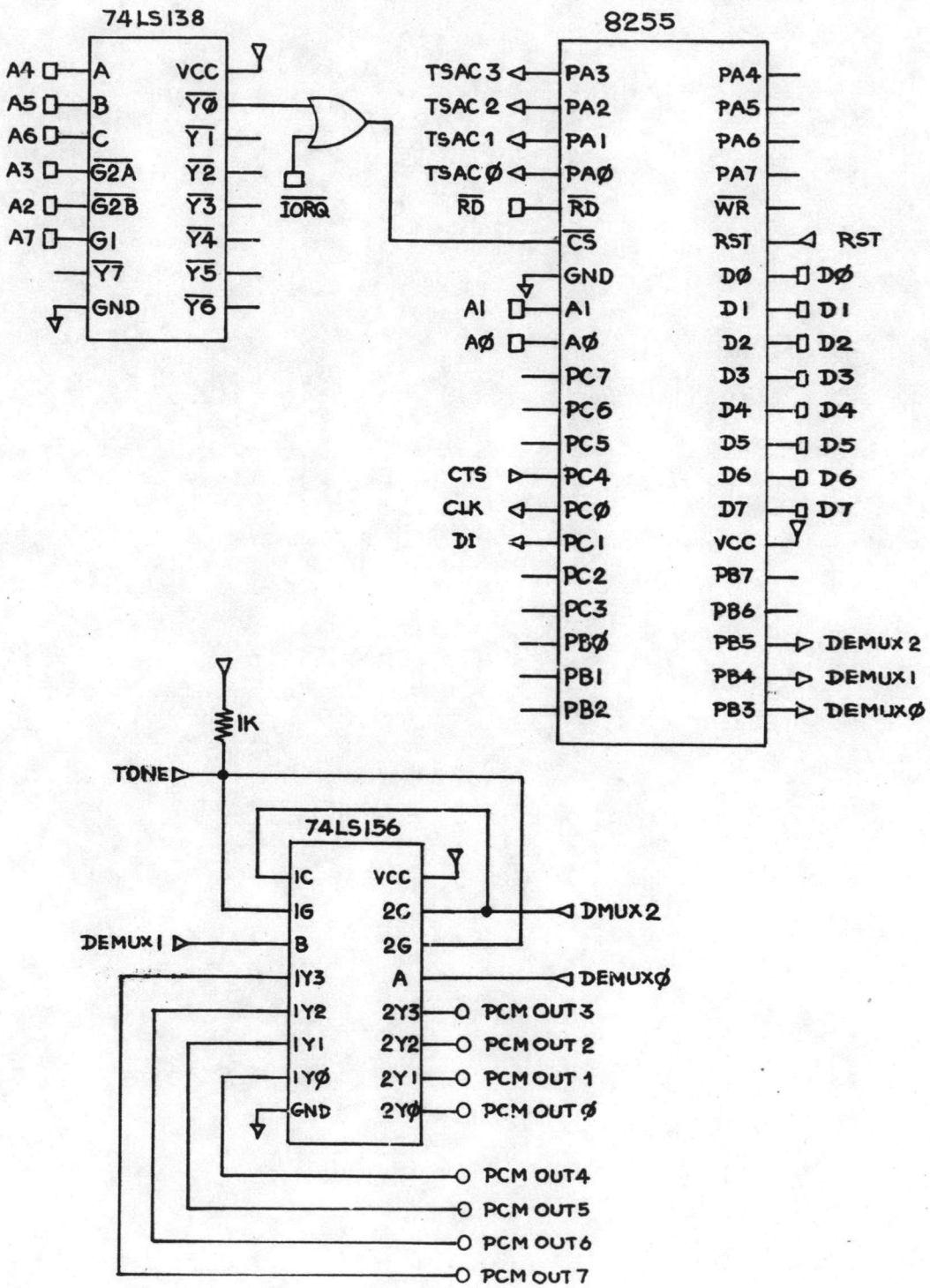
วงจรหน่วยเชื่อมโยงวงจรถอดรหัส DTMF

หน่วยเชื่อมโยงวงจรถอดรหัส DTMF นี้ประกอบไปด้วยวงจรถอดรหัส DTMF ได้มากที่สุดถึง 8 วงจร เชื่อมโยงกับหน่วยควบคุมย่อยที่ทำหน้าที่ ควบคุมวงจรถอดรหัสนี้อยู่ หน่วยเชื่อมโยงวงจรถอดรหัส DTMF นี้ประกอบไปด้วย

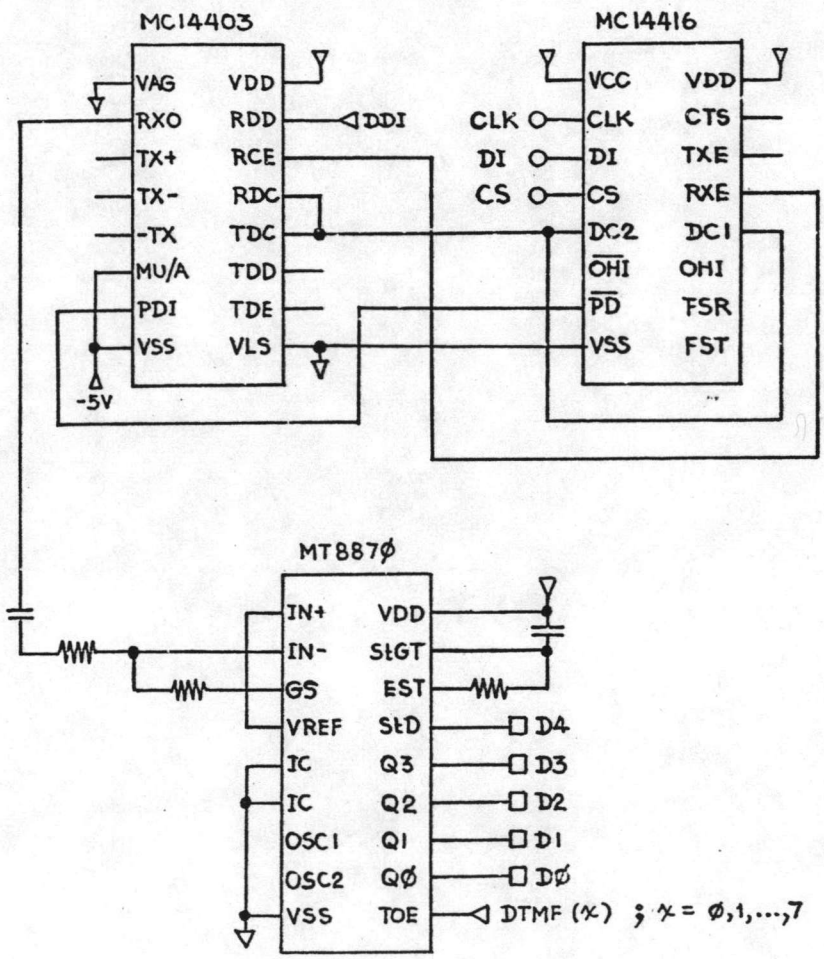
1. หน่วยควบคุมย่อย และวงจรอินเตอร์เฟสตามที่กล่าวมาแล้ว
2. วงจรถอดรหัสสำหรับเลือกอ่านข้อมูลจากวงจรถอดรหัส DTMF ทั้ง 8
3. วงจรจัดช่องทางการสื่อสาร อันประกอบได้ด้วย
    3.1 วงจรเลือกเส้นสัญญาณร่วมสำหรับรับ อย่างเดียว
    3.2 วงจรโปรแกรม TSAC เพื่อเลือกช่องเวลาสำหรับรับ อย่างเดียว



รูปที่ ฉ.1 วงจรถอดรหัสสำหรับเลือกอ่านข้อมูลจากวงจรถอดรหัส DTMF ทั้ง 8



รูปที่ ฉ.2 วงจรจัดช่องทางการสื่อสาร



รูปที่ ฉ.3 วงจรถอดรหัสสัญญาณ DTMF

ภาคผนวก ช

วงจรกำเนิดสัญญาณเสียง

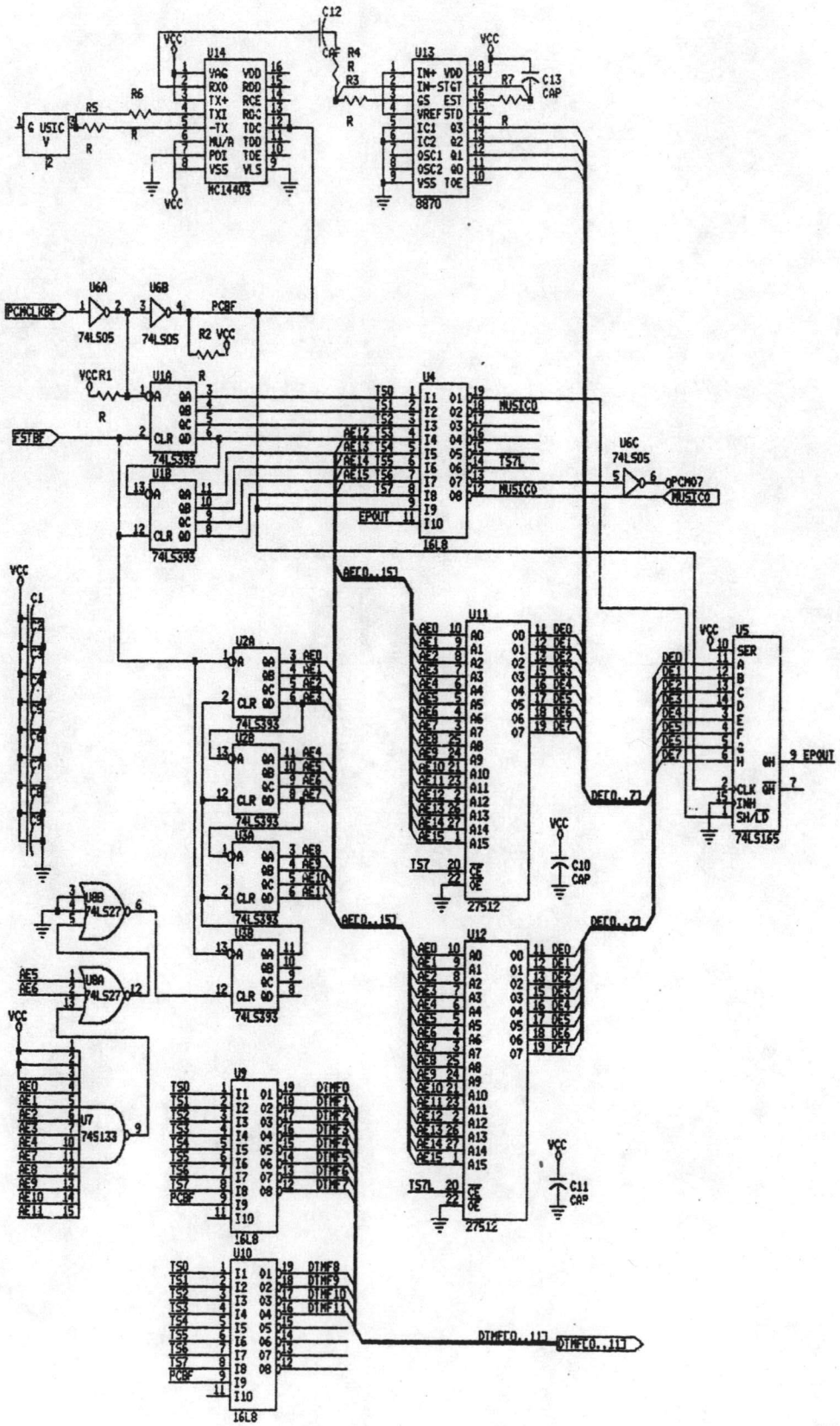
หลักการทำงานของวงจรกำเนิดสัญญาณเสียงคือ มีวงจรนับ 4000 ชุดหนึ่งที่นับตามจังหวะของสัญญาณ FST ซึ่งมีคาบเวลา 125 ไมโครวินาที เอาท์พุตของวงจรนับนี้จะชี้ไประบุแอดเดรสของ ROM ซึ่งข้อมูลใน ROM ดังกล่าว เป็นผลที่ได้จากการคำนวนเพื่อจำลองขนาดของสัญญาณเสียงซึ่งใช้ในระบบตามฟังก์ชั่นเวลา และเข้ารหัสให้เป็นไปตามมาตรฐาน ซึ่งในที่นี้เป็น A-Law เสียงต่าง ๆ ของระบบนี้จะเป็นเสียง 2 ความถี่ทั้งสิ้น

การเลือกค่าของวงจรนับเป็น 4000 นี้เพราะ การนับสัญญาณที่มีคาบ 125 ไมโครวินาที 4000 ครั้ง จะได้เวลาเท่ากับ 0.5 วินาที ซึ่งเป็นเวลาที่สัญญาณเสียงต่าง ๆ จะครบคาบพอดี อนึ่งสัญญาณ DTMF นั้น ได้มีการปรับความถี่เล็กน้อยเพื่อให้เข้ากันได้กับระบบที่ออกแบบขึ้นมา

จากในรูปที่ ช.1 จะเห็นว่า ROM ที่ใช้เป็นตัวบันทึกเสียงนี้ ใช้ EPROM ขนาด 64 kBytes ซึ่งแต่ละเสียงมีข้อมูลอยู่ 4000 ค่า ดังนั้นจึงได้ใช้วิธีแบ่งส่วนหน่วยความจำเป็นส่วน ๆ โดยมีขนาดของแต่ละส่วนเท่ากับ 4096 แอดเดรส ดังนั้น EPROM ตัวหนึ่งจึงบันทึกเสียงได้ 16 เสียง เครื่องต้นแบบนี้ใช้ EPROM 2 ตัว ตัวแรกบันทึก สัญญาณเสียง null tone, dtmf_0-9, dtmf_*, dtmf_#, dtmf_a, dtmf_b, dtmf_c ส่วน EPROM ตัวที่สองจะบันทึกเสียง dtmf_d, dial tone, busy tone, ring_back tone

ในการทำงาน แอดเดรสของ EPROM ที่ใช้ในการเก็บเสียงจะได้มาจากวงจรนับ 4000 ส่วนหนึ่ง สำหรับเอาท์พุตสัญญาณเสียงขณะนั้น ๆ ส่วนแอดเดรส 4 เส้นบนสุดของ EPROM ใช้ในการระบุว่าช่องเวลานี้เป็นของเสียงใด

เสียงต่าง ๆ ของวงจรในส่วนนี้ถูกกำหนดให้ถูกเอาท์พุตออกมาทั้งหมดอย่างต่อเนื่อง ที่เส้น PCM LINE 7 นั่นคือเมื่อ ระบบต้องการส่งเสียงบางชนิดให้อุปกรณ์ใด ระบบต้องไปทำบน TSI เพื่อเลือกเสียงใดเสียงหนึ่งใน PCM LINE 7 ไปออกที่ช่องเวลาที่อุปกรณ์ดังกล่าวใช้อยู่



รูปที่ ช.1 วงจรกำเนิดสัญญาณเสียง

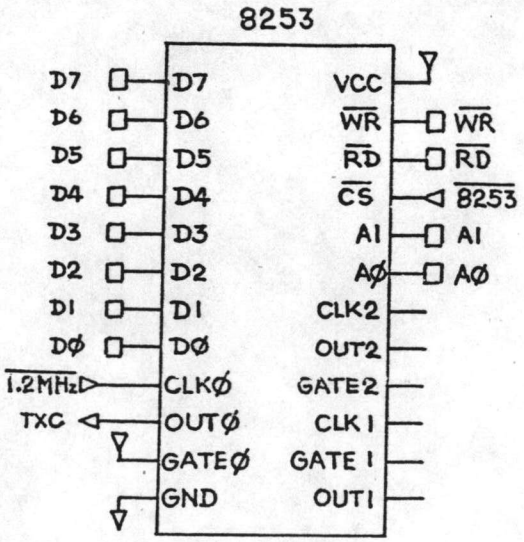
ภาคผนวก ซ

วงจรหน่วยเชื่อมโยงโอเปอเรเตอร์ และเมนทีแนนซ์คอนโซล

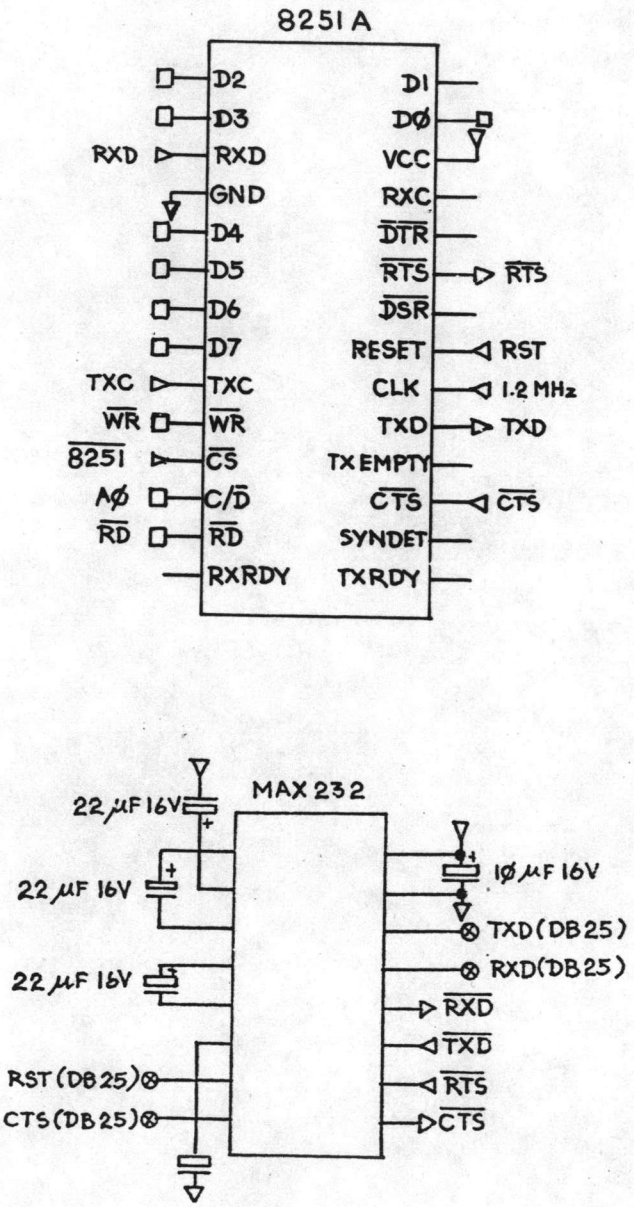
ส่วนประกอบที่สำคัญของวงจรหน่วยเชื่อมโยงโอเปอเรเตอร์ และหน่วยเชื่อมโยงเมนทีแนนซ์ คือ ส่วนที่ทำหน้าที่เป็นพอร์ทสื่อสารแบบ อะซิงโครนัส ซึ่งจะทำหน้าที่ติดต่อกับ โอเปอเรเตอร์คอนโซล หรือไมโครคอมพิวเตอร์ที่ทำหน้าที่เป็นหน่วยเมนทีแนนซ์ ตามลำดับ

อนึ่งในหน่วยเชื่อมโยงโอเปอเรเตอร์นั้น นอกจากวงจรสื่อสารแบบ อะซิงโครนัส แล้ว ยังประกอบด้วยวงจรเชื่อมโยงโทรศัพท์ พร้อมทั้งอุปกรณ์ควบคุมในลักษณะเดียวกับของวงจรเชื่อมโยงโทรศัพท์ภายในดังที่ได้แสดงมาแล้ว หากแต่ในวงจรหน่วยเชื่อมโยงโอเปอเรเตอร์ จะมีวงจรเชื่อมโยงโทรศัพท์เพียงวงจรเดียวเท่านั้น

วงจรสื่อสารแบบอะซิงโครนัส ที่ใช้ในวงจรเชื่อมโยงนี้ มีรายละเอียดดังต่อไปนี้



รูปที่ ซ.1 วงจรกำเนิดสัญญาณนาฬิกาสำหรับอัตราข้อมูล



รูปที่ ซ.2 วงจรสื่อสารแบบอะซิงโครนัส

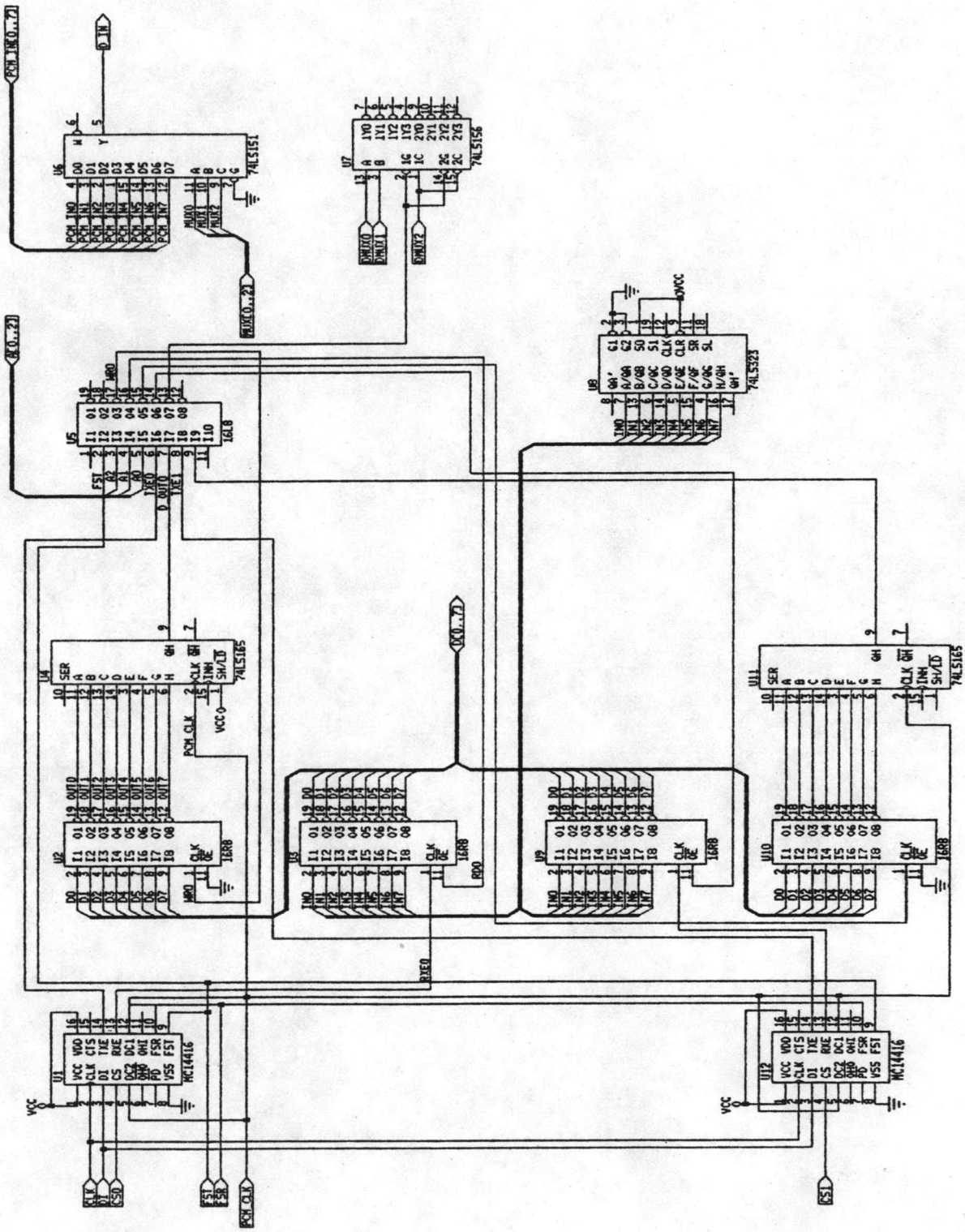
ภาคผนวก ฌ

วงจรหน่วยเชื่อมโยงการ์ดสื่อสารแบบอะซิงโครนัส

วงจรหน่วยเชื่อมโยงการ์ดสื่อสารแบบอะซิงโครนัส จะทำหน้าที่ติดต่อกับ ไมโครคอมพิวเตอร์ของผู้ใช้บริการที่ต้องการส่งข่าวสารผ่านชุมสายโทรศัพท์ไปยังผู้รับ โดยจะทำการรับสัญญาณในรูปแบบข้อมูลดิจิตอล มาจากการ์ดสื่อสารแบบอะซิงโครนัสของไมโครคอมพิวเตอร์ประเภท IBM แล้วนำสัญญาณดังกล่าวส่งไปยัง PCM BUS ณ ช่องเวลา และเส้นสัญญาณร่วมที่กำหนด ในขณะเดียวกัน ก็จะทำการรับข้อมูลจาก PCM BUS จากช่องเวลา และเส้นสัญญาณร่วมที่กำหนด เพื่อส่งกลับไปยังเครื่องไมโครคอมพิวเตอร์ดังกล่าว

จะเห็นได้ว่า หน่วยเชื่อมโยงการ์ดสื่อสารแบบอะซิงโครนัสนี้ จะต้องมีวงจรสื่อสารแบบอะซิงโครนัสแบบเดียวกับ ในหน่วยเชื่อมโยงโอเปอเรเตอร์ซึ่งได้แสดงไปแล้ว

ส่วนประกอบที่สำคัญของหน่วยเชื่อมโยงการ์ดสื่อสารแบบอะซิงโครนัสนี้ คือส่วนที่ทำหน้าที่ รับส่งสัญญาณระหว่างหน่วยควบคุมย่อย และ PCM BUS ดังแสดงในรูปที่ ฌ.1



รูปที่ ฌ.1 วงจรรับส่งสัญญาณสื่อสารระหว่างหน่วยควบคุม กับ PCM BUS

ประวัติผู้เขียน

นายธเนส โชติรัตนพิทักษ์ เกิดเมื่อวันที่ 19 เมษายน พ.ศ. 2509 ที่จังหวัดฉะเชิงเทรา สำเร็จการศึกษาระดับปริญญาวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า จากคณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย เมื่อปี พ.ศ. 2529 จากนั้นเข้าศึกษาต่อในระดับปริญญามหาบัณฑิต สาขาวิศวกรรมไฟฟ้า สังกัดห้องปฏิบัติการวิจัยระบบไฟฟ้าสื่อสาร คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย มีความสนใจด้านระบบโทรศัพท์ และระบบตู้ชุมสายโทรศัพท์อัตโนมัติ เคยมีบทความได้รับการตีพิมพ์ในการประชุมวิชาการวิศวกรรมไฟฟ้า ครั้งที่ 12 เมื่อปี พ.ศ.2532 เรื่อง การออกแบบและสร้างตู้สาขาโทรศัพท์อัตโนมัติระบบดิจิตอล ขนาด 256 พอร์ต