

เอกสารอ้างอิง

- ดร. สมควร บุญมีนรินทร์ ๒๕๑๗ COMPUTER SYSTEM เล่ม ๑ และ เล่ม ๒
ศูนย์คอมพิวเตอร์ศาสตร์ บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย กรุงเทพฯ
- Dudley, Robert L., and Laing, Virgil L. 1973 Hewlett-Pickard Journal.
Nov. Vol. 25, No.3. California: 2-9
- Graeme, Jerald G.; Tobey, Gene E. and Huelsman, Lawrence P. (Ph. D.)
1971. Operational Amplifiers Design and Applications. New
York: McGraw-Hill Book Co.
- Horner, James F.; Masters, Lewis W. and Thomas, Mingle P. 1973 Hewlett-
Pickard Journal. June, Vol. 24, No.10 California: 7-15
- Kesner, Don; Brnes, Jim and Henry, Tim. 1973. Motorola Monitor. April,
Vol.11, No.1. Arizona: page 22-27.
- Kohavi, Zvi. 1970. Switching and Finite Automata Theory. New York:
McGraw - Hill Book Co.
- Millman, Jacob and Tuab, Herbert 1965. Pulse, Digital and Switching
Waveforms. New York: McGraw - Hill Book Co.
- Morris, Robert L. and Miller, John R. 1973. Designing with TTL
Integrated Circuits. New York: VcGraw - Hill Book Co.
- Renschler, Ed. Analog - to - Digital Conversion Techniques. Application
Note AN-471, Arizona: Motolora Semiconductor Products Ins.

Thomas, Harry and Clarke, Carole A. 1967. Handbook of Electronic Instrument and Measurement Techniques. Englewood Cliffs, New Jersey: Prentice - Hall, Inc.

Thomas, Harry. E. 1970 Handbook of Pulse - Digital Devices for Communication and Data Processing. Englewood Cliffs, N.J.: Prentice - Hall, Inc.

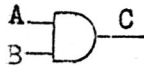
ภาคผนวก

สัญลักษณ์และการทำงานของวงจรถอจิก

• AND/NAND GATES ทั้ง AND และ NAND GATES มีลักษณะการทำงานที่คล้ายคลึงกัน โดยมี INPUT เท่ากับ ๒ หรือมากกว่า ผลทาง OUTPUT จะปรากฏเป็น "๑" เมื่อมี "๑" ปรากฏทาง INPUT ทุกตัว สำหรับ NAND GATE ผลทาง OUTPUT จะเป็นส่วนกลับ กับผลทาง INPUT เช่น NAND GATE ต้องการ INPUT มีค่าสูง ("๑") เพื่อจะได้ OUTPUT มีค่าต่ำ ("๐") สัญลักษณ์ และ TRUTH TABLE ได้แสดงไว้ข้างล่างนี้

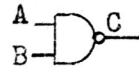
AND GATES

NAND GATES



TRUTH TABLE

A	B	C
L	L	H
L	H	H
H	H	H
H	L	L



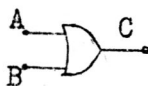
TRUTH TABLE

A	B	C
L	L	L
L	H	L
H	L	L
H	H	H

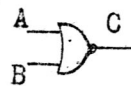
๒. OR/NOR GATES OR และ NOR GATES นี้เป็นวงจรถอจิกที่แสดงผลทาง OUTPUT เป็น "๑" เมื่อทาง INPUT หนึ่งหรือมากกว่ามี "๑" ปรากฏ สำหรับ NOR GATE ผลที่ปรากฏทาง OUTPUT จะกลับกันผลที่ปรากฏจาก OR GATES สัญลักษณ์และ TRUTH TABLE ได้แสดงไว้ดังนี้

OR GATES

NOR GATES

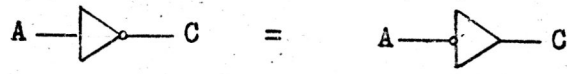


A	B	C
L	L	L
L	H	H
H	L	H
H	H	H



A	B	C
L	L	H
L	H	L
H	L	L
H	H	L

๓. INVERTER (NOT GATE) INVERTER คือวงจรการขยายซึ่งให้ผลในการเปลี่ยนระดับ
 วงจรลอจิก INVERTER นี้ บางทีเรียกว่าวงจร NOT เพราะถ้าทาง INPUT มีค่าสูง ("๑")
 ทาง OUTPUT จะมีค่าไม่สูง ("๐") แล้วถ้าทาง INPUT มีค่าต่ำ ("๐") ทาง
 จะมีค่าไม่ต่ำ ("๑") สัญลักษณ์ และ TRUTH TABLE แสดงดังรูป



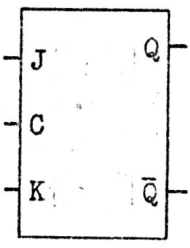
TRUTH TABLE

A	C
0	1
1	0

๔. BISTABLE (FLIP-FLOP) BISTABLE เป็นวงจรซึ่งใช้เก็บข้อมูลได้ 1BIT
 การใช้งานของ BISTABLE นั้น สามารถใช้ได้หลายอย่างเช่น เก็บข้อมูลชั่วคราว, นับ
 (COUNTERS) และลดความถี่ (DIVIDING) วงจร BISTABLE โดยทั่วไปเรียก
 ว่า FLIP-FLOP ซึ่งเป็นวงจรทางอิเล็กทรอนิกส์ ที่มี OUTPUT อยู่ในสภาวะคงที่ ๒ สภาวะ
 คือ "๐" และ "๑" ซึ่งมันจะสามารถเปลี่ยนจากสภาวะหนึ่งไปยังอีกสภาวะหนึ่งได้ตาม สัญญาณของ
 INPUT FLIP - FLOP สามารถแบ่งออกเป็นหลายชนิดด้วยกันเช่น

๔.๑ J-K FLIP - FLOP BISTABLE ชนิดนี้จะมี INPUT ๓ ทาง
 และมี ๒ OUTPUT INPUT จะประกอบด้วย J, K และ C (CLOCK) OUTPUT คือ Q และ \bar{Q}
 ซึ่งจะมีค่าตรงกันข้ามอยู่เสมอ (H และ L) ขึ้นอยู่กับค่าที่ปรากฏอยู่ที่ J และ K และการปรากฏ
 ของสัญญาณ C (CLOCK) สัญลักษณ์และ TRUTH TABLE ได้แสดงไว้ดังนี้

J-K FLIP - FLOP



J	K	Q	\bar{Q}
H	L	H	L
L	H	L	H
H	H	OUTPUT จะเปลี่ยน เมื่อมี CLOCK ปรากฏ	
L	L	ไม่มีการ เปลี่ยน OUTPUT	

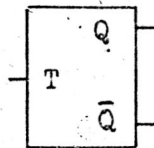
๕.๒ TOGGLE FLIP - FLOP

หรือ "T" FLIP-FLOP

นี้จะมี

OUTPUT Q และ \bar{Q} ที่มีค่าตรงข้ามกัน และจำมีการเปลี่ยนค่าทุกครั้งที่มีสัญญาณ SINGLE PULSE (CLOCK, TRIGGER, TOGGLE, STROBE) ใที่ INPUT T

TOGGLE FLIP - FLOP



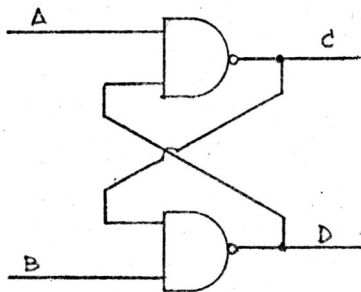
๕.๓ LATCH FLIP - FLOP

LATCH

ประกอบด้วย NAND GATES ๒ ตัวต่อกัน

เพื่อทำงานเป็นส่วนเก็บข้อมูลหรือความจำ ภาวะ RESET จะเกิดขึ้นเมื่อ "๑" ปรากฏที่ A และ "๐" ปรากฏที่ B "๐" ที่ B จะทำให้ได้ OUTPUT "๑" ที่ D OUTPUT อันนี้จะป้อนกลับไปยัง NAND GATE ตัวบน ซึ่งเมื่อรวมกับ "๑" ที่ A แล้วจะได้ OUTPUT ที่ C เป็น "๐" "๐" ซึ่งถูกป้อนกลับมายัง NAND GATE ตัวล่าง แต่จะไม่เกิดผลอย่างไรเพราะ INPUT ที่ B เป็น "๐" อยู่แล้ว ภาวะ SET จะเกิดขึ้นในทำนองที่คล้ายคลึงกันโดยป้อน "๐" ที่ A

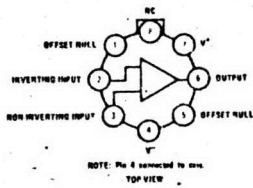
LATCH FLIP-FLOP



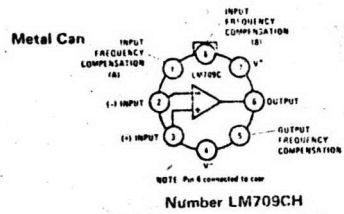
TRUTH TABLE

A	B	C	D
L	L	H	H
H	H	NO	CHANGE
L	H	H	L
H	L	L	H

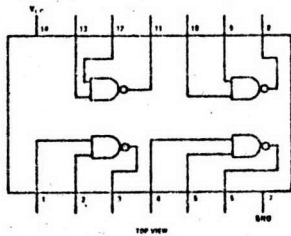
LM741C operational amplifier



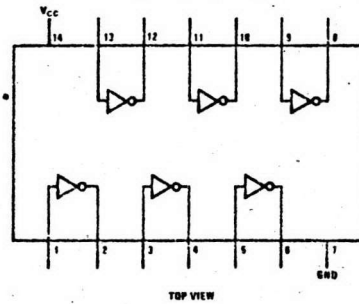
LM709C operational amplifier



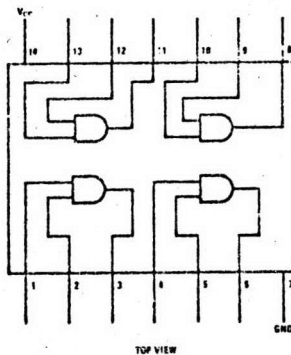
SN7400 quadruple 2-input NAND gate



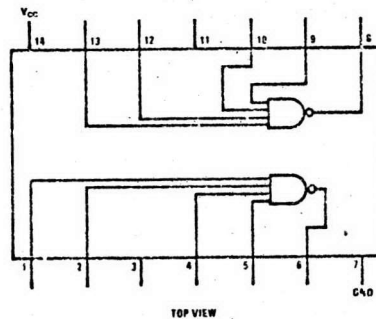
SN7404 hex inverter



SN7408 quad 2-input AND gate

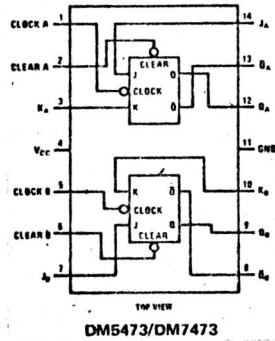


SN7413 dual Schmitt-trigger



SN7473

dual JK master/slave flip flop



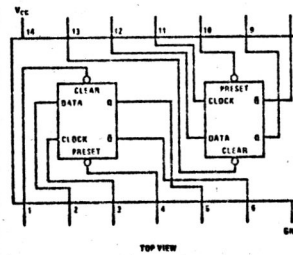
truth table

(Each Flip Flop)		
t_n		t_{n+1}
J	K	Q
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n

t_n = bit time before clock pulse.
 t_{n+1} = bit time after clock pulse.

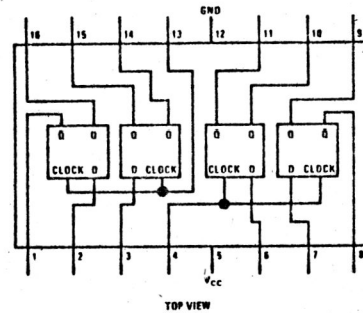
SN7474 dual D flip flop

DM5474/DM7474
Dual-In-Line Package

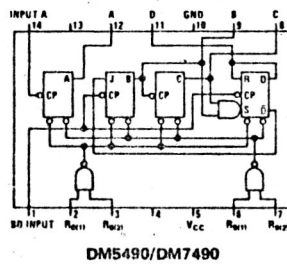


SN7475 quad latch

Dual-In-Line and Flat Package



SN7490 decade counter



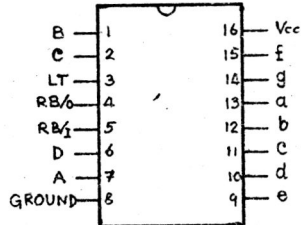
BCD count sequence

DM5490/DM7490

COUNT	OUTPUT			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

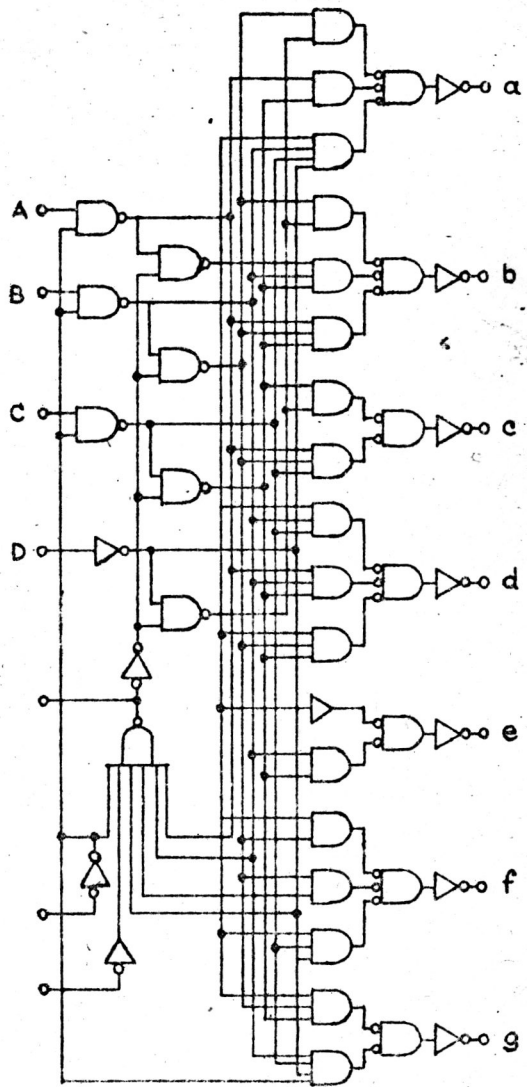
SN54/7447

BCD-to-7-segment decoder/drivers:

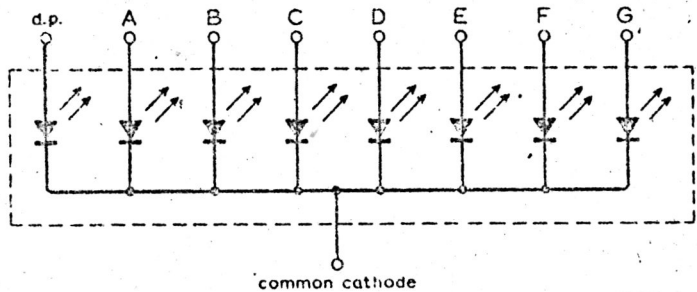
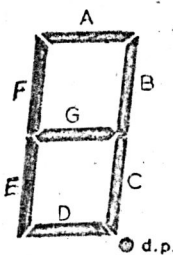
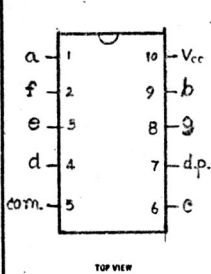


DEC.	D	C	B	A	a	b	c	d	e	f	g	DIS- PLAY
0	0	0	0	0	1	1	1	1	1	1	0	0
1	0	0	0	1	0	1	1	0	0	0	0	1
2	0	0	1	0	1	1	0	1	1	0	1	2
3	0	0	1	1	1	1	1	1	0	0	1	3
4	0	1	0	0	0	1	1	0	0	1	1	4
5	0	1	0	1	1	0	1	1	0	1	1	5
6	0	1	1	0	0	0	1	1	1	1	1	6
7	0	1	1	1	1	1	1	0	0	0	0	7
8	1	0	0	0	1	1	1	1	1	1	1	8
9	1	0	0	1	1	1	1	0	0	1	1	9

Truth table of 7-segment display decoder



LED 7 SEGMENTS



วงจร CLOCK

$$f = 1/RC$$

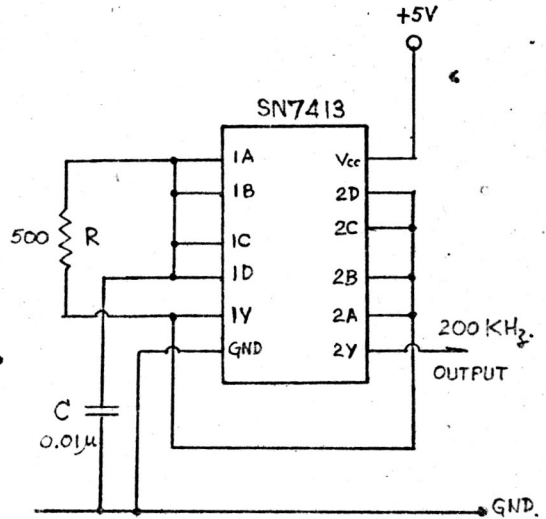
ให้ $C = 0.01 \mu F.$

และ $f = 200 \text{ KHz.}$

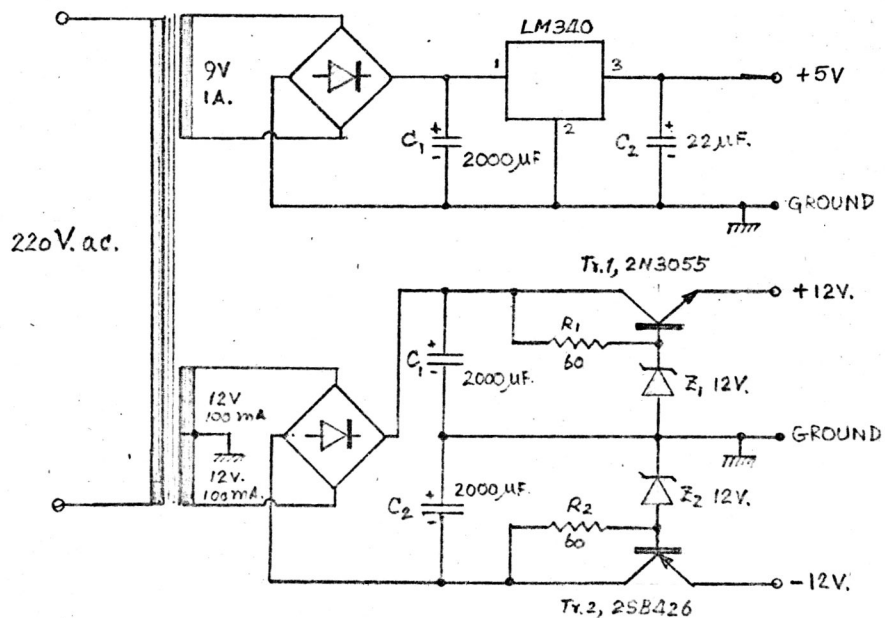
$$R = 1/fC$$

$$= 1/200\text{KHz.} \times 0.01\mu F.$$

$$= 500 \text{ Ohms.}$$



วงจร POWER SUPPLY



ประวัติการศึกษา

ชื่อ	นายคำเนิน แก้วทวี
วุฒิการศึกษา	วิศวกรรมศาสตรบัณฑิต สาขาไฟฟ้าสื่อสาร
สถานศึกษา	สถาบันเทคโนโลยีพระจอมเกล้า นนทบุรี
สำเร็จปีการศึกษา	๒๕๑๓
ที่ทำงาน	ฝ่ายวางแผน กองโทรเลข กรมไปรษณีย์โทรเลข กระทรวงคมนาคม กรุงเทพฯ ฯ
ตำแหน่ง	นายช่างตรี