บทที่ 2

BOOLEAN ALGEBRA & LOGIC CIRCUIT

ในเครื่องมือทางอิเลคทรอนิกส์ยุคใหม่ในปัจจุบันนี้มักจะใช้ logic circuit เป็นหลักในการทำงานนับตั้งแต่วิทยุโทรทัศน์ที่ใช้ในบ้านเรือน เครื่องมือเครื่องวัดทางไฟฟ้า เครื่องรับและเครื่องส่งวิทยุ ตลอดไปจนถึงเครื่องคอมพิวเตอร์ มักจะมีวงจรลอจิคมีส่วนเข้าไปเกี่ยวข้องอยู่ด้วยไม่มากก็น้อย แสดงให้เห็นถึงความก้าวหน้าของเทคโนโลยีทางด้าน digital integrated circuit ซึ่งได้รับการพัฒนาปรับปรุงเรื่อย ๆ มาตั้งแต่ยุคโบราณซึ่งรากฐานที่แท้จริงของลอจิคนั้นสืบเนื่องมาจากความช่างสังเกตแล้วนำมาบันทึกเป็นหลักฐานของปราชญ์ในอดีต

ในราว ค.ศ. 1847 George Boole นักคณิตศาสตร์ชาวอังกฤษได้ตั้งทฤษฎีขึ้นเกี่ยวกับลอจิคและได้ตีพิมพ์ออกเผยแพร่โดยเขาได้แต่งหนังสือชื่อ " THE INVESTIGATION LAW OF THOUGHT " เป็นตำราที่เกี่ยวกับทฤษฎีของลอจิคโดยตรงซึ่งเขาแต่งขึ้นจากความคิดและความช่างสังเกตของเขา เช่น เขาสังเกตดูว่าเวลาที่ฝนตกลงมาจากฟ้านั้น น้ำฝน 1 หยด หล่นลงมารวมกับน้ำฝนอีก 1 หยดก็กลายเป็นหยดเดียวไม่ใช่ 2 หยด ดังนั้นหลักเกณฑ์ทางคณิตศาสตร์เก่า ๆ ที่ว่า 1 บวกกับ 1 เป็น 2 นั้นย่อมใช้ไม่ได้ แต่ควรจะเป็น 1 + 1 = 1 มากกว่า ในหนังสือของเขานั้นภายในเล่มเขียนเป็น mathematical symbol ทั้งสิ้นและได้รับความสนใจในขณะนั้นน้อยมาก เพราะว่าคนทั่วไปอ่านแล้วไม่รู้เรื่องและไม่เพียงแต่คนทั่วไปเท่านั้นที่อ่านแล้วไม่รู้เรื่อง แม้แต่ผู้ที่เป็นนักคณิตศาสตร์เองก็ไม่ค่อยจะรู้เรื่องเหมือนกัน ดังนั้น BOOLEAN ALGEBRA ในยุคที่ George Boole ยังมีชีวิตอยู่นั้นก็เปรียบเสมือนว่ามีทฤษฎีจริง ๆ แต่ไม่ทราบจะเอาไปใช้ทำอะไรได้

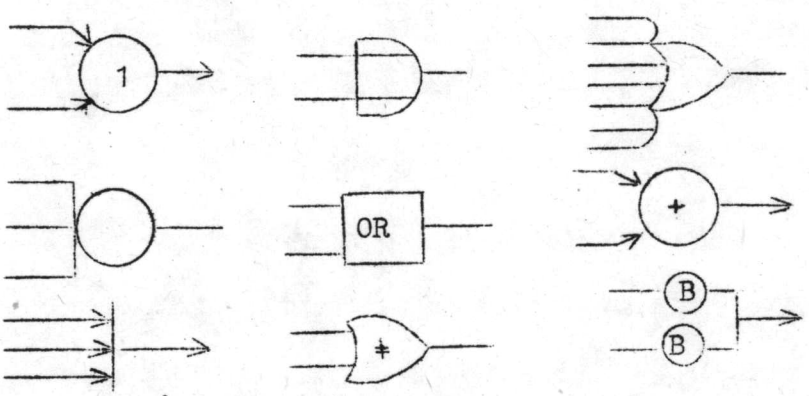
จนกระทั่งเกือบร้อยปีต่อมานักวิทยาศาสตร์แห่งห้องทดลองของบริษัท BELL TELEPHONE LABORATORIES ได้ไปอ่านเจอะหนังสือเล่มนี้เข้าและได้พยายามนำเอาBoolean Algebra มา apply กับวงจรทางไฟฟ้าซึ่งก็ปรากฏว่าทำได้ผลสำเร็จตั้งแต่นั้นมา Boolean Algebra ก็กลายมาเป็นรากฐานของวงจรไฟฟ้าที่ใช้ในเครื่องอิเลคทรอนิกส์ต่าง ๆ โดยเฉพาะอย่างยิ่งในเครื่องคอมพิวเตอร์

LOGIC CIRCUIT

Boolean Algebra จะประกอบด้วยตัวเลขเพียง 2 ตัว คือ " 0 " และ " 1 " เมื่อเทียบกับทางพีชคณิตแล้ว " 0 " ก็คือ false " 1 " ก็คือ true ในทางคณิตศาสตร์นั้นมีการ operation เป็นหลักใหญ่ ๆ อยู่ 4 แบบ คือ บวก ลบ คูณ หาร ส่วนใน Boolean นั้น มี basic operation อยู่เพียง 3 แบบ คือ AND (.), OR (+), NOT (-) หรือ inverter หรือ negate ในปัจจุบันนี้สามารถใช้วงจรไฟฟ้าแทน operation เหล่านี้ได้ จึงเรียกวงจรไฟฟ้าที่แทน operation เหล่านี้ว่า logic gate ซึ่งจะสามารถอธิบายรายละเอียดได้ดังต่อไปนี้

1. OR GATE หรือ INCLUSIVE OR GATE

OR gate มีคุณสมบัติคือ ถ้าใส่อินพุทเข้าไปเป็น " 1 " ตัวใดตัวหนึ่งก็จะให้เอาท์พุทหรือผลที่ได้ออกมาเป็น " 1 " แต่ถ้าใส่อินพุทเข้าไปเป็น " 0 " ทั้งหมดก็จะได้เอาท์พุทเป็น " 0 "



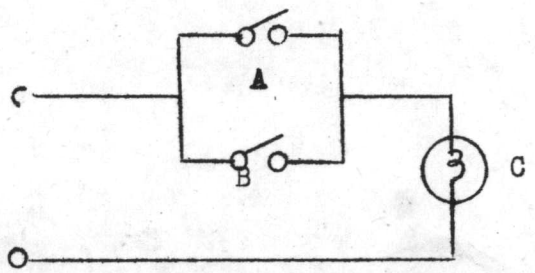
Truth Table

INPUT		OUTPUT
A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

รูปที่ 1 สัญญลักษณ์และ Truth table ของ OR gate

การอธิบายคุณสมบัติของ OR gate นั้นใช้ Truth table โดยที่มี input เข้ามา 2 ทาง คือทาง A และทาง B และมีเอาท์พุทออกหนึ่งทางคือทาง C ถ้า input ทาง A เป็น " 0 " และทาง B ก็เป็น " 0 " เอาท์พุททาง C จะออกเป็น " 0 " ด้วย ส่วน condition อื่น ๆ จะมีเอาท์พุทออกเป็น " 1 "

OR gate เขียนเป็นสัญญลักษณ์ทางคณิตศาสตร์ได้หลายแบบเช่น A + B, A v B, A ∪ B ความหมายว่า A OR B การเปรียบเทียบคุณสมบัติของ OR gate กับวงจรไฟฟ้าได้ดังรูปจะเห็นได้ว่ามีสวิชต์ 2 ตัวคือ A และ B ต่อแบบขนานกันอยู่ไม่ว่าจะกดสวิชต์ตัวใดเพื่อเชื่อมวงจรก็ตามหลอดไฟ C ก็จะติดสว่างได้ทั้งสิ้นเว้นแต่ว่าไม่กดสวิชต์เชื่อมวงจรทั้งสองตัวหลอดไฟ C จึงจะดับ การกดสวิชต์เชื่อมวงจรที่สวิชต์ตัวใดก็ตาม คือเสมือนว่าให้ input เป็น " 1 " ที่ตัวนั้น ส่วนการไม่กดสวิชต์เชื่อมวงจรก็เสมือนกับให้ input เป็น state " 0 "



รูปที่ 2 วงจรสวิชต์ ของ OR gate

สำหรับ input ของ OR gate จะมีสักกี่ทางก็ได้สามารถเติมขึ้นได้เช่นอาจเข้ามา 3 ทาง, 4 ทาง ฯลฯ การต่อเป็นรูปสวิชต์ก็ต่อขนานกันไปเรื่อย ๆ เท่ากับจำนวน input ส่วน truth table นั้นก็จะมีจำนวน condition มากขึ้นไปจำนวน condition ของ truth table จะหาได้จากสูตร

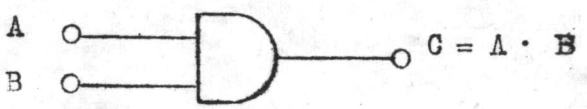
Number of condition (or way) = 2^N

เมื่อ เป็นจำนวนของ input ว่ามีกี่ทางเช่นตามตัวอย่างที่ยกมาข้างต้นมี input เข้ามา 2 ตัวคือ A และ B ก็จะมี = 2^2 = 4 condition

2. AND gate

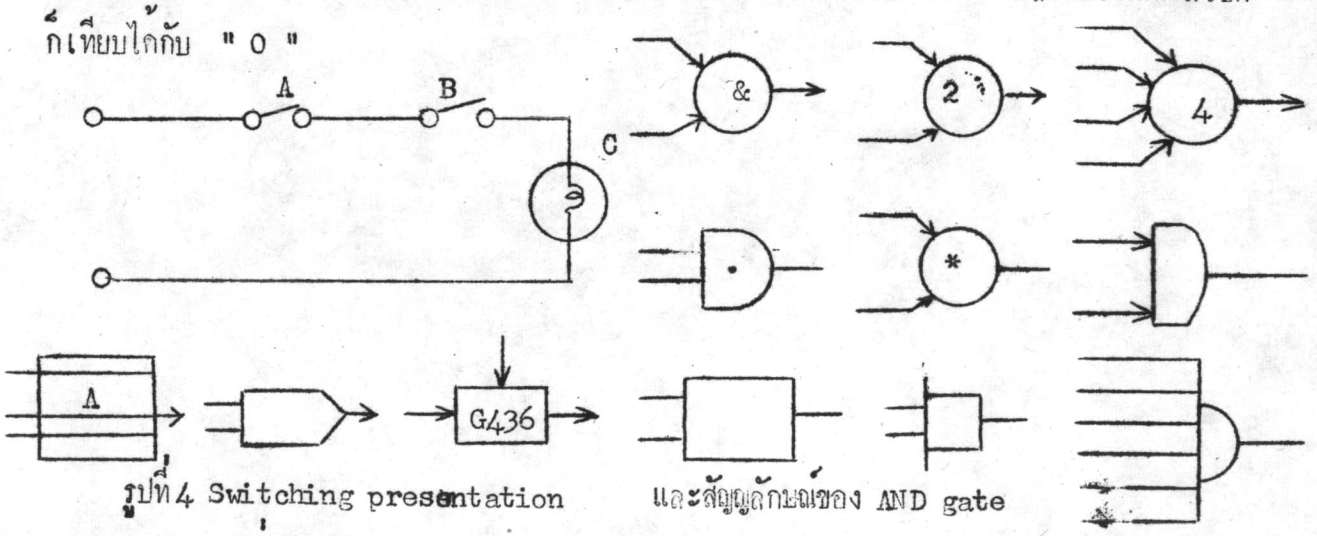
AND gate มีคุณสมบัติคือจะให้เอาท์พุทเป็น " 1 " ต่อเมื่ออินพุททุก ๆ ตัวเป็น " 1 " หมด ถ้าแม้ว่ามีอินพุทตัวใดตัวหนึ่งหรือหลายตัวเป็น " 0 " แล้วจะได้เอาท์พุทเป็น " 0 " ทันที สามารถเขียนเป็นสัญญลักษณ์ทางคณิตศาสตร์ได้โดยใช้เครื่องหมาย . แทน AND เช่น A.B หมายความว่า A AND B นอกจากนั้นยังเขียนสัญญลักษณ์ทางคณิตศาสตร์อย่างอื่นได้อีก เช่น AB (A)(B) A.B $A \wedge B$ $A \cap B$ คุณสมบัติของ AND gate สามารถแสดงได้โดยใช้ truth table

input		output
A	B	C
0	0	0
0	1	0
1	0	0
1	1	1



รูปที่ 3 สัญญลักษณ์และtruth table ของ AND gate

จาก truth table จะเห็นได้ว่ามี input เข้ามา 2 ทางคือทาง A และทางและ B เอาท์พุทออกทาง C ถ้า A เป็น "0" และ B เป็น "0" จะได้เอาท์พุทออกมาเป็น "0" เป็นต้น เพื่อเป็นการเปรียบเทียบกับวงจรไฟฟ้าจึงเขียนอธิบายการทำงานของ AND gate ในรูปของ Switching circuit ได้ดังนี้ คือ สวิชต์ A และ B ต่ออันดับกัน ถ้ากดสวิชต์ A เชื่อมวงจรเพียงตัวเดียวหรือกดสวิชต์ B เชื่อมวงจรตัวหนึ่งตัวใดเพียงตัวเดียวหรือไม่กดสวิชต์เชื่อมวงจรทั้ง 2 ตัว หลอดไฟ C ก็จะไม่ติด หลอดไฟ จะติดสว่างมีกระแสไหลผ่านได้ก็ต่อเมื่อกดสวิชต์เชื่อมวงจรทั้ง 2 ตัวพร้อม ๆ กันไฟจึงจะติด การกดสวิชต์เชื่อมวงจรก็เปรียบได้กับ "1" และการไม่กดสวิชต์ก็เทียบได้กับ "0"

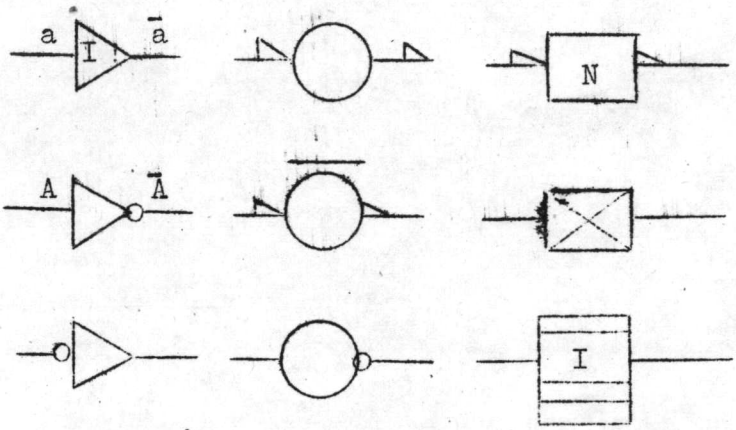


รูปที่ 4 Switching presentation และสัญญลักษณ์ของ AND gate แบบต่าง ๆ

3. NOT GATE หรือ INVERTER

INVERTER เป็นเครื่องมือที่จะเปลี่ยน state ของ input ให้เป็นไปในทางตรงกันข้าม เช่น ถ้า input เป็น " 1 " หรือ high ก็จะได้ output ออกมาเป็น " 0 " หรือ low และในทางกลับกัน ถ้า input เป็น low จะได้ output ออกมาเป็น high เขียนเป็นสัญญลักษณ์ทางคณิตศาสตร์ได้ เช่น $\bar{A}$ หรือ A' หมายความว่า NOT A

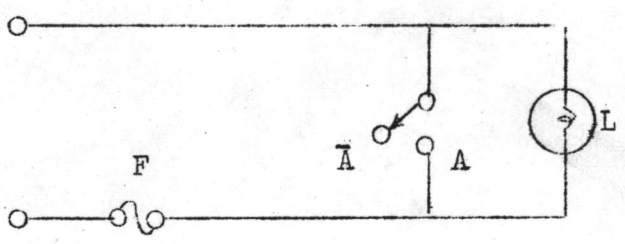
NOT gate จะมี input เข้ามาเพียง 1 ทางเสมอ และ output ก็ออก 1 ทางเช่นเดียวกัน ดังแสดงไว้ในสัญญลักษณ์และ truth table



input	output
1	0
0	1
A	$\bar{A}$
$\bar{A}$	A

รูปที่ 5 สัญญลักษณ์และ truth table ของ NOT gate

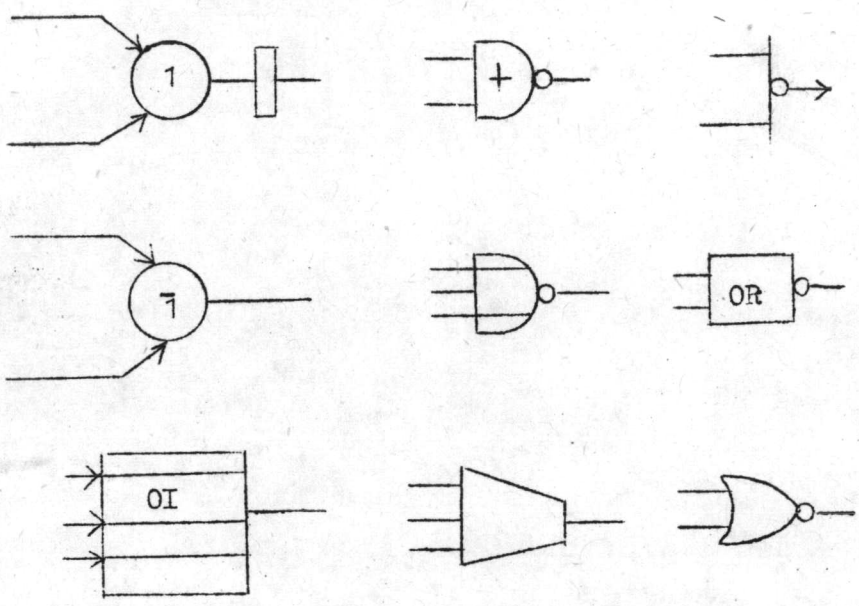
การเปรียบเทียบ NOT gate กับวงจรไฟฟ้าเขียนได้ดังนี้ มีสวิชต์ A ต่อขนานอยู่กับหลอดไฟ ถ้าไม่กดสวิชต์เชื่อมวงจรคือให้ " 0 " หลอดไฟก็จะดับ คือ ได้เอาท์พุทออกเป็น " 1 " แต่ถ้ากดสวิชต์เชื่อมวงจร คือให้ " input " เป็น " 1 " กระแสไฟจะลัดวงจรทำให้หลอดไฟไม่ติด คือได้เอาท์พุทออกมาเป็น " 0 "



รูปที่ 6 Switching presentation of NOT gate

4. NOR GATE

NOR gate หรือ NOT - OR gate คือการนำเอา output ของ OR gate ไปต่อเข้ากับ input ของ NOT gate ได้เป็น gate ตัวใหม่ออกมาเรียกว่า NOR gate



TRUTH TABLE

input		output
A	B	C
0	0	1
0	1	0
1	0	0
1	1	0

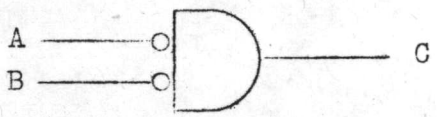
รูปที่ 7 สัญญลักษณ์และ truth table ของ NOR gate

ถ้าต่อ input ของNOR gate ทุก ๆ input เข้าด้วยกัน NOR gate ตัวนั้นจะกลายเป็น inverter จาก truth table จะเห็นได้ว่า NOR gate จะให้เอาท์พุทออกเป็น " 1 " ได้ต่อเมื่อมี input เข้าเป็น " 0 " ทั้งหมด condition อื่น ๆ ได้ output ออกเป็น " 0 " หมด ปัจจุบันนี้มักจะทำ IC มักทำออกมาในรูป NOR gate แทนที่จะทำในรูป OR gate เพราะใช้งานได้กว้างขวางกว่า

5. Negated input AND gate

Negated input AND gate คือการนำเอา input ของ AND gate ไปต่อผ่าน inverter เสียก่อน แล้วจึงมาเข้าที่ input ของ AND gate ธรรมดา การทำงานของ

อันใหม่นี้จะแตกต่างไปจากเมื่อไม่มี inverter ซึ่งจะเปรียบเทียบความแตกต่างได้โดยเปรียบเทียบ truth table ของ gate ทั้ง 2 ชนิด



รูปที่ 8 สัญญลักษณ์ของ negated input AND gate

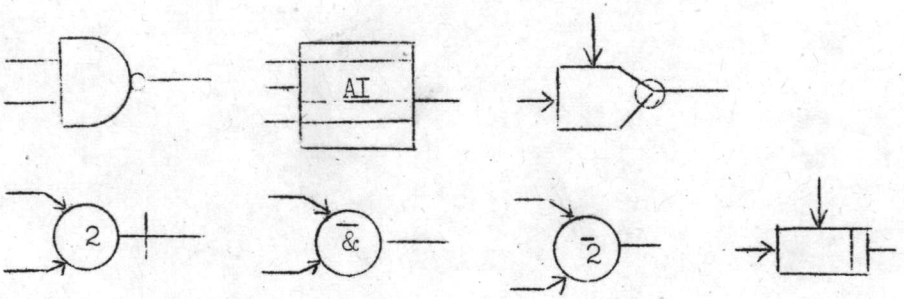
TRUTH TABLE

input		output
A	B	C
0	0	1
0	1	0
1	0	0
1	1	0

จะสังเกตุเห็นได้ว่า truth table ของ Negated input AND gate กับ truth table ของ NOR gate เหมือนกันแสดงว่าในทางปฏิบัติเราสามารถจะใช้ logic gate ทั้งสองนี้แทนกันได้

6. NAND GATE

NAND gate ก็คือ การนำเอาท์พุทของ AND gate ไปต่อเข้ากับ inverter



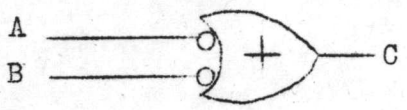
input		output
A	B	C
0	0	1
0	1	1
1	0	1
1	1	0

รูปที่ 9 สัญญลักษณ์และ truth table ของ NAND gate

NAND gate จะให้ output ออกเป็น " 0 " ได้ต่อเมื่อ input ทุกตัวเป็น " 1 " หมด ถ้าต่อ input ทุก ๆ อัน ของ NAND gate เข้าด้วยกัน NAND gate ตัวนั้นจะกลายเป็น inverter

7. Negated input OR gate

Negated input OR gate คือการนำเอา input ของ OR gate ทุก ๆ input ไปต่อผ่านเข้ากับ inverter เสียก่อน จึงจะมาเข้า OR gate



TRUTH TABLE

input		output
A	B	C
0	0	1
0	1	1
1	0	1
1	1	0

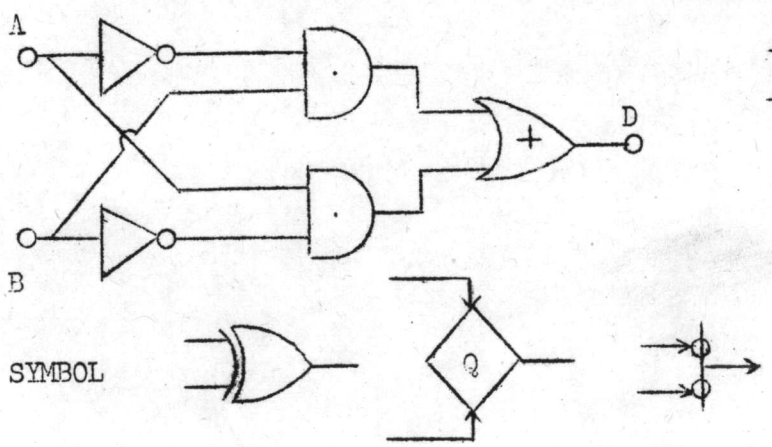
รูปที่ 10 สัญญลักษณ์และ truth table ของ Negate input OR gate

truth table ของ Negated input OR gate จะเหมือนกับ truth table ของ NAND gate ดังนั้นในทางปฏิบัติจึงใช้ gate ทั้ง 2 นี้แทนกันได้

8. Exclusive - OR gate (X - OR gate หรือ Comparator)

เป็น gate ซึ่งเกิดจากการนำ AND gate, NOT gate และ OR gate มาต่อกัน ดังรูปที่ 11

$$D = A\bar{B} + \bar{A}B = A \oplus B$$



TRUTH TABLE

input		output different
A	B	D = A ⊕ B
0	0	0
0	1	1
1	0	1
1	1	0

รูปที่ 11 สัญญลักษณ์และ truth table ของ X - OR gate

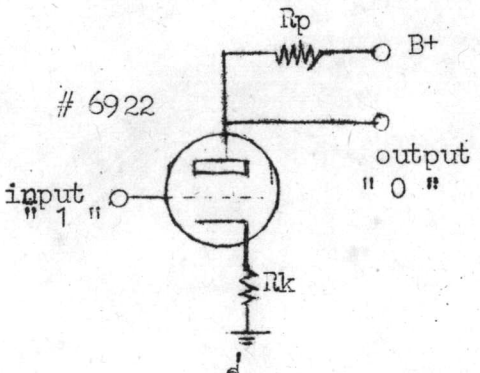
Exclusive - OR gate เป็นวงจรที่ใช้มากในการบวกเลขไบนารี่เข้าด้วยกันเพราะ truth table ของมันมีลักษณะเหมือนกับการบวกเลขในระบบไบนารี่

สรุปได้ว่า X - OR gate จะทำงานให้ output เป็น " 1 " หรือถูก enable ได้ต่อเมื่อมี input ทั้ง 2 ข้างไม่เหมือนกัน (คือเมื่อ input อันหนึ่งเป็น " 1 " อีกอันต้องเป็น " 0 ") ถ้า input ทั้งสองข้างเหมือนกันคือเป็น " 0 " ทั้งคู่ หรือเป็น " 1 " ทั้งคู่จะไม่ให้ output เป็น " 1 " Logic gate ชนิดต่าง ๆ นั้นเวลานำมาใช้ทางไฟฟ้าในระยะต้น ๆ ใช้สวิชต์และ relay ซึ่งถือเป็น electromechanic device จึงยังไม่เป็นไฟฟ้าแท้ ๆ แต่ต้องใช้หลักการทางเครื่องกลเข้าช่วยส่วนในสมัยปัจจุบันนี้ใช้ไฟฟ้าล้วน

วงจร gate สามารถจะทำขึ้นจากอุปกรณ์ทางด้านอิเลคทรอนิกส์ได้หลายอย่าง ซึ่งสามารถแบ่งได้ตามชนิดของอุปกรณ์ที่ทำดังต่อไปนี้

1. gate ที่ทำจากหลอดวิทยุ (Vacuum tube gates)
2. gate ที่ทำจากไดโอด (Diode gates)
3. gate ที่ทำจากหลอด neon (Neon lamp gates)
4. gate ที่ทำจากทรานซิสเตอร์ (Transistor gates)
5. gate ที่ทำจากอินทิเกรทเตดเซอร์กิต (Integrated Circuit gate)

1 GATE ทำจากหลอดวิทยุ



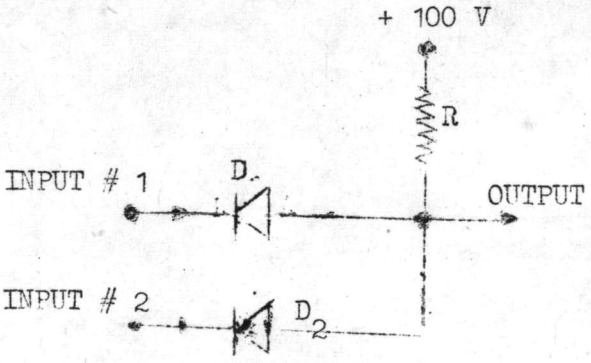
รูปที่ 12 TUBE INVERTER

เป็น gate ที่ใช้ในเครื่องคอมพิวเตอร์ยุคเก่า ปัจจุบันเลิกใช้แล้วหลักการก็คือ หลอดจะถูกไบอัสให้ cutoff อยู่ พอมี " 1 " เข้ามาที่กริดของหลอดทำให้เพิ่มไบอัสขึ้นก็มีกระแสเพลตไหล ไฟที่เพลตก็มีค่าน้อยลงเพราะเกิด voltage drop ครอม Rp ถือเป็น " 0 "

2. GATE ที่ทำจากไดโอด

(DIODE LOGIC GATES - DL)

DIODE AND GATE วงจร Diode AND gate มีแสดงอยู่ในรูปจะเห็นได้ว่าอินพุทจะเข้ามาด้านคาโถดของไดโอด D_1 และ D_2 ส่วนแอโนดของไดโอดทุกตัวต่อรวมกันและผ่านรีซิสเตอร์ 1 ตัวเพื่อรับไฟกระแสตรง + 100 โวลท์ พิจารณาคุณสมบัติของไดโอดเมื่อให้ reverse bias แก่ไดโอด (คือด้านแอโนดเมื่อเปรียบเทียบกับแคโถดจะเป็นลบมากกว่า) ไดโอดจะอยู่ในลักษณะไม่ conduct คือไดโอดจะมีคุณสมบัติคล้าย ๆ กับรีซิสเตอร์ที่มีความต้านทานสูงและเมื่อให้ forward bias แก่ไดโอด (คือแอโนดเป็นบวกมากกว่าเมื่อเทียบกับแคโถด) ไดโอดจะ conduct คือจะมีคุณสมบัติคล้าย ๆ กับรีซิสเตอร์ที่มีค่าความต้านทานต่ำ ด้วยคุณสมบัติข้อนี้ ถ้าเราป้อนโวลเตชเข้าทางด้านอินพุทของไดโอดโดยให้อยู่ในสภาวะ conduct ก็จะมีโวลเตชปรากฏขึ้นที่ด้านเอาท์พุท ในวงจรนี้ถ้าสมมุติให้ " 1 " state มีค่าเท่ากับโวลเตช + 10 โวลท์ และ " 0 " state มีค่าเท่ากับค่าโวลเตช 0 โวลท์



รูปที่ 13 Diode AND gate

กรณีที่ 1 ถ้าเราต้องการให้ " 1 " กับอินพุทหมายเลข #1 และ " 0 " กับอินพุทหมายเลข # 2 ก็หมายความว่าที่แคโถดของ D_1 จะมีค่าโวลเตชเป็น + 10 โวลท์ส่วนที่แอโนดของ D_1 มีไฟ 100 โวลท์อยู่แล้ว ก็เท่ากับให้ฟอร์เวิกไบอัสแก่ D_1 นั่นคือ D_1 จะ conduct สัญญาณ + 10 โวลท์ก็จะผ่าน D_1 มาได้มาปรากฏที่แอโนดของ D_1 และเนื่องจากแอโนดของ D_1 ต่อรวมอยู่กับแอโนดของ D_2 ดังนั้นในช่วงนี้แอโนดของ D_2 ก็จะมีโวลเตชเป็น + 10 โวลท์ด้วย ซึ่งก็คือให้ฟอร์เวิดไบอัสแก่ D_2 (เพราะขณะนี้ป้อนโวลท์หรือกราวน์ให้กับแคโถดของ D_2 และที่แอโนดเป็น 10 โวลท์

คือ D_2 จะ conduct ไฟ + 10 โวลท์ก็ไหลผ่าน D_2 ลงกราวน์ไปทำให้เสมือนว่าเอาท์พุทของร์ทกับกราวน์เอาท์พุทก็จะออกเป็น " 0 " นั่นคือ ถ้าให้ " 1 " กับอินพุทหมายเลข # 1 และ " 0 " กับอินพุทหมายเลข #2 เอาท์พุทออกมาจะเป็น " 0 " และถ้าสลับกันก็จะได้ผลเหมือนกัน

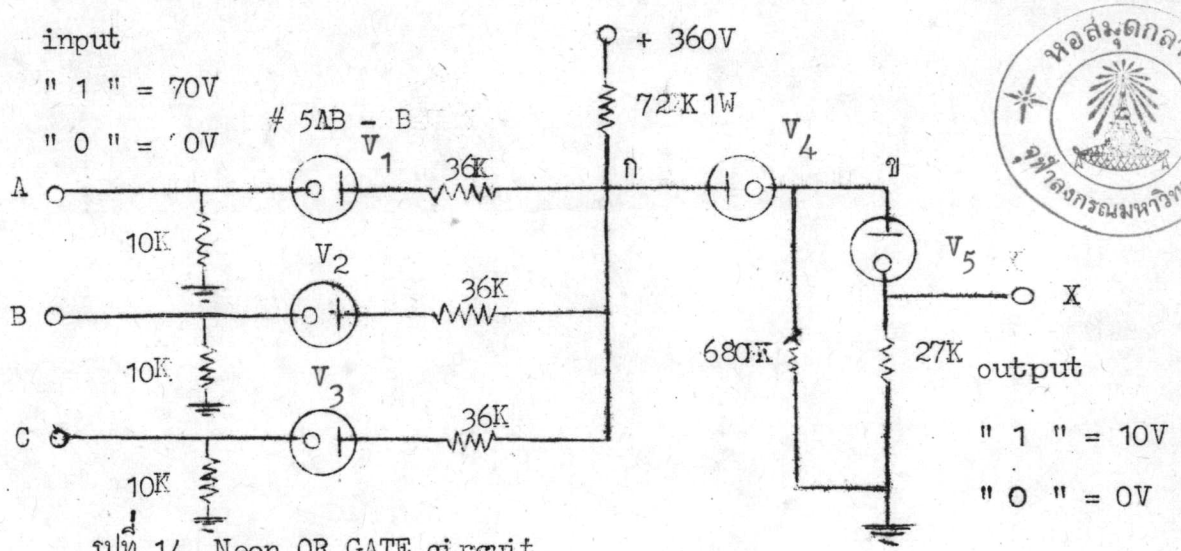
กรณีที่ 2 ถ้าให้ " 0 " กับอินพุททั้ง # 1 และ # 2 ไดโอด D_1 และ D_2 จะ conduct ทั้ง 2 ตัวมีลักษณะคล้าย ๆ กับเอาท์พุทของร์ทกับกราวน์ ทำให้ drop โวลท์เตชที่เอาท์พุทลงเท่ากับ 0 โวลท์ นั่นคือถ้าให้ " 0 " กับอินพุทหมายเลข # 1 และ # 2 เอาท์พุทจะออกมาเป็น " 0 "

กรณีที่ 3 ถ้าให้ " 1 " กับอินพุททั้ง # 1 และ #2 ไดโอดทั้ง 2 ตัวก็จะ conduct ทำให้สัญญาณ + 10V ปรากฏที่แอโนด นั่นคือ ถ้าให้ " 1 " กับอินพุททั้ง # 1 และ # 2 เอาท์พุทจะออกมาเป็น " 1 " สำหรับอินพุทของไดโอด " AND " เกทนี้จะเพิ่มอีกสักกี่ตัวก็ได้โดยอินพุท 1 ชุด ก็ใช้ไดโอด 1 ตัว ไดโอดสามารถจะใช้ต่อเป็น OR gate ก็ได้โดยมี configuration คล้าย ๆ กับ Diode AND gate ต่างกันแต่เพียงกลับขั้วของไดโอดทั้ง 2 ตัวเสียแล้วต่อ R ไปรับไฟ - 100 V แทน วงจรไดโอดเกทที่แสดงนี้ใช้เมื่อกำหนดให้ logic " 1 " เป็นค่า high voltage level (เช่น + 10 โวลท์) เมื่อเทียบกับ logic " 0 " (เช่น 0 โวลท์) แต่ถ้าในการออกแบบกำหนดกลับกันโดยให้ logic " 1 " เป็นค่า low voltage level (เช่น 0 โวลท์) เมื่อเทียบกับ logic " 0 " (เช่น เป็น + 10 โวลท์) แล้ววงจร AND gate ที่แสดงไว้จะกลายเป็น OR gate ทันที วงจรไดโอดเกทมีข้อบกพร่องอยู่ตรงที่ไม่มีการเพิ่ม gain เลยเพราะว่าไดโอดไม่สามารถเป็น amplifier ได้ ตรงกันข้ามไดโอดเกทยังลด gain เสียอีกด้วย เล็กน้อยนอกจากนั้นไดโอดเกทยังมีข้อจำกัดคือสามารถทำเป็น AND gate และ OR gate ได้เพียง 2 อย่างเท่านั้น ไม่สามารถทำเป็น NOT gate

3. gate ที่ทำจากหลอดนีออน (neon lamp logic gate)

หลอดนีออนเป็นหลอดเล็ก ๆ บรรจุแก๊สนีออนภายในมีขั้วไฟฟ้าอยู่ 2 ขั้ว ไม่แตะกัน ด้วยเหตุที่ภายในบรรจุแก๊สนี้เองหลอดนีออนจึงมีชื่อเรียกหลายชื่อเช่น Gastube, gas diode,

glow tube, glow lamp etc แกสที่บรรจุภายในจะทำหน้าที่เป็นฉนวนมีความต้านทานประมาณ 1,000 ล้านโอห์ม และหลอดนีออนจะติดสว่างเมื่อมีไฟศักย์มาต่อเข้ากับขั้วทั้งสองประมาณ 50 โวลท์ขึ้นไปหลอดนีออนปกติแล้วใช้เป็น indicator แต่สามารถในการใช้เป็นตัวเชื่อมระหว่างวงจรซึ่ง logic level สูง เช่นแบบใช้หลอดวิทยุกับวงจรซึ่งมี logic level ต่ำ ๆ เช่นแบบใช้ทรานซิสเตอร์ซึ่งปกติต่อเข้าด้วยกันตรง ๆ ไม่ได้จึงต้องใช้ neon gate เป็นตัวเชื่อมและนอกจากนั้นยังมีประโยชน์อื่น ๆ อีกคือสามารถใช้เป็น indicator ทำให้รู้ logic state ของวงจรนั้น ๆ ได้เลยโดยไม่ต้องใช้ indicator อื่น ๆ เข้าต่อพ่วงอีกเหมือนแบบอื่นวงจรในรูปที่ 14 เป็นวงจรที่ใช้หลอดนีออน V_1 - V_5 โดยจะมี input เข้ามา 3ทาง (A, B, C) แต่ละทางจะต้องการค่าโวลเตช + 70 โวลท์เมื่อเป็น state " 1 " และจะมีเอาท์พุทที่จุด X ซึ่งจะมีค่าโวลเตชเป็น + 10V เมื่อเป็น state " 1 " เพื่อสำหรับต่อกับ stage ต่อไปซึ่งเป็นทรานซิสเตอร์



รูปที่ 14 Neon OR GATE circuit

การทำงานหลอดนีออนทุกหลอดใช้เบอร์ 5AB - B ซึ่งมีค่า Extinguishing voltage* 50 โวลท์ ปกติเมื่อยังไม่มี input เข้ามา V_1, V_2, V_3, V_4 จะ conduct อยู่เสมอและโวลเตชที่จุด ข. จะต่ำกว่า extinguishing voltage ของหลอด 5AB - B ทำให้หลอด V_5 cut off ไม่มีกระแสไหลผ่านโวลเตชที่จุดX จึงเป็น 0 โวลท์อยู่ในสภาวะ " 0 "

---

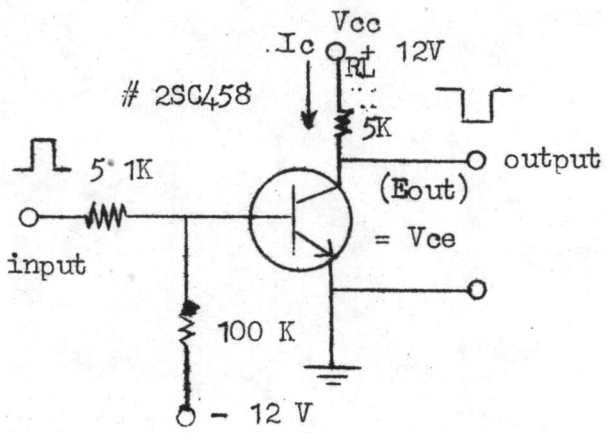
* Extinguish voltage คือค่าโวลเตชที่ทำให้หลอดนีออนเริ่มเปลี่ยนสภาวะจาก cut off เป็น conduct

001540

ต่อมาถ้ามี input อันใดอันหนึ่งเข้ามาสมมุติว่าเข้ามาทาง input A เป็นค่าโวลเตช + 70 โวลท์ซึ่งทำให้ความต่างศักย์ระหว่างแอโนดและแคโธดของหลอดนีออนไม่สูงพอที่จะทำให้ V1 on ได้ จึงไม่มีกระแสไหลผ่าน V1 ซึ่งมีผลทำให้โวลเตชที่จุด ก. มีค่าสูงขึ้นทำให้ V4 conduct มากยิ่งขึ้นเมื่อ conduct มากขึ้นค่าโวลเตชที่จุด ข. เพิ่มสูงขึ้นกว่า extingtish voltage (50 โวลท์) จึงทำให้ V5 conduct กระแสไหลผ่าน V5 ทำให้เกิดโวลเตชตรอปครอมรีซิสเตอร์ค่า 27 กิโลโอห์ม เป็น 10 โวลท์ ซึ่งถือเป็น " 1 " state ทำนองเดียวกันถ้ามี input เข้าที่ B หรือ C การทำงานก็จะเหมือนกัน

4. gate ที่ทำจากทรานซิสเตอร์ (Transistor gates)

gate ที่ทำจากทรานซิสเตอร์แท้จริงแล้วก็คือไดโอดเกทที่นำมาต่อเติมทรานซิสเตอร์เข้าไปเพื่อเพิ่ม gain การขยายนั่นเองและการใช้ทรานซิสเตอร์เป็น amplifier นั้น เมื่อจัดให้ทรานซิสเตอร์มี configuration เป็นแบบ common emitter คือต่อ emitter ลง ground และจับสัญญาณเอาท์พุทออกที่ collecter จะได้สัญญาณเอาท์พุทออกมากลับเฟสกับสัญญาณทางด้านอินพุทด้วยเหตุนี้เอง amplifier จึงเรียกอีกชื่อหนึ่งว่า inverter เพราะถ้าให้อินพุทเป็น logic " 0 " เอาท์พุทจะออกมาเป็น logic " 1 " และถ้าให้อินพุทเป็น logic " 1 " เอาท์พุทก็จะออกมาเป็น logic " 0 " สำหรับการทำงานของทรานซิสเตอร์ในลักษณะที่เป็น inverter นี้จะต่างกับการทำงานของทรานซิสเตอร์ที่ใช้ในวงจร amplifier ธรรมดาตรงที่ในวงจร amplifier ธรรมดาทรานซิสเตอร์จะทำงานในช่วง active region ส่วนในวงจร inverter ทรานซิสเตอร์จะทำงานอยู่ในช่วง saturation กับช่วง cut off region โดยสามารถจะพิจารณาดูได้จาก transistor characteristic curves และดูวงจรได้จากในรูปที่ 15 วงจรในรูปเมื่อสัญญาณอินพุทเข้ามาทางเบสของทรานซิสเตอร์มีระดับลอจิคเป็น " 0 " จะมีกระแสคอลเลคเตอร์ (I_c) ไหลเพียงเล็กน้อย ซึ่งเป็น leakage current เท่านั้น ซึ่งการที่มีกระแสไหลน้อยนี้เองทำให้โวลเตชตรอปครอม R_L ซึ่งมีค่า 5 กิโลโอห์ม มีค่าน้อยไปด้วย นั่นหมายความว่า Eout มีค่าเกือบจะเท่ากับ $+ V_{cc}$ คือทรานซิสเตอร์อยู่ในสภาวะ cut off จึงมีโวลเตชที่ Eout มีค่าสูงถือเป็น logic " 1 " ต่อมาเมื่อสัญญาณอินพุทที่เข้ามาทางเบส

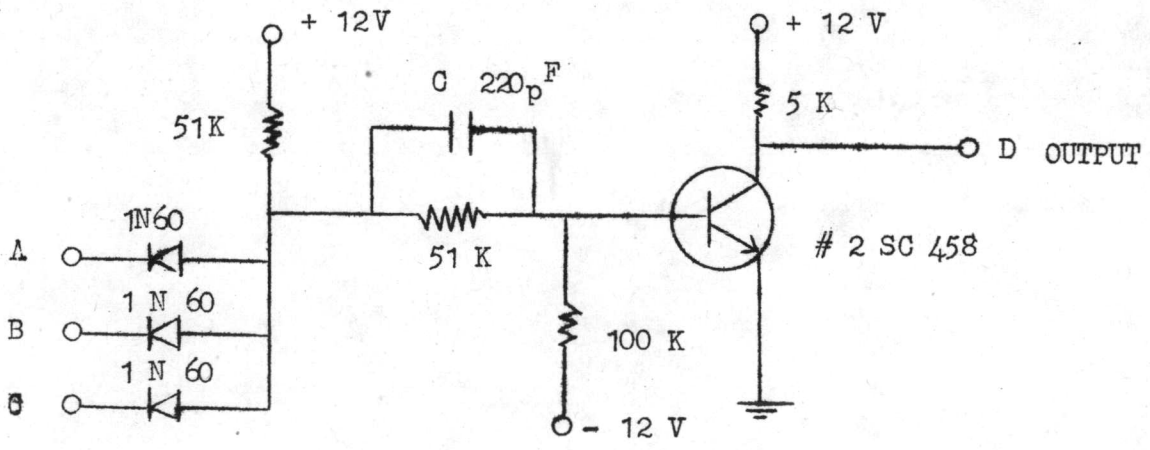


รูปที่ 15 Transistor inverter

มีระดับ logic เป็น "1" บ้าง ทำให้กระแสไหลผ่านในวงจรคอลเลคเตอร์ของทรานซิสเตอร์เป็นอย่างมาก ทำให้โวลเตจครอม R_L เป็นจำนวนมากทรานซิสเตอร์อยู่ในสภาวะ saturate ทำให้ Eout มีค่าน้อยลงไปอย่างรวดเร็ว ซึ่งถือว่าเป็น logic "0" ด้วยเหตุนี้เองจึงถือได้ว่าทรานซิสเตอร์เป็นตัว inverter หรือ NOT gate

DTL GATES (Diode - Trabsistor Logic gate)

คือวงจร gate ที่ใช้ทรานซิสเตอร์ต่อจากไดโอดนั่นเองจากการที่นำมาต่อเช่นนี้ทำให้ได้ลอจิคเกทอีก 2 ตัวคือ NAND และ NOR จากวงจรในรูปที่ 16 เป็นวงจร positive AND gate with inverting amplifier หรือ NAND gate ซึ่งทำจากไดโอดและทรานซิสเตอร์จึงเรียกว่า DTL NAND gate จากวงจรในรูปจะเห็นว่าแบ่งออกเป็น 2 ส่วนคือ ส่วนซีกซ้ายของเส้นประนั้นคือส่วนที่เป็น AND gate ส่วนทางซีกขวามือของเส้นประก็คือส่วนที่เป็น inverter



รูปที่ 16 POSITIVE AND GATE WITH INVERTING AMPLIFTER (NAND GATE)

สำหรับการทำงานของวงจรก็เหมือนที่อธิบายมาแล้วในตอนต้น ๆ เพียงแต่นำ 2 ภาค มาต่อกัน

ในบางครั้งการใช้ R - C Coupling ระหว่าง AND gate กับ NOT gate อาจจะทำให้เกิด noise รบกวนต่อวงจรมาก ซึ่งอาจแก้ไขได้โดยใช้ไดโอดเป็นตัว coupling แทนที่จะใช้รีซิสเตอร์และคอนเดนเซอร์ การ coupling โดยใช้ไดโอด 2 ตัวต่ออนุกรมกันทำให้เพิ่มความเร็วในการทำงานขึ้นและลด noise ลง คือมี noise immunity สูงขึ้น สำหรับวงจรที่ต่อแบบนี้จะมี noise immunity ประมาณ 1.0 V.

5 GATE ที่ทำจาก IC. (INTEGRATED CIRCUIT GATES)

GATE ที่ทำจากIC ตัดปัญหาทางด้านการ wiring วงจรไปได้มากเพราะ component ต่าง ๆ ถูกบรรจุไว้ใน chip ทำให้มีขนาดเล็กลงกว่าเดิมมาก การผลิต IC สามารถทำได้ง่ายและลดต้นทุนการผลิตลง โดยใช้เทคนิคทาง Lithophotographic ด้วยเหตุนี้อุปกรณ์ทาง digital จึงมักจะใช้ IC กันแทบทั้งสิ้น gate ที่ทำจาก IC แบ่งออกเป็นหลาย families เริ่มแรกก็อาศัยหลักการของgate แบบทรานซิสเตอร์ก่อน แล้วก็นำไปผลิตเป็น IC ดังนี้ วงจรภายในก็คล้ายคลึงกัน เพียงแต่มีขนาดเล็กลง และคุณสมบัติทางไฟฟ้าแตกต่างกันเล็ก ๆ น้อย ๆ ดังต่อไปนี้

(i) RTL (Resistor - Transistor Logic) ประกอบด้วยรีซิสเตอร์และทรานซิสเตอร์เท่านั้น สามารถทำได้หลาย function เช่น AND, OR, NOT สามารถ interface กับวงจรอื่น ๆ ที่ใช้ discrete component ที่มี speed สูง ๆ ได้ ราคาถูก แต่มี FAN OUT ต่ำประมาณ 5 และมี noise immunity ต่ำประมาณ 200 mV

(ii) DTL (Diode - Transistor Logic) ต้องการไฟเลี้ยง+ 5 โวลท์ มีข้อดีคือ ราคาถูก ใช้ร่วมกับ TTL ได้ มี FANOUT สูงประมาณ 8 แต่มีข้อเสียคือ noise immunity ต่ำประมาณ 750 mV และมี propagation delay สูงประมาณ 25 nS

(iii) HTL (High Threshold Logic) หรือ DTZL หรือ HLL (High Level Logic) คือ DTL ที่ต่อกับซีเนอร์ ทำให้มี noise immunity สูงขึ้น เหมาะที่จะใช้ในวงจร control สำหรับ high power machinery ตามโรงงานอุตสาหกรรมต่าง ๆ ซึ่งไม่จำเป็นจะต้องมี speed สูงมากนัก สามารถ interface ได้กับ electromeehanical component ทำงานได้ stable ในที่มีอุณหภูมิสูง ต้องการไฟเลี้ยง +15 โวลท์ แต่กินไฟมากกว่า 75 mW

(iv) TTL หรือ T^2L (Transistor - Transistor Logic) เป็น families ที่ develop ขึ้นใหม่ วงจรคล้าย DTL เพียงแต่เปลี่ยนไดโอดให้เป็นทรานซิสเตอร์ที่มี emitter หลาย ๆ อัน แต่ละอันก็แทนจำนวน input เพื่อให้มี speed สูงขึ้น มี FAN OUT สูง = 10 และมี output impedance ต่ำและมี noise immunity สูงถึง 1.0 โวลท์ TTL อีกแบบเรียกว่า Schottky - TTL โดยนำเอา Schottky diode มาต่อขนานเข้ากับเบสและคอลเลคเตอร์ของทรานซิสเตอร์ใน TTL ทุก ๆ ตัว และ dope ด้วยทองทำให้มี speed สูงยิ่งขึ้นไปอีก TTL ต้องการไฟเลี้ยง +5 โวลท์และกินไฟ 14 mW ตระกูลนี้ใช้กันมากในปัจจุบัน

(v) ECL (Emitter - Coupled Logic) มี speed สูงสุด บางทีเรียกอีกชื่อว่า Current - Mode Logic (CML) หรือ Current - Steering Logic (CSL) มี input impedance สูง ส่วน output จับออกทาง emitter จึงมี impedance ต่ำ มี FAN OUT สูงถึง 25 และเหมาะที่จะใช้ส่งสัญญาณ digital ทางคลื่นวิทยุอีกด้วย เพราะสามารถต่อเข้ากับ transmission line ได้โดยตรง ด้วยเหตุที่มี speed สูงสุด ECL จึงมักจะใช้ในเครื่องคอมพิวเตอร์และเครื่องมือสื่อสารทางคลื่นวิทยุ แต่มีข้อเสียคือมี noise immunity ต่ำประมาณ 200 mV ต้องการไฟเลี้ยง – 5.2 โวลท์ กินไฟ 25 mW

(vi) MOSFET (Metal - Oxide Semiconductor Field Effect Transistor) เป็น gate ที่ใช้ FET มาทำมีข้อดีคือมี input impedance สูงมาก ส่วนมากมักจะทำ

เป็นรูป MSI (medium - scale integration) และ LSI (large - scale integration) ส่วนมากจะใช้เป็น memory ในคอมพิวเตอร์ มีข้อดีคือ กินไฟน้อยลงมาก MOSFET ได้ถูกปรับปรุงขึ้นเรียกว่า COSMOS (Complementary Symmetry MOS) ซึ่งสามารถจะ interface กับ families อื่นได้ง่าย

FLIP - FLOPS

เป็นอุปกรณ์อิเลคทรอนิกส์ชนิดหนึ่งซึ่งใช้กันเป็นอุปกรณ์หลักของ digital circuit ลักษณะเด่นของวงจรนี้ก็คือความสามารถที่จะเก็บความจำได้ คือมี memory Flip - flops มีการทำงานคล้าย ๆ กับสวิชต์ไฟ คือ ถ้า Flip - flops ได้รับคำสั่งให้มี output ออกเป็น state " 1 " มันก็จะอยู่ใน state นั้นจนกระทั่งจะได้รับคำสั่งไปให้อยู่ใน state " 0 " มันจึงจะเปลี่ยน state และจะคงอยู่ใน state " 0 " เช่นนั้นเรื่อยไปจนกว่าจะได้รับคำสั่งใหม่ให้กลับไปอยู่ใน state " 1 " ตามเดิม การที่จะสั่งให้ flip - flop ไปอยู่ใน state ใด ๆ ก็ตามขึ้นอยู่กับการป้อนอินพุทให้กับ flip - flop เหล่านั้น

Flip - Flop แบ่งออกเป็นชนิดต่าง ๆ ได้ดังนี้

R - S NAND FLIPFLOP

R - S NOR FLIPFLOP

CLOCKED R - S FLIPFLOP

D FLIPFLOP

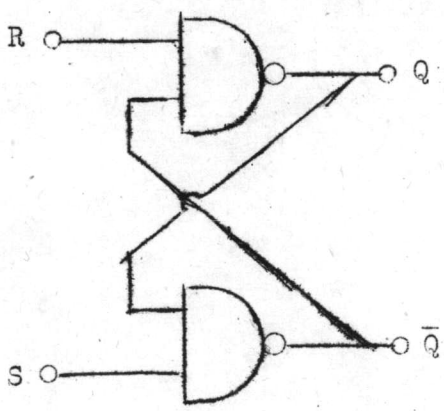
J - K FLIPFLOP

T FLIPFLOP

Flip - Flops มีชื่อเรียกต่าง ๆ กันออกไป เช่นเรียกว่า BISTABLE MULTIV - IBRATOR ซึ่งหมายถึงมันจะมีสภาวะอยู่ 2 สภาวะคือ " 0 " กับ " 1 " และเปลี่ยนกลับไปกลับมาได้ output ของ Flip - Flops จะมีออก 2 ทางคือ Q และ $\bar{Q}$ ซึ่งทั้งสองตัวนี้จะเป็น complement กันเสมอเช่น Q เป็น " 1 " $\bar{Q}$ จะต้องเป็น " 0 " และถ้า Q เป็น " 0 " $\bar{Q}$ จะต้องเป็น "1 "

R - S FLIP - FLOPS หรือ SET - RESET FLIP - FLOPS

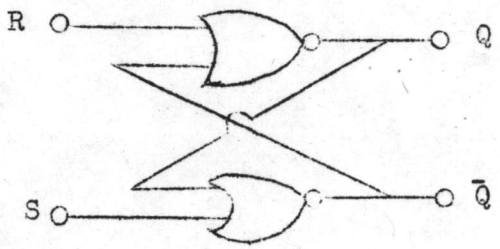
เป็น flip - flops ที่สร้างได้ง่ายที่สุด input เข้า 2 ทางคือ Set input (S) และ Reset input (R) และมี output อยู่ 2 อันคือ Q และ $\bar{Q}$ ถ้ามี low pulse (หรือ logic " 0 ") มาเข้าที่ R และมี high pulse (หรือ logic " 1 ") มาเข้าที่ S input จะได้ output ที่ Q เป็น " 1 " และจะยังคงเป็น " 1 " อยู่เช่นนั้นแม้ว่าจะเอา pulse ที่ป้อนให้นั้นออกไปแล้วก็ตามเนื่องจากมี input เข้ามา 2 ทาง ดังนั้นจำนวน possib - ility ของ output ที่จะเกิดขึ้นได้ = (2^2) = 4 possibility เพื่อให้สะดวกในการแสดงค่า input และ output จึงเขียนเป็น truth table ได้ดังนี้



INPUT		OUTPUT	
R	S	Q	$\bar{Q}$
0	0	1	1
0	1	1	0
1	0	0	1
1	1	คงเหมือนเดิม	

รูปที่ 17 วงจรและ truth table ของ R - S NAND flip flop

R - S flip - flops อีกชนิดหนึ่งก็คือชนิดที่ทำด้วย NOR gate ดังรูปที่ 18



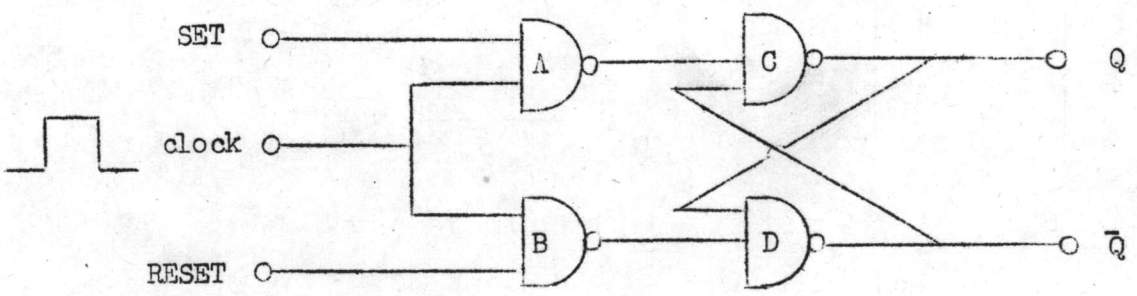
input		output	
R	S	Q	$\bar{Q}$
0	0	คงเหมือนเดิม	
0	1	1	0
1	0	0	1
1	1	0	0

รูปที่ 18 วงจรและ truth table ของ R - S NOR flip flop

จาก RS flip - flops ทั้ง 2 แบบนี้มีข้อสังเกตว่า ถ้า S = logic state " 1 " แล้ว Q output จะเป็น " 1 " เสมอ ถ้า R = logic state " 1 " แล้ว Q output จะออกเป็น " 0 " เสมอ

CLOCKED RS FLIP FLOPS

เป็นวงจร RS flip flops ธรรมดา แต่มีช่อง input เพิ่มขึ้นอีก 1 ทาง คือ clock input (ϕ หรือ T) เพราะว่าส่วนใหญ่การใช้ flip flops มักจะกำหนดค่า input ที่ S และ R เอาไว้ก่อนแล้วปล่อยให้ flip flops นั้นทำงานเปลี่ยนแปลงไปเองเมื่อได้รับ pulse เข้าที่ clock input จากรูปจะเห็นได้ว่าแบ่งเป็นวงจร 2 ส่วน คือ gate C และ D เป็นส่วนของ RSFF กับ gate A และ B เป็นส่วนที่จะจัด clock pulse ให้กับส่วนของ RSFF



รูปที่ 19 clocked RS flip flop circuit

Q output จะเปลี่ยนแปลงไปก็ต่อเมื่อ level ของclock pulse เป็น " 1 " เข้ามาเท่านั้น Q output จึงเปลี่ยน ถ้า clock pulse เป็น " 0 " เข้ามา Q output จะคงเหมือนเดิมคือเหมือนกับ previous state แสดงว่าวงจรนี้มี memory คือเก็บความจำไว้นั่นเอง ดังนั้นบางทีจึงเรียก RSFF (หรือ SCFF) นี้ว่า gated memory

truth table ของ clocked RSFF แสดงไว้ในตารางที่ 1

ตารางที่ 1 truth table ของ clocked RSFF

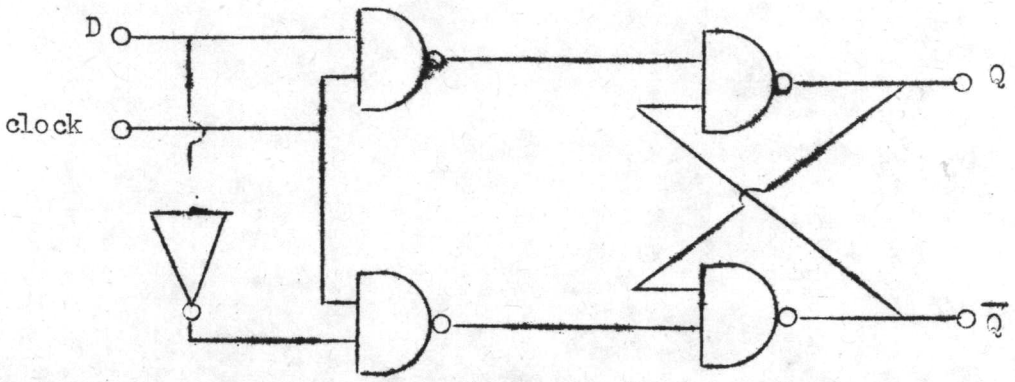
input t_n		output t_{n+1}
clear	Set	
0	0	คงตามเดิม (Q_n)
0	1	1
1	0	0
1	1	ไม่ใช้

และเนื่องจาก output Q จะเปลี่ยนตาม clock pulse ที่เข้ามาจึงเปรียบเสมือนว่า clock เป็น toggle switch(SPDT switch) จึงเรียก clock input ว่า toggle input (T)

D FLIP FLOP

ก็คือการนำเอา clocked RS flip flops มาดัดแปลงโดยให้ input ที่เข้าที่ R และ S ให้มี state ไม่เหมือนกันเพราะถ้า S และ R มี logic state เหมือนกันแล้ว Q และ $\bar{Q}$ จะเท่ากันซึ่งเรียกว่าอยู่ใน indeterminate state ซึ่งในทางปฏิบัติจะไม่ใช้ state นี้

วิธีทำ ให้ input ที่ S และ R ต่างกันอยู่ตลอดเวลาทำได้โดยต่อ inverter จาก input ตัวหนึ่งไปยัง input อีกตัวหนึ่งดังรูป ทำให้เหลือ input เข้าเพียงทางเดียวคือที่จุด D



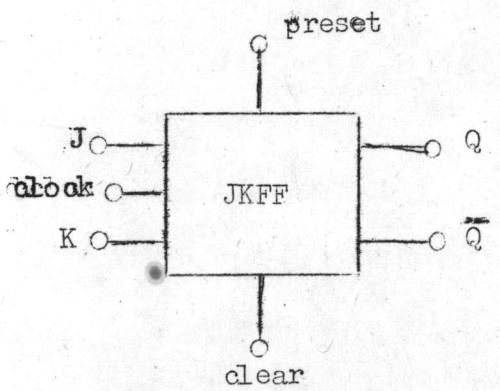
รูปที่ ๓๐ D - flip flop circuit

ตัว D นี้ย่อมมาจาก " DELAY " หรือ " DATA INPUT " วงจร D flip flops นี้บางทีก็เรียกว่า D - type latch ส่วนมากมักจะใช้ D-flip flops ในการ storage data กล่าวคือข้อมูลที่เข้ามาทาง input จะถูกส่งผ่านไปออกที่ output Q ใน clock pulse อันถัดมาถ้ายังไม่มี clock pulse เข้ามาข้อมูลก็จะถูก store ไว้ในวงจรจึงกล่าวได้ว่า D - flip flops ใช้เป็นตัว storage ได้ การทำงานของ D - type นั้น Q output จะเปลี่ยนแปลงในขณะที่ clock เปลี่ยนจาก 0 เป็น 1 เท่านั้น

ตารางที่ 2 truth table ของ D - flip flop

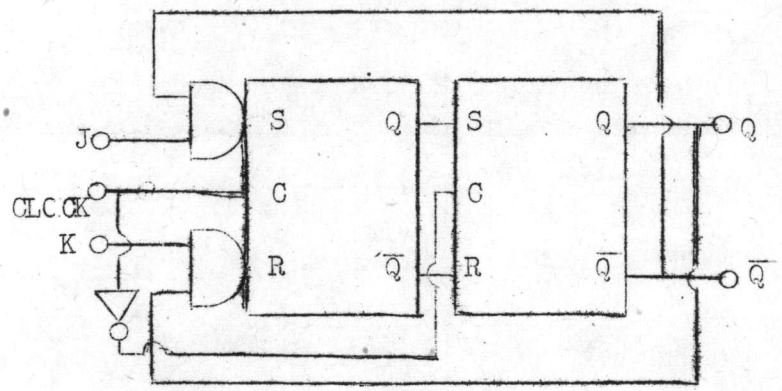
initial Q	D input	Q during clock
0	0	0
1	0	0
0	1	1
1	1	1

J - K MASTER - SLAVE FLIP - FLOP



TRUTH TABLE

input t_n		output t_{n+1}
J	K	Q
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$



EXCITATION TABLE

Q_n	Q_{n+1}	J	K
0	0	0	d
0	1	1	d
1	0	d	1
1	1	d	0

d = don't care

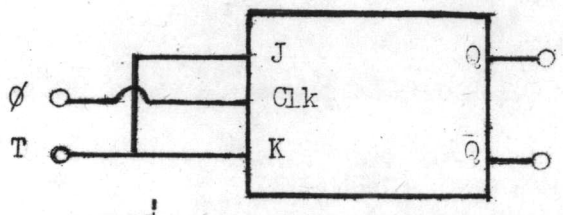
รูปที่ 2๓ J - K MASTER - SLAVE FLIP - FLOP

JKFF เป็นวงจรที่นำเอา RSFF 2 ชุดมาต่อ cascade กัน RSFF ชุดหนึ่งเรียกว่า master อีกชุดหนึ่งเรียกว่า slave และมีการ feedback จาก output ของ slave กลับมายัง master JKFF จะมี input เข้ามา 2 ทางคือ J และ K และ clock เข้าอีก 1 ทาง ลักษณะเฉพาะของ JKFF ก็คือถ้าจะมีการเปลี่ยน state ของ JKFF จะเปลี่ยนเฉพาะในช่วงจังหวะที่ clock pulse เปลี่ยนจาก " 1 " เป็น " 0 " เท่านั้น ส่วนจะเปลี่ยนหรือไม่เปลี่ยนนั้นแล้วแต่ว่าให้ input เข้าที่ J และ K เป็นเท่าใด

ส่วน input อีก 2 ตัวคือ preset และ clear นั้นใช้สำหรับจะตั้ง initial state ของ FF โดยถ้าป้อน " 0 " ให้ preset ตัวเดียวจะได้ Q output " 1 " ถ้าป้อน" 0 " ให้ clear ตัวเดียวจะได้ Q output " 0 " JKFF ใช้มากในวงจร counter และใช้ดัดแปลงเป็น FF ชนิดอื่นได้ทุกแบบ

T - FLIP - FLOP

เป็นวงจร divide - by - 2 ใช้แบ่งความถี่สามารถทำขึ้นจาก JKFF หรือ RSFF หรือ D-FF ก็ได้ ถ้าเราให้ T = " 1 " อยู่ตลอดเวลาแล้วถ้ามี clock pulse เข้ามาค่า Q output จะเปลี่ยน state ทุก ๆ input cycle โดยไม่คำนึงถึงว่า Q output ก่อนจะ clock นั้นมีค่าเป็นเท่าใด เมื่อหลัง clocked จะต้องเปลี่ยน state เป็นตรงข้ามทุกครั้งซึ่งเรียกว่า " toggling " ซึ่งเป็นที่มาของชื่อ T flip flop



tn	t_{n+1}
T	Q
0	Q_n
1	$\bar{Q}_n$

รูปที่ 22 TFF และ truthtable

COUNTER

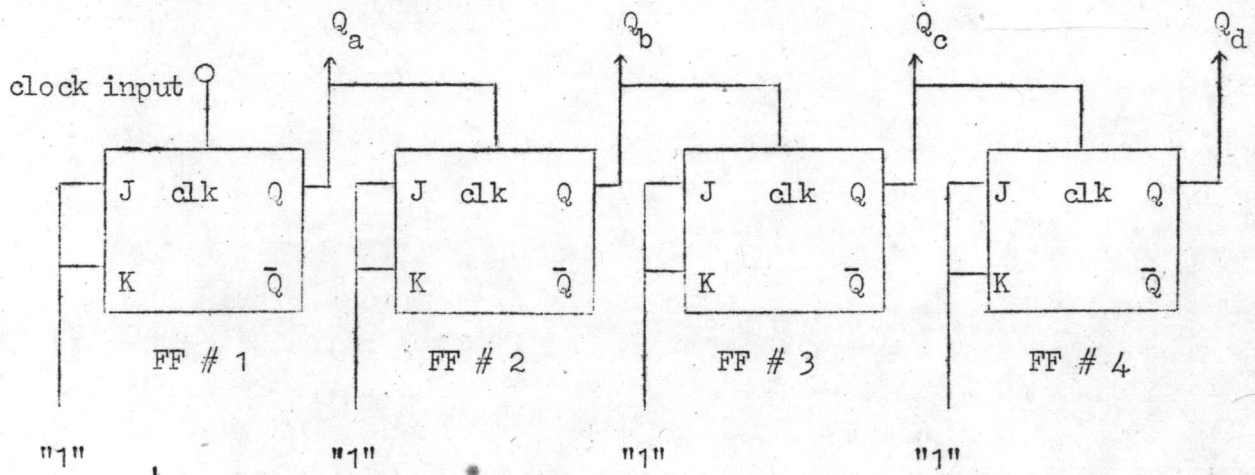
การนับเลขต่าง ๆ ในระบบ binary นั้นสามารถจะ represent ด้วยตัวเลขสองตัวคือ " 0 " กับ " 1 " ในทาง digital นั้นการนับเลขใช้ระบบbinary ทั้งสิ้นโดยนำ flip flop แต่ละตัวมาต่อเรียงกันเป็นแถว flip flop ตัวหนึ่งก็หมายถึงเลขฐานสอง 1 หลักเพราะ flip flop จะมี state ได้ 2 state เท่านั้นคือ " 0 " กับ " 1" เมื่อต่อกันแล้วก็หมายความว่าวงจรนี้สามารถจะใช้นับเลขต่าง ๆ ได้จึงเรียกว่า " counter "

counter แบ่งออกเป็นแบบใหญ่ ๆ ได้ 2 แบบคือ

1. ASYNCRONOUS COUNTER หรือ RIPPLE COUNTER

Ripple counter เป็น counter ชนิดที่ flip flop แต่ละตัวทำงานไม่พร้อมกันกล่าวคือ flip flop ตัวแรกจะทำงานเมื่อมี clock pulse เข้ามาทำให้เปลี่ยน state

พอ flip flop ตัวแรกทำงานเสร็จแล้วจึงจะใช้ค่า Q output ของ flip flop ตัวแรกไป activate ให้ flip flop ตัวที่ 2 ทำงาน คือใช้ output ของ flip flop ตัวแรกไปเป็น clock ของ flip flop ตัวที่สอง ใช้ Q output ของ flip flop ตัวที่สองไปเป็น clock ให้แก่ flip flop ตัวที่สามและต่อ ๆ ไป ดังรูปที่ 23



รูปที่ 23 4 - bit ripple counter

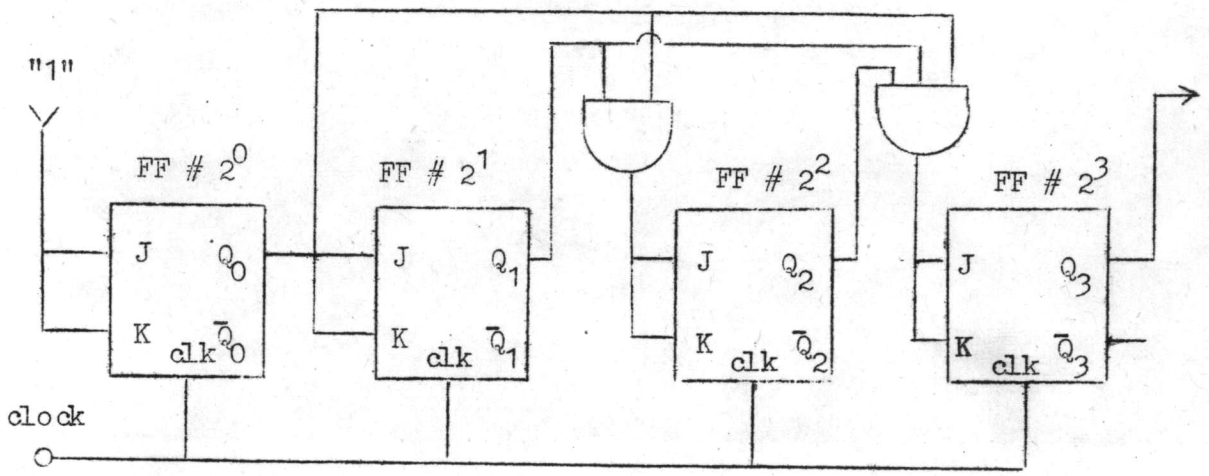
Flip flop แต่ละตัวจะทำหน้าที่ divide clock frequency ลงตัวละครึ่งหนึ่งเสมอ ถ้าเอา indicator เช่นหลอดไฟเล็ก ๆ มาต่อที่จุด Qa, Qb, Qc, Qd แล้วปล่อย clock input เข้าขนาดประมาณ 1 Hz จะสามารถมองเห็นว่าหลอดไฟแต่ละหลอดจะติด ๆ ดับ ๆ เรียงตาม sequence กันไป จาก 0 0 0 0 ถึง 1 1 1 1 ซึ่งเท่ากับเลขฐานสอง คือนับจาก 0 ถึง 15 โดยให้ FF ตัวที่มี output เป็น Qa อยู่ทางขวามือสุด วงจรแบบ Ripple counter ที่สามารถทำให้นับเลขจำนวนมากขึ้นไปเรื่อย ๆ นี้เรียกว่า Asynchronous up counter

เนื่องจาก Counter ดังรูปนี้ ใช้ JK FF ทั้งหมด 4 ตัว JK แต่ละตัวอาจเรียกได้ว่า 1 bit (binary - digit) JK FF 4 ตัวนี้ สามารถนับเลขได้สูงสุดถึง 15 (0 – 15) แต่ตัว counter เองจะต้องมีการใช้ clock pulse ถึง 16 clock pulse

Ripple counter เป็นวงจร counter ที่ง่ายต่อการออกแบบ แต่มีข้อจำกัดคือ มี speed ในการทำงานช้ากว่า counterแบบอื่น เนื่องจากการเปลี่ยน state ของ flip flop แต่ละตัวเปลี่ยนแปลงไม่พร้อมกันนั่นเอง

2. SYNCHRONOUS COUNTER

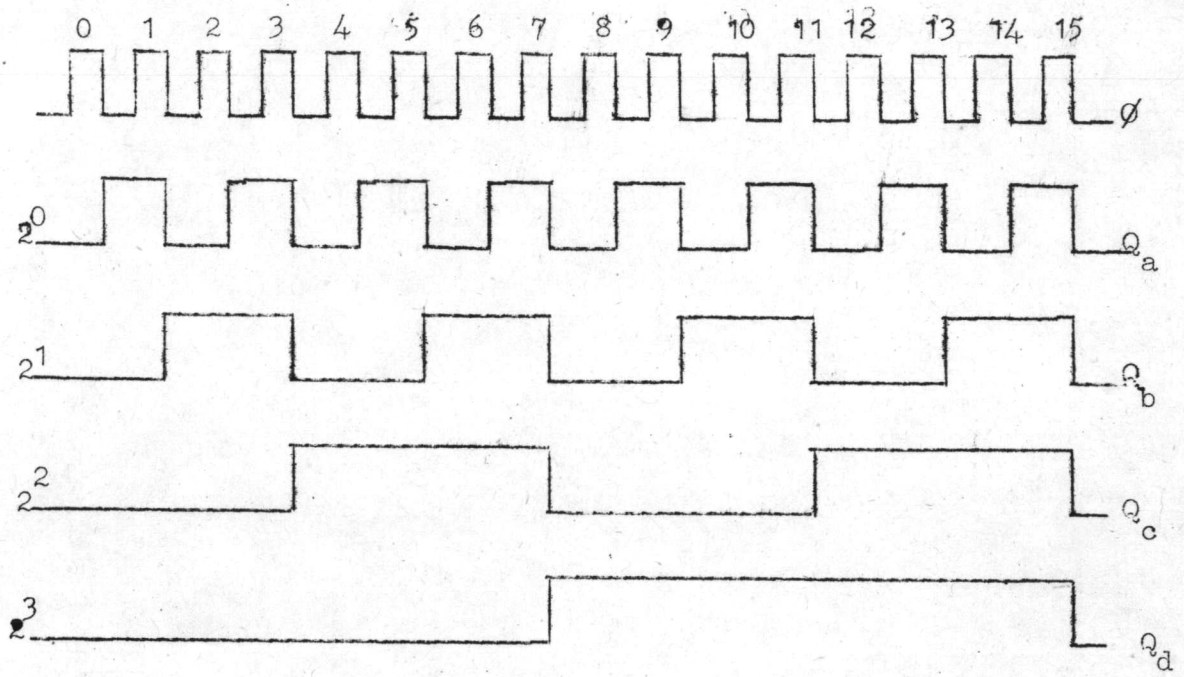
เป็น counter อีกแบบหนึ่งซึ่งนิยมใช้กันมากเป็นเพราะมี speed สูงกว่า Asynchronous counter ทั้งนี้ก็เนื่องมาจาก flip flop ทุก ๆ ตัวใน Synchronous counter ใช้ clock ร่วมกันหมด ทำให้ flip flop ทุก ๆ ตัวเปลี่ยน state ไปพร้อม ๆ กัน speed จึงสูงกว่าแบบอื่น การออกแบบวงจร Synchronous counter กระทำได้โดย KARNAUGH - MAP technique



รูปที่ 24 Synchronous counter

สรุปได้ว่า โดยทั่ว ๆ ไปแล้ว วิธีการนับแบบ Synchronous นี้เลขหลักใด ๆ จะเปลี่ยนเป็นค่า complement ของมันก็ต่อเมื่อตัวเลขหลักที่น้อยกว่าเลขหลักนั้นทุก ๆ ตัวมี logic state เป็น " 1 " หมด ทั้งนี้เพราะเราใช้ clock อันเดียวกันสำหรับ FF ที่แทนเลขทุกหลัก

การออกแบบ Synchronous counter โดยใช้ Karnaugh - map ทำได้โดยต้องรู้ initial state ของ FF ทุกตัวเสียก่อน ว่าต้องการให้เป็นอะไร แล้วพอหลัง clock pulse แล้วต้องการให้เปลี่ยนเป็นอะไรเขียนเรียงลงมาทุก ๆ state ตามต้องการ เรียกว่า Transition table แล้วก็ดูจาก Excitation table ว่าแต่ละ state ต้องใช้ J และ K มีค่าเป็นเท่าไร พอได้ค่า J, K ของทุก ๆ state แล้วก็ทำ K - map ของ J, K ของ FF ทุก ๆ ตัว ก็เขียนออกมาเป็นวงจรได้



รูปที่ 25 Pulse diagram ของ 4 bit Binary counter ทั้ง 2 แบบ

counter ทั้งแบบ Asynchronous และ Synchronous ดูจากรูปที่ 25 . จะเห็นได้ว่า ถ้าเราเอา input ใส่เข้าไปที่ clock input และจับค่า output ออกเฉพาะที่ Q output ของ flip flop ตัว 2^3 พิจารณาจาก pulse diagram ถ้ามี input เป็น pulse เข้าที่ clock 16 pulse จะมี output ออกเพียง 1 pulse ที่ Q_3 ของ FF # 2^3 จึงหมายความว่าวงจรนี้สามารถแบ่งความถี่ได้ เท่าจึงอาจเรียกใหม่ได้ว่า divide - by - 16 ดังนั้น application อันหนึ่งที่สำคัญของ counter ที่จะนำไปใช้งานใน digital circuit ก็คือความสามารถที่จะแบ่งความถี่หรือหารความถี่ลงได้นี่เองและในบางที่อาจจะเรียกว่า MODULO ก็ได้ เช่น MODULO 10 ก็หมายถึง counter ที่นับตั้งแต่ 0 - 9 คือทั้งหมดมี 10 state พอเริ่ม state ที่ 11 มันก็จะกลับไปเริ่มนับจาก 0 ใหม่อีกเป็นต้น