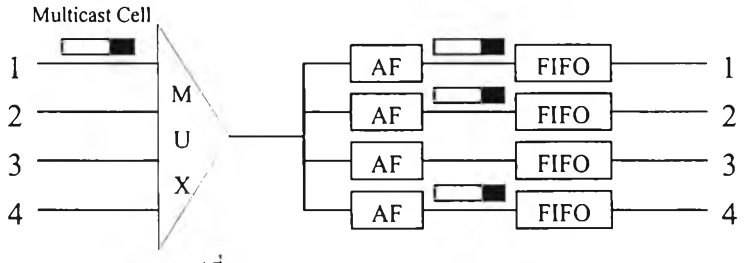
บทที่ 4
แบบจำลองและวิธีการจำลองแบบ

4.1 ข้อกำหนดของแบบจำลอง

โครงข่าย ATM นั้นมีการทำงานที่ซับซ้อน ดังนั้นในการจำลองแบบนั้นจึงต้องมีข้อกำหนดสำหรับการจำลองต่าง ๆ ขึ้นเพื่อความสะดวกในการจำลอง โดยข้อกำหนดต่าง ๆ มีดังนี้

- สวิตช์ทุกตัวในแบบจำลองเป็นแบบมีหน่วยความจำที่ขาออก (Output buffer switch) โดยที่เส้นทางขาออกทุกเส้นทางมีหน่วยความจำแยกกันเป็นของตนเอง นอกจากนี้ยังต้องสามารถรองรับการส่งจากหนึ่งจุดไปสู่หลายจุดได้ ดังรูปที่ 4.1



รูปที่ 4.1 Multicast Output buffer switch

- หน่วยความจำที่สวิตช์ทุกตัวนั้นมีกระบวนการรับเซลล์แบบ FIFO (First In First Out)
- สายสัญญาณทุกเส้นมีแบนด์วิดธ์ขนาด 149.76 Mbps (155.52 Mpbs เมื่อรวม header ของ SONET)
- ขนาดหน่วยความจำที่สวิตช์นั้น ถูกตั้งค่าให้มีค่าสูงมาก เพื่อให้ไม่เกิดการสูญเสียเซลล์ข้อมูลที่สวิตช์
- เวลาประวิงการแพร่กระจาย (propagation delay) เป็น 5 μs ต่อ 1 กิโลเมตร สำหรับสายสัญญาณทุกเส้น
- ทราฟฟิกจะวิ่งจากแหล่งกำเนิดไปสู่ปลายทางเท่านั้น ไม่มีทราฟฟิกที่วิ่งจากปลายทางสู่แหล่งกำเนิดยกเว้นเซลล์ BRM
- แหล่งกำเนิดประเภท ABR เป็น persistance source คือมีข้อมูลที่ต้องการส่งตลอดเวลา

4.2 วิธีจำลองแบบ

การจำลองแบบจะใช้โปรแกรมจำลองการทำงานของโครงข่าย ATM ที่พัฒนาขึ้น โดยโปรแกรมนี้สามารถทดสอบสมรรถนะของการส่งข้อมูลของโครงข่าย ATM ได้ ก่อนการจำลอง ต้องมีการระบุรูปแบบโครงข่ายที่ใช้ตัวแปรต่าง ๆ รวมถึงวิธีที่ใช้ ไว้ล่วงหน้า เพื่อนำค่าตัวกล่าวไปใช้รัน

โปรแกรมจำลองการทำงาน โดยการจำลองแบบนั้นจะทำเพียงครั้งเดียว เนื่องจากผลการจำลองนั้นที่ได้นั้นไม่ขึ้นอยู่กับการสุ่มตัวเลข ตัวแปรต่าง ๆ ที่ใช้เป็นค่าที่ทราบล่วงหน้าแน่นอน และค่าตั้งค่าตัวแปรจะพยายามทำให้โครงข่ายอยู่ในสภาวะที่แย่ที่สุด เพื่อทดสอบสมรรถะภาพสูงสุดของการวิธีควบคุมความคับคั่ง และ วิธีรวบรวมข่าวสารความคับคั่ง เมื่อการรันสิ้นสุดลง โปรแกรมจำลองการทำงานจะเก็บรวมรวมค่าต่าง ๆ ได้แก่ ค่าอัตราส่งที่แหล่งกำเนิด ขนาดหน่วยความจำที่สวิตช์ และ การใช้งานสายสัญญาณ

โปรแกรมจำลองการทำงานของโครงข่าย ATM ที่พัฒนาขึ้นมานั้น สามารถทดสอบการส่งข้อมูลในโครงข่ายขนาดใหญ่ และ มีความซับซ้อนได้ โดยสามารถแบ่งระดับการให้บริการได้เป็น 5 แบบ ได้แก่ CBR, rt-VBR, nrt-VBR, UBR และ ABR โดยจะเน้นการทำงานของการให้บริการแบบ ABR ซึ่งมีความซับซ้อนกว่าบริการแบบอื่น สำหรับวิธีการทำงานของโปรแกรมนี้จะอยู่ในภาคผนวก

4.3 การนำเสนอผลการจำลอง

การนำเสนอผลการจำลองระบบจะแสดงผล ค่า ACR ที่แหล่งกำเนิด ขนาดหน่วยความจำที่สวิตช์ และ การใช้งานสายสัญญาณ ของวิธีควบคุมความคับคั่ง ERICA และ FMMRA เมื่อนำมาใช้งานกับการส่งจากหนึ่งจุดไปสู่หลายจุดในโครงข่าย ATM นอกจากนี้ยังเปรียบเทียบประสิทธิภาพดังกล่าวระหว่างวิธีรวบรวมข่าวสารความคับคั่งต่าง ๆ ได้แก่ Robert algorithm, TS algorithm, RSS algorithm, Wait-for-all algorithm, Immediate rate calculation algorithm, วิธีการที่เสนอแบบที่ 1 และ วิธีการที่เสนอแบบที่ 2 โดยรูปแบบการนำเสนอจะนำค่าต่าง ๆ ดังกล่าวนี้มาเขียนกราฟ

การจำลองจะใช้รูปแบบโครงข่ายทั้งหมด 5 โครงข่าย ได้แก่

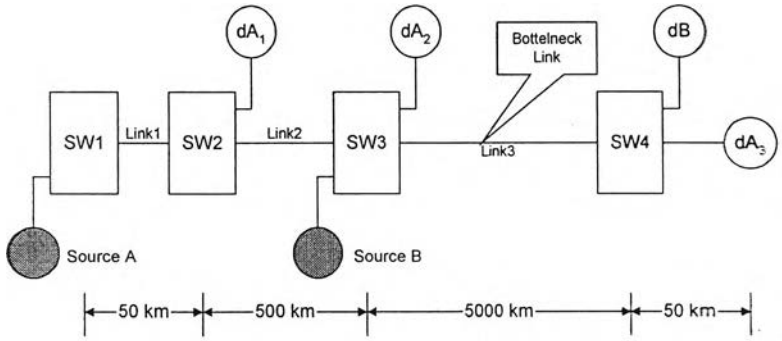
1. Onehop configuration
2. Chain configuration
3. Chain configuration with low ICR
4. Jiang configuration
5. VBR chain configuration

โดยจะทำการจำลองทั้งรูปแบบโครงข่ายทั้ง 5 เมื่อใช้ ERICA ร่วมกับ Consolidation algorithm ทั้ง 7 เปรียบเทียบกับเมื่อใช้ FMMRA นอกจากนี้ยังมีการเปรียบเทียบระหว่าง Consoldation algorithm ด้วย

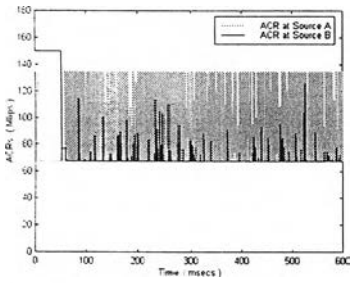
4.4 การทดสอบความถูกต้องของการจำลองระบบ

4.4.1 การทดสอบความถูกต้องของวิธี ERICA และ วิธีรวบรวมความคับคั่ง

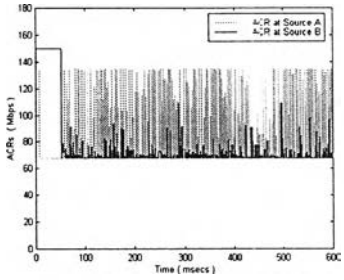
ในการทำสอบความถูกต้องในการจำลองวิธี ERICA นั้น จะทำการทดสอบเปรียบเทียบกับผลที่ได้จากบทความ [11] โดยผลการทดสอบที่ได้รวมถึงการยืนยันผลของวิธีรวบรวมข่าวสารความคับคั่งวิธี Robert algorithm, TS algorihtm, RSS algorithm, Wait-for-all algorithm และ Immediate rate calculation algorithm ด้วย รูปแบบโครงข่ายที่ใช้ทดสอบนั้นได้แก่ chain configuration สำหรับการเชื่อมต่อจากหนึ่งจุดไปสู่หลายจุด ดังรูปที่ 4.2 โดยการตั้งค่าของตัวแปรต่าง ๆ ให้ตรงกับที่ใช้ในบทความ [11] และผลการจำลองโดยใช้โปรแกรมจำลองที่พัฒนาขึ้นมานั้นจะเป็นดังรูปที่ 4.3 – 4.7 สังเกตได้ว่าผลการจำลองที่ได้นั้นสอดคล้องกับผลการจำลองที่ได้จากบทความ [11]



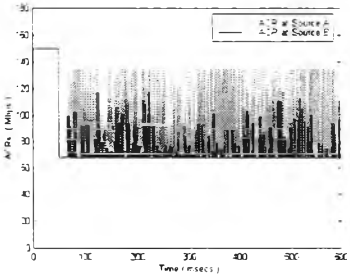
รูปที่ 4.2 Chain configuration



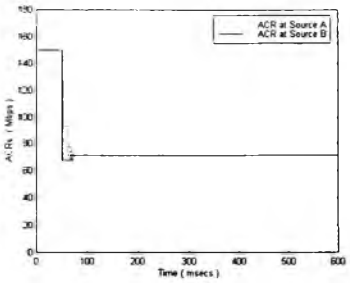
รูปที่ 4.3 Results for Robert algorithm



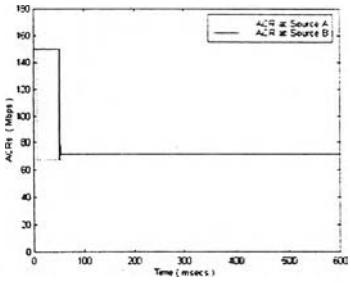
รูปที่ 4.4 Results for TS algorithm



รูปที่ 4.5 Results for RSS algorithm



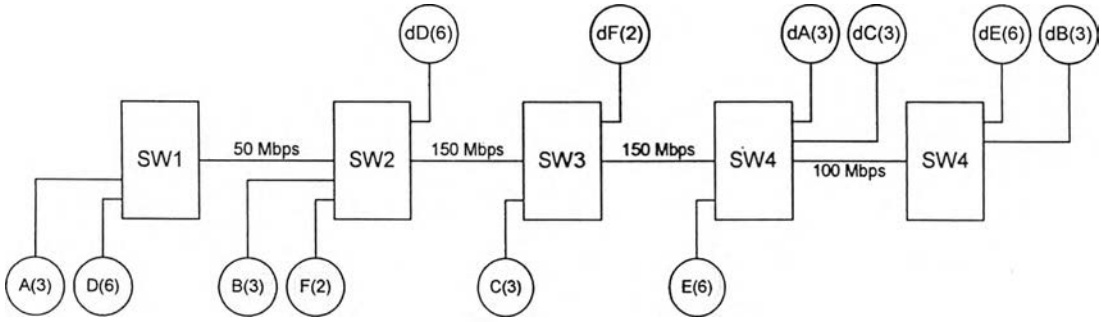
รูปที่ 4.6 Results for Wait-for-all algorithm



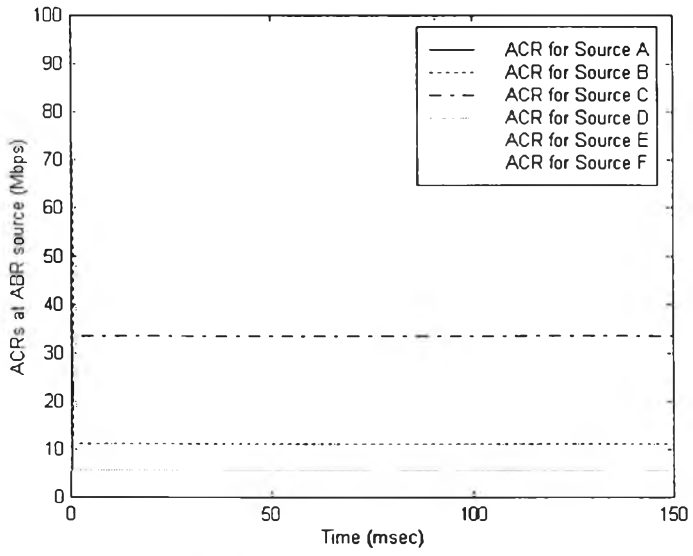
รูปที่ 4.7 Results for Immediate Rate Calculation

4.4.2 การทดสอบความถูกต้องของวิธี FMMRA

ในการทำสอบความถูกต้องในการจำลองวิธี FMMRA นั้น จะทำการทดสอบเปรียบเทียบกับผลที่ได้จาก [5] ซึ่งรูปแบบโครงข่ายที่ใช้ในการทดสอบนั้นคือโครงข่ายแบบ GFC1 (Generic Fairness Configuration) ดังรูปที่ 4.8 โครงข่ายประกอบด้วยการเชื่อมต่อ 6 ชุด ชุด A, B และ C ประกอบ 3 การเชื่อมต่อ ชุด D และ E ประกอบด้วย 6 การเชื่อมต่อ ชุด F ประกอบด้วย 2 การเชื่อมต่อ ด้วยโดยตั้งค่าตัวแปรต่าง ๆ ให้เท่ากับที่ใช้ในบทความ [5] ซึ่งผลการจำลองจากการใช้โปรแกรมจำลองโครงข่ายที่พัฒนาขึ้นนั้นจะเป็นดังรูปที่ 4.9 ซึ่งสังเกตได้ว่าแหล่งกำเนิดทุกแหล่งนั้นสามารถปรับอัตราส่งของตนเองให้เข้าสู่อัตราส่งยุติธรรมได้อย่างรวดเร็ว ซึ่งสอดคล้องกับผลการจำลองในบทความ [5]



รูปที่ 4.8 GFC1 configuration



รูปที่ 4.9 result of FMMRA algorithm