บทที่ 2

ทฤษฎีและเทคนิคที่ใช้ในการออกแบบระบบประมวลผล

เนื่องจากวิทยานิพนธ์นี้มิได้มีวัตถุประสงค์ในการสร้างระบบสำหรับการรู้จำเสียงพูดหรือการประยุกต์ใช้งานในการประมวลผลสัญญาณอย่างใดอย่างหนึ่งโดยเฉพาะ แต่มีวัตถุประสงค์ที่การออกแบบและสร้างระบบประมวลผลสัญญาณดิจิตอลทั่วๆไป ดังนั้นก่อนทำการออกแบบและสร้างระบบประมวลผลจะทำการศึกษาเรียงตามลำดับดังนี้

- ส่วนประกอบโดยทั่วไปของระบบซึ่งใช้ตัว MPU (Microprocessing Unit)
- ประเภทของระบบประมวลผล
- ลำดับชั้นของบัส (Hierarchy of Buses)
- หลักการออกแบบระบบซึ่งใช้ตัว MPU

2.1 ส่วนประกอบโดยทั่วไปของระบบซึ่งใช้ MPU

ระบบประมวลผลจะประกอบด้วยส่วนต่างๆซึ่งแต่ละระบบก็จะมีส่วนประกอบบางอย่างที่เหมือนกันและจะมีบางส่วนที่แตกต่างกันโดยจะเป็นไปตามวัตถุประสงค์ในการใช้งานดังนั้นในวิทยานิพนธ์นี้จะกล่าวถึงส่วนประกอบของระบบโดยทั่วไป [7]

2.1.1 ตัวสร้างสัญญาณนาฬิกา (Clock Generator)

ตัวสร้างสัญญาณนาฬิกาจะทำหน้าที่ในการสร้างสัญญาณนาฬิกาให้กับตัว MPU (บางครั้งตัวสร้างสัญญาณนาฬิกาอาจถูกสร้างรวมกับตัว MPU) และส่วนประกอบอื่นๆภายในระบบที่ต้องการสัญญาณนี้

2.1.2 MPU

โดยทั่วๆไปตัว MPU จะเป็นชิพเดี่ยว ถึงแม้ว่าบางครั้งอาจมีส่วนประกอบภายนอกมากกว่าหนึ่งตัว (ซึ่งจะถูกเรียกว่า Chip Set) ตัว MPU จะสามารถติดต่อกับหน่วยความจำและ I/O โดยการส่งสัญญาณแอดเดรสไปที่ปลายทางโดยผ่านทางบัสแอดเดรส (Address Bus) และรับส่งข้อมูลกับปลายทางโดยผ่านทางบัสข้อมูล (Data Bus) สัญญาณควบคุมทั้งหมดจะถูกสร้างจาก ตัว MPU โดยผ่านทางบัสควบคุม (Control Bus)

MPU แต่ละตัวจะมีความยาวของคำ (Word Length) ไม่เท่ากันซึ่งจะขึ้นอยู่กับความยาวของรีจิสเตอร์ภายในของ MPU และความยาวของหน่วยทางคณิตศาสตร์/ตรรกะ (Arithmetic/Logic Unit) หรือขึ้นกับสถาปัตยกรรมภายในของตัว MPU (โดยบัสภายในและบัสภายนอกอาจมีขนาดเท่ากันหรือไม่เท่ากันก็ได้)

2.1.3 หน่วยความจำ (Memory Unit)

หน่วยความจำในที่นี้จะหมายถึงหน่วยความจำภายนอกตัว MPU โดยเราอาจแบบหน่วยความจำแบบนี้ได้เป็น 2 ประเภทตามชิพที่ใช้งานคือหน่วยความจำแบบ SRAM และ หน่วยความจำแบบ DRAM

2.1.3.1 ความจำแบบ SRAM (Static RAM)

หน่วยความจำประเภทนี้จะใช้ชิพแบบ SRAM ในการเก็บข้อมูลซึ่งจะสามารถเก็บข้อมูลไว้ได้นานตราบเท่ามีการให้พลังงานกับตัวชิพ โดยทั่วๆไปแล้วหน่วยเก็บความจำแบบนี้จะมีความเร็วในการเข้าถึงข้อมูลสูงดังนั้นจึงถูกใช้ในการเก็บข้อมูลความเร็วสูง (ซึ่งถูกเรียกว่า Cache)

2.1.3.2 ความจำแบบ DRAM (Dynamic RAM)

หน่วยความจำประเภทนี้จะใช้ชิพแบบ DRAM ในการเก็บข้อมูลซึ่งจะเป็นชิพที่มีราคาถูกกว่า มีความจุมากกว่าและใช้พลังงานน้อยกว่าหน่วยเก็บความจำแบบ SRAM แต่ หน่วยความจำประเภทนี้จะใช้เป็นที่เก็บข้อมูลชั่วคราวและต้องการวงจรรีเฟรชซึ่งจะทำงานเป็นคาบ ความต้องการการรีเฟรชทำให้ DRAM มีความเร็วในการเข้าถึงข้อมูลช้ากว่าหน่วยความจำแบบ SRAM

หน่วยความจำหลักในรูปที่ 2.1ก จะหมายถึงหน่วยความจำขนาด n บิตถ้าข้อมูลมากที่สุดที่สามารถส่งได้แบบขนานมีขนาด n บิตต่อการส่งผ่านข้อมูลหนึ่งครั้ง และถ้าการส่งผ่านข้อมูลระหว่างตัว MPU และหน่วยความจำหลักมีขนาด n บิตเราจะเรียกบัสข้อมูลมีขนาด n บิต

2.1.4 หน่วยเชื่อมต่อแบบ I/O (I/O Interface Units)

วงจรสำหรับการเชื่อมต่อแบบ I/O ถูกประยุกต์เป็นโปรโตคอล์ของระบบสื่อสาร การแปลงแรงดันและกระแสจากอุปกรณ์ภายนอกมาเป็นสัญญาณแบบดิจิตอลเพื่อติดต่อกับตัว MPU หรือการแปลงสัญญาณดิจิตอลซึ่งตัว MPU สร้างขึ้นไปเป็นแรงดันและกระแสซึ่งอุปกรณ์ภายนอกต้องการ โดยตัว MPU สามารถติดต่อกับอุปกรณ์ภายนอกโดยผ่านพอร์ทแบบ I/O ซึ่งสามารถแบบได้เป็น 2 แบบคือ Isolated I/O และ Memory-Mapped I/O

2.1.5 หน่วยประมวลผลร่วม (Coprocessor Units)

ในบางระบบประมวลผลจะมีโครงสร้างพิเศษเพื่อรองรับตัวประมวลผลร่วม (ซึ่งจะเป็นชิพที่สามารถทำการเชื่อมต่อกับตัว MPU ได้ง่ายโดยใช้ขา I/O ของตัว MPU) และตัวประมวลผลร่วมนี้จะเป็นเหมือนกับบริวารของตัว MPU ซึ่งจะทำหน้าที่ช่วยตัว MPU ในการทำงานบ่างอย่าง โดยทั่วๆไปแล้วตัวประมวลผลร่วมจะเป็นชิพซึ่งมีความซับซ้อนโดยจะมีชุดคำสั่งเป็นของตัวเองและเป็นชุดคำสั่งที่สอดคล้องกับตัว MPU ตัวประมวลผลร่วมมีหลายชนิดขึ้นกับการใช้งานอย่างเช่น FPU (Floating-Point Unit), ตัวประมวลผลร่วมทางด้านสื่อสาร (อย่างเช่นการประยุกต์ใช้งานทางด้าน ISDN Protocal), ตัวประมวลผลร่วมด้านการรู้จำเสียงพูด, ตัวประมวลผลร่วมทางด้านกราฟิก, ตัวประมวลผลร่วมทางด้าน Multimedia (อย่างเช่นการบีบอัดหรือขยายข้อมูลของภาพวีดีโอ) เป็นต้น

2.1.6 หน่วยจัดการหน่วยความจำ (Memory Management Unit หรือ MMU)

หน่วยจัดการหน่วยความจำจะแบ่งเป็น 2 ส่วนคือทางด้านซอฟต์แวร์และฮาร์ดแวร์

2.1.6.1 หน่วยจัดการหน่วยความจำด้านซอฟต์แวร์

หน่วยจัดการหน่วยความจำด้านซอฟต์แวร์จะเป็นการอาศัยโปรแกรมของระบบในการกับเนื้อที่ขนาดใหญ่ของหน่วยความจำซึ่งจะเป็นวิธีที่มีความยืดหยุ่นและสะดวกสำหรับผู้ใช้โดยจะทำการแบ่งเนื้อที่ทั้งหมดของหน่วยความจำเป็นส่วยย่อยๆเช่นเป็นบล็อก (Block), เป็นหน้า (Page) หรือเป็นส่วน (Segment) การกำหนดแบบนี้จะเป็นการกำหนดแบบ Logical Address โดยเมื่อมีการส่งผ่านข้อมูลจะมีการแปลงจาก Logical Address เป็นแบบ Physic Address ซึ่งจะเป็นการทำงานทางด้านฮาร์ดแวร์ต่อไป ตัว MPU จะมีการจัดการและป้องกันการจัดเนื้อที่แบบ Physic และ Virtual โดยจะตรวจสอบจากจำนวน

2.1.6.2 หน่วยจัดการหน่วยความจำด้านฮาร์ดแวร์

หน่วยจัดการหน่วยความจำด้านฮาร์ดแวร์จะทำหน้าที่ในการแบ่งหน่วยความจำให้อุปกรณ์ต่างๆ (เพราะหน่วยความจำหลักมีขนาดจำกัดในขณะที่อุปกรณ์ทุกส่วนมีความต้องการใช้หน่วยความจำหลักเหมือนกัน) โดยหน่วยนี้จะทำหน้าที่ในการกำหนดว่าอุปกรณ์ใดจะสามารถใช้เนื้อที่ตำแหน่งใดในหน่วยความจำหลักและสามารถใช้เนื้อที่ได้ขนาดเท่าใด โดยทั่วๆไปถ้า MMU ไม่ได้ถูกสร้างร่วมกันเป็นชิพตัว MMU จะทำหน้าที่เหมือนอุปกรณ์เชื่อมต่อแบบ I/O

2.1.7 หน่วยความจำแบบแคช (Caches Memory Units)

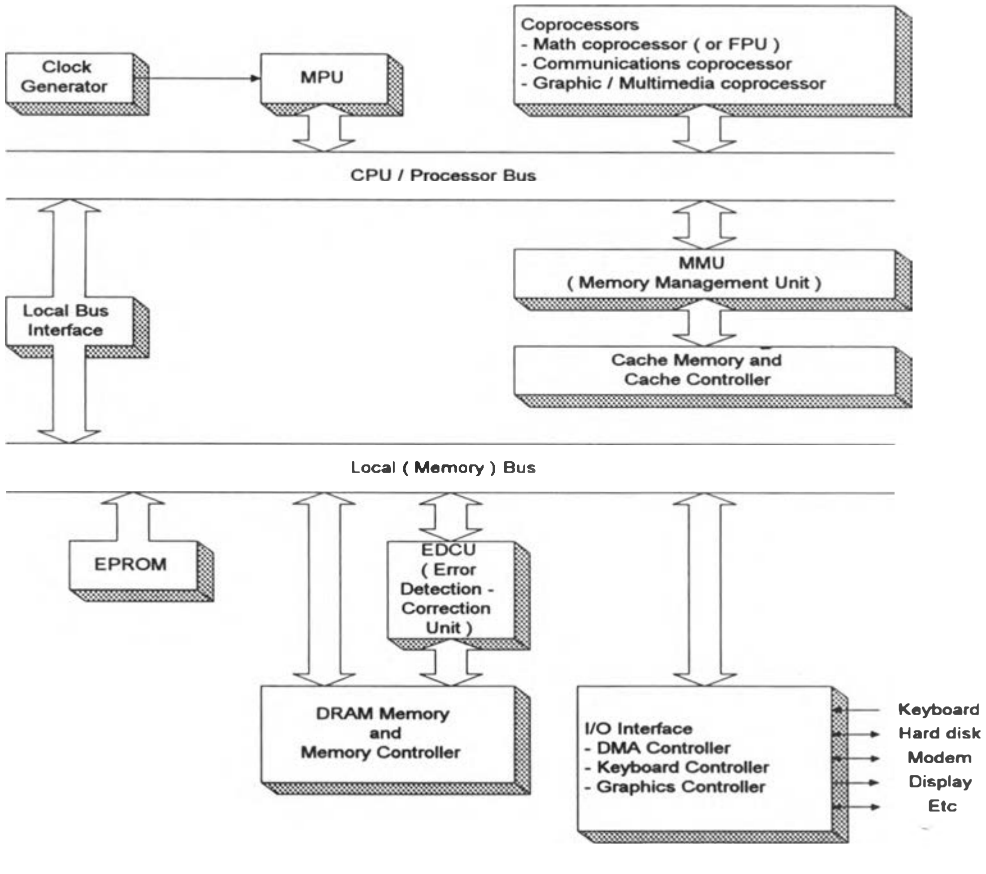
หน่วยความจำแบบนี้จะเป็นหน่วยความจำซึ่งมีความเร็วสูงและมีเนื้อที่น้อยซึ่งจะอยู่ระหว่างตัว MPU กับหน่วยความจำหลัก หน่วยความจำนี้จะทำหน้าที่เพิ่มความเร็วให้ระบบเนื่องจากระบบโดยทั่วๆไปนั้นตัว

MPU จะมีความเร็วในการทำงานสูงกว่าหน่วยความจำหลักดังนั้นเมื่อตัว MPU มีการรับส่งข้อมูลกับหน่วยความจำหลักจะทำให้ตัว MPU จะต้องปรับความเร็วให้เท่ากับหน่วยความจำหลักจึงทำให้ระบบช้าแต่หน่วยความจำแบบแคชจะทำหน้าที่ในการแก้ไขปัญหาในส่วนนี้โดยหน่วยความจำแบบแคชจะทำหน้าที่ในการคัดลอกข้อมูลซึ่งตัว MPU รับส่งกับหน่วยความจำหลักครั้งหลังสุดดังนั้นถ้าตัว MPU ต้องการรับส่งข้อมูลกับหน่วยความจำหลักตัว MPU จะตรวจสอบว่าข้อมูลที่ต้องการนั้นอยู่ในหน่วยความจำแบบแคชหรือไม่ โดยถ้าข้อมูลนั้นอยู่ในหน่วยความจำแบบแคชตัว MPU จะทำการอ่านค่าที่ต้องการนั้นในหน่วยความจำแบบแคชซึ่งมีความเร็วในการเข้าถึงข้อมูลสูงกว่าหน่วยความจำหลักมาก ดังนั้นจึงทำให้ระบบโดยรวมมีความเร็วสูงขึ้น

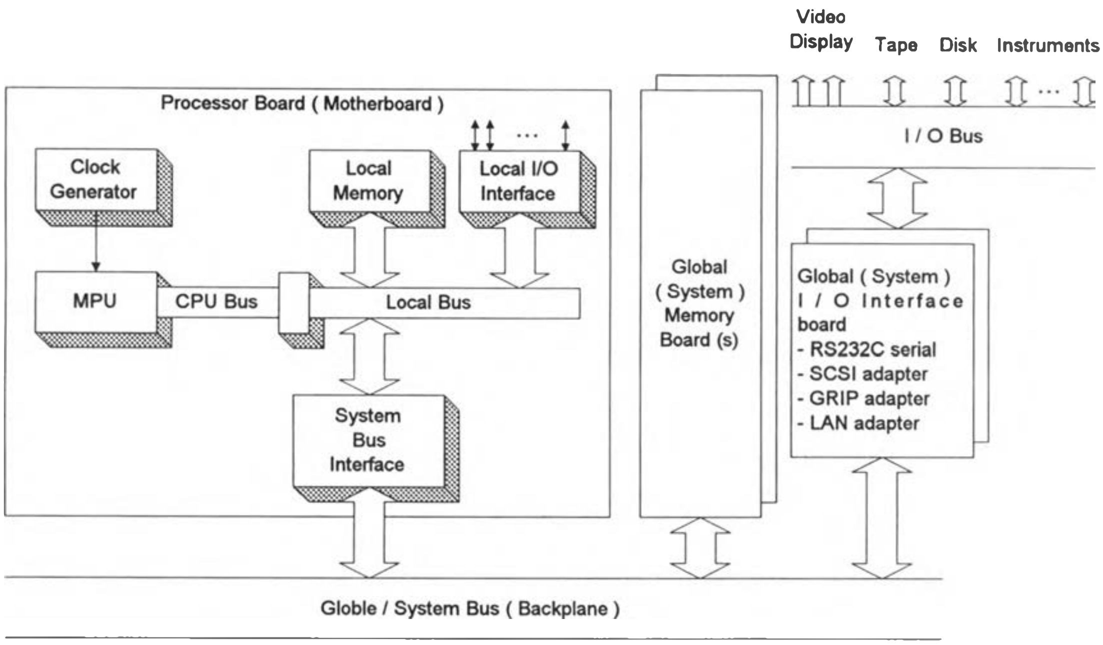
2.2 ประเภทของระบบประมวลผล

ระบบประมวลผลสามารถแบ่งได้เป็น 3 ประเภทใหญ่ๆตามสถาปัตยกรรมของระบบคือ

- ระบบขนาดเล็กหรือระบบบอร์ดเดี่ยว (Single-Board System)
- ระบบขนาดกลางหรือระบบหลายบอร์ด (Multiboard System)
- ระบบขนาดใหญ่หรือระบบหลายตัวประมวลผล (Multiprocessor System)

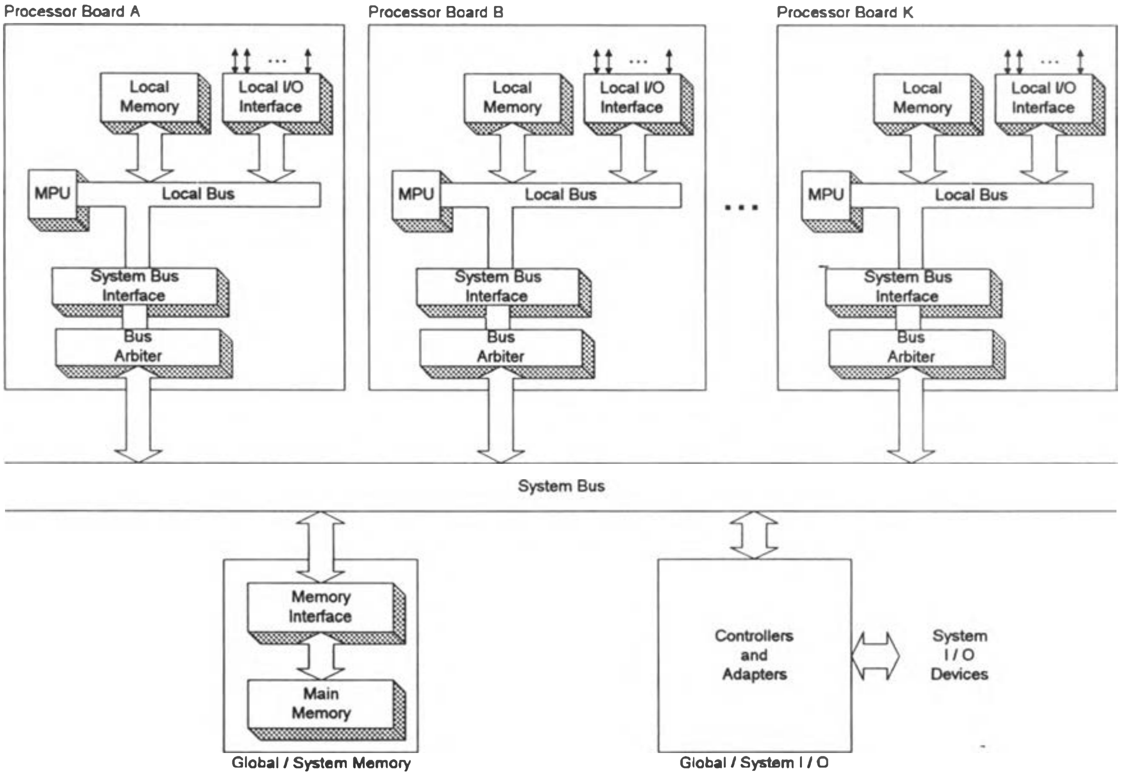


รูปที่ 2.1 (ก) โครงสร้างของระบบประมวลผลขนาดเล็กหรือระบบบอร์ดเดี่ยว



System Buses: Multibus, VMEbus Futurebus, EISA, ISA, etc.

รูปที่ 2.1 (ข) โครงสร้างของระบบขนาดกลางหรือระบบหลายบอร์ด



รูปที่ 2.1ค โครงสร้างของระบบขนาดใหญ่หรือระบบหลายตัวประมวลผล

2.2.1 ระบบขนาดเล็กหรือระบบบอร์ดเดี่ยว

ระบบแบบนี้โดยทั่วไปจะสามารถทำเป็น PCB (Printed Circuit Board) ลงในบอร์ดเพียงบอร์ดเดียวได้ (Mother Board) และจะมีโครงสร้างของระบบเป็นดังรูปที่ 2.1ก ระบบแบบนี้จะมีข้อดีคือมีโครงสร้างที่ไม่ซับซ้อนดังนั้นจึงทำให้ออกแบบและสร้างทำได้ง่ายซึ่งระบบในวิทยานิพนธ์นี้คำว่าระบบจะหมายถึงระบบแบบนี้ แต่ระบบแบบนี้มีจำกัดในเรื่องความยืดหยุ่นในการใช้งานและการขยายระบบเพิ่มเติมในอนาคต

2.2.2 ระบบขนาดกลางหรือระบบหลายบอร์ด

ระบบแบบนี้จะประกอบด้วยบอร์ดหลายบอร์ดโดยแต่ละบอร์ดจะทำหน้าแตกต่างกันไปดังแสดงในรูปที่ 2.1ข ระบบแบบนี้จะมีตัว MPU หลักเพียงตัวเดียวซึ่งจะอยู่บนบอร์ดหลักและโดยโครงสร้างของระบบจะทำให้ระบบมีข้อดีคือมีความยืดหยุ่นในการทำงานดีกว่าระบบขนาดเล็กและการขยายระบบในอนาคตสามารถทำได้งานกว่าระบบแบบเล็กดังนั้นระบบแบบนี้จึงถูกใช้สร้างเป็นเครื่อง PC แต่ระบบแบบนี้มีข้อเสียในเรื่องความยากของการออกแบบ, การตรวจสอบและรวมไปถึงการสร้างระบบ

2.2.3 ระบบขนาดใหญ่หรือระบบหลายตัวตัวประมวลผล

ระบบแบบนี้จะมีความซับซ้อนมากโดยทั่วไปจะประกอบด้วยมีตัว MPU หลายตัวโดยแต่ละตัวจะมีหน่วยความจำ, อุปกรณ์ I/O และบัสเป็นของตัวเองซึ่งตัว MPU ตัวอื่นไม่สามารถเข้ามาติดต่อกับอุปกรณ์เหล่านี้ได้ดังแสดงในรูปที่ 2.1ค ถึงแม้ว่าตัว MPU จะมีหน่วยความจำและอุปกรณ์ I/O เป็นของตัวเองแล้วแต่ระบบก็มีหน่วยความจำและอุปกรณ์ I/O หลักซึ่งตัว MPU ต้องใช้ร่วมกันโดยตัว MPU สามารถขอใช้ได้โดยผ่านบัสของระบบ (System Bus) ในกรณีที่บัสของระบบและบัสของ MPU มีความแตกต่างกันบอร์ดของตัว MPU แต่ละตัวต้องมีหน่วยเชื่อมต่อบัส (System Bus Interface) และอาจต้องมี Bus Arbiter เพื่อทำหน้าที่ในการตัดสินว่าบอร์ดซึ่งมี MPU บอร์ดใดที่จะสามารถใช้บัสของระบบได้

2.3 ลำดับชั้นของบัส

บัสอาจแบ่งออกได้เป็น 3 ระดับเพื่อใช้ในการเชื่อมต่ออุปกรณ์ต่างๆของระบบซึ่งมีความแตกต่างกันไป

- บัสของตัวประมวลผล (Processor Bus)
- บัสเฉพาะส่วน (Local Bus)
- บัสของระบบ (System Bus หรือ Global Bus)

2.3.1 บัสของตัวประมวลผล

บัสแบบนี้จะประกอบไปด้วยบัสข้อมูล ,บัสแอดเดรสและบัสควบคุมซึ่งบัสทั้งหนดนี้จะเชื่อมต่อกับตัวขาของตัว MPU โดยรายละเอียดจะกล่าวถึงดังต่อไปนี้

- บัสข้อมูลจะทำหน้าที่ในการส่งผ่านคำสั่งและข้อมูล (Operands/Results) ซึ่งจะต่อกับตัว MPU ความกว้างของบัสอาจมีขนาดเท่าหรือไม่เท่ากับโครงสร้างภายในของตัว MPU ก็ได้ซึ่งโดยทั่วไปบัสจะขึ้นกับอุปกรณ์ I/O ที่มาต่อกับบัส (อย่างเช่นถ้าตัว MPU มีบัสข้อมูลขนาด 32 บิตแต่อุปกรณ์มีขนาด 16 บิต ตัว MPU จะทำการส่งผ่านข้อมูลที่ 16 บิต)
- บัสแอดเดรสจะทำหน้าที่ในการส่งแอดเดรสของหน่วยความจำหรือแอดเดรสของพอร์ทแบบ I/O
- บัสควบคุมจะทำหน้าที่ในการควบคุมและการเข้าจังหวะสำหรับการทำงานของส่วนต่างๆภายในระบบเพื่อให้สะดวกสำหรับการเชื่อมต่อและการขยายระบบ บัสควบคุมจะประกอบด้วยสัญญาณควบคุมและสัญญาณกำหนดคาบเวลา

โดยทั่วไปบัสของตัว MPU จะเป็นบัสซึ่งมีความเร็วในการส่งผ่านข้อมูลสูงที่สุดในระบบ

2.3.2 บัสเฉพาะส่วน

สำหรับระบบขนาดเล็กบัสเฉพาะส่วนจะเป็นบัสของตัว MPU ด้วยแต่สำหรับระบบซึ่งมีขนาดใหญ่ขึ้นบัสทั้งสองจะไม่ใช้บัสเดียวกันดังแสดงในรูปที่ 2.1ก และ 2.1ข โดยทั่วไปแล้วบัสเฉพาะส่วนจะมีส่วนประกอบเหมือนกับบัสของตัว MPU แต่จะมีความเร็วในการส่งผ่านข้อมูลของบัสช้ากว่า

2.3.3 บัสของระบบ

บัสของระบบจะทำหน้าที่ในการเชื่อมต่ออุปกรณ์หลักๆของระบบเข้าด้วยกัน (หน่วยความจำหลัก, อุปกรณ์แบบ I/O หลัก, บอร์ดต่างๆเป็นต้น) ดังแสดงในรูปที่ 2.1ค บัสของระบบอาจเป็น Multibus, VMEbus, Futurebus, EISA, ISA และอื่นๆเป็นต้น ความซับซ้อนของวงจรส่วน System Bus Interface จะขึ้นอยู่กับการใช้งานว่าบอร์ดนั้นๆจะใช้ความสามารถของบัสมากเท่าใดและเป็นบัสชนิดใดโดยถ้ายิ่งมีการใช้ความสามารถของบัสสูงขึ้นความซับซ้อนของวงจรส่วนเชื่อมต่อก็จะยิ่งมีความซับซ้อนมากขึ้นด้วย บัสของระบบจะประกอบไปด้วยบัสข้อมูลของระบบ (System Data Bus), บัสแอดเดรสของระบบ (System Address Bus) และบัสควบคุมของระบบ (System Control Bus)

2.4 หลักการออกแบบระบบซึ่งใช้ตัว MPU

การออกแบบและสร้างระบบซึ่งใช้ตัว MPU จะต้องทำการเลือกตัว MPU ที่เหมาะสมเป็นอย่างแรก เพื่อให้ทำหน้าที่เป็นตัวประมวลผลกลางของระบบ (CPU), เลือกอุปกรณ์ที่จำเป็นการสร้างส่วนต่างๆ (อย่างเช่นระบบหน่วยความจำย่อย, ระบบ I/O ย่อย, แคช, ระบบบัสและอื่นๆ) และท้ายสุดคือการเชื่อมส่วนต่างๆ เข้าด้วยกัน การออกแบบที่จะกล่าวในวิทยานิพนธ์จะเป็นการออกแบบระดับสูงเพราะการออกแบบระดับล่างจะเป็นคำสั่งเฉพาะของตัว MPU แต่ละตัว

2.4.1 การออกแบบระบบซึ่งใช้ตัว MPU

การออกแบบระบบสามารถแบ่งเป็นขั้นตอนใหญ่ๆได้ดังนี้

2.4.1.1 การกำหนดคุณสมบัติของระบบ

กำหนดว่าระบบจะต้องมีคุณสมบัติอย่างน้อยที่สุดอะไรบ้าง (อย่างเช่นการประยุกต์ใช้งานในการคำนวณ, ภาษาที่จะใช้ในการเขียนโปรแกรม, ชนิดของระบบปฏิบัติการ (OS) ที่จะใช้งานเป็นต้น) , ลักษณะสมบัติอื่นๆของระบบ (อย่างเช่นราคาสูงสุดของระบบที่เป็นไปได้, ความสามารถต่ำสุดของระบบและความสามารถในการขยายระบบ) และกำหนดข้อบังคับของระบบเพิ่มเติม (ซอฟต์แวร์ที่จะใช้งานในระบบ, ข้อจำกัดของกำลังไฟฟ้า, ขนาดของระบบ, น้ำหนักของระบบและข้อจำกัดในการสอดคล้องหรือเชื่อมต่อกับระบบภายนอก)

2.4.1.2 การออกแบบและสร้างสถาปัตยกรรมของระบบ

ออกแบบและสร้างสถาปัตยกรรมของระบบอย่างเช่นกำหนดระบบย่อยและวิธีในการนำระบบย่อยเหล่านี้มารวมกัน โดยปกติสัญลักษณ์แบบมาตรฐาน (Formal Notation) ไม่สามารถใช้ในการอธิบายสถาปัตยกรรมเหล่านี้ได้ดังนั้นสัญลักษณ์แบบ PMS (Processor, Memory, Switch) จะใช้ในการอธิบายสถาปัตยกรรมเหล่านี้

ขั้นแรกในส่วนนี้จะเป็นส่วนที่สำคัญที่สุดของระบบคือตัว MPU ถ้าสมมุติว่าสถาปัตยกรรมของระบบสามารถถูกออกแบบได้โดยอิสระ การเลือกสถาปัตยกรรมของระบบจะขึ้นอยู่กับชนิดของตัว MPU ที่ใช้

ขั้นที่สองเมื่อทำการเลือกตัว MPU ที่เหมาะสมแล้วจึงจะสามารถทราบสิ่งที่จำเป็นในการสร้างระบบแล้วจึงทำการกำหนดลักษณะสมบัติ (อย่างเช่นความเร็วหรือขนาด) ในแต่ละส่วนของระบบย่อยเพื่อตอบสนองต่อข้อกำหนดในการทำงานของระบบและเป็นไปตามการออกแบบโดยรวม การสร้างสถาปัตยกรรมของระบบที่มีความเหมาะสมที่สุดสามารถทำได้ดังนี้

- กรรมวิธีการวิเคราะห์ : บางครั้งวิธีการประมาณเชิงวิเคราะห์สามารถใช้ในการหาประสิทธิภาพของตัว MPU และแบนวิทของหน่วยความจำ, สูตรการประมาณประสิทธิภาพของระบบและอื่นๆ ซึ่งโดยปกติวิธีการวิเคราะห์จะยากต่อการพิสูจน์และไม่สามารถเป็นตัวแทนของลักษณะการทำงานจริงของระบบได้
- การจำลองโดยซอฟต์แวร์ : ซอฟต์แวร์ที่ใช้ในการจำลองการทำงานซึ่งสามารถหาซื้อได้จะทำให้สามารถใช้ในการพัฒนาเพื่อสร้างรูปแบบโดยใช้เวลาไม่มาก วิธีนี้จะถูกใช้ในการปรับปรุงและให้มุมมองเพียงลักษณะการทำงานของระบบเท่านั้น
- การทำต้นแบบซอฟต์แวร์ : เป็นตัวแทนของกลไกการทำงานจริงซึ่งจะรวมถึงระบบย่อยทุกระบบและการเชื่อมต่อกัน ซอฟต์แวร์ต้นแบบสามารถให้ผู้ออกแบบปรับเปลี่ยนตัวแปรบางตัวให้ไม่มีผลต่อระบบเพื่อใช้เป็นข้อจำกัดในการหาค่าทางฮาร์ดแวร์เพื่อพร้อมกับการพัฒนาซอฟต์แวร์ใช้งาน (อย่างเช่นการออกแบบและหลักการอ้างถึงฮาร์ดแวร์)

2.4.1.3 การพัฒนาฮาร์ดแวร์และซอฟต์แวร์

การพัฒนาฮาร์ดแวร์และซอฟต์แวร์จะต้องทำแบบขนานกันไป ออกแบบเพื่อสร้างฮาร์ดแวร์ต้นแบบซึ่งหมายถึงการเลือกอุปกรณ์พื้นฐาน (ชิพหน่วยความจำ, I/O, อุปกรณ์เชื่อมต่อซึ่งเป็น VLSI, หน่วยความจำแบบแคช, ตัวควบคุมและอื่น) และการออกแบบบอร์ดต่างๆในระบบจริงๆ รายละเอียดเกี่ยวกับการออกแบบจะกล่าวถึงเทคนิคการออกแบบหน่วยความจำส่วนรายละเอียดอื่นๆสามารถหาได้จากเอกสารอ้างอิงที่ [7]

2.4.1.4 การทดสอบและแก้ไขข้อผิดพลาด

การทดสอบและแก้ไขข้อผิดพลาดของระบบต้นแบบโดยทั้งไปจะต้องมีการทำหลายครั้งก่อนที่จะได้ระบบต้นแบบขั้นสุดท้าย ระบบต้นแบบต้องได้รับการทดสอบ (โดยการคำนวณโปรแกรมที่จะประยุกต์ใช้งานกับระบบ) และดัดแปลงจนกระทั่งมันมีความสามารถเป็นไปตามที่กำหนดไว้ การสร้างและการปรับปรุงจะเป็นกระบวนการที่ต้องทำสลับกันไป

2.4.1.5 การผลิต

หลังจากนำฮาร์ดแวร์และซอฟต์แวร์รวมกัน ระบบจะได้รับการทดสอบและแก้ไขจนเป็นไปตามข้อกำหนดพื้นฐานแล้วจะถูกใช้เป็นต้นแบบของการผลิตต่อไป

2.4.2 ประสิทธิภาพของตัว MPU (Microprocessor Performance)

สิ่งที่สำคัญที่สุดสำหรับการออกแบบระบบประมวลผลคือการเลือกตัว MPU ซึ่งจะมาทำหน้าที่ในการคำนวณและควบคุมอุปกรณ์ต่างๆในระบบ โดยทั่วๆไปสามารถหาประสิทธิภาพของตัวประมวลได้จากสมการที่ (2.1) [7]

$$\textit{Processor Performance}\ (\text{มีหน่วยเป็น MIPS}) = \frac{(F)}{(CPI)} \qquad (2.1)$$

โดย

- F = เป็นความเร็วของสัญญาณนาฬิกาที่ป้อนให้กับตัว MMU (Clock Rate) ซึ่งจะมีหน่วยเป็น MHz
- CPI = เป็นจำนวนรอบของสัญญาณนาฬิกาเฉลี่ยต่อหนึ่งคำสั่ง (Average Clock Cycle per Instruction)

นอกจากนั้นประสิทธิภาพของตัว MPU อาจวัดได้จากเวลาที่ตัว MPU ใช้ในการทำงานหรือเรียกว่าเวลาในการประมวลผล (Processor Time, CPU Time หรือ Time Per Task) ซึ่งจะหมายถึงเวลาที่ตัว MPU จะยุ่งกับการคำนวณสำหรับงานแต่จะไม่ร่วมถึงเวลาที่ใช้ในการรอรับส่งข้อมูลผ่านอุปกรณ์ I/O ดังแสดงในสมการที่ (2.2) [7]

$$\textit{Processor time}\ (\text{ต่องานหนึ่งชิ้น}) = (NI) \times (CPI) \times (C) \qquad (2.2)$$

- NI = เป็นจำนวนคำสั่งทั้งหมดในงาน
- C = เป็นเวลาต่อหนึ่งคาบของสัญญาณนาฬิกา

2.4.3 การออกแบบระบบหน่วยความจำย่อยและการเชื่อมต่อกับตัว MPU

สิ่งสำคัญที่ต้องนำมาพิจารณาในการออกแบบระบบหน่วยความจำคือ

2.4.3.1 ความยาวของคำและความจุ (Wordlength and Capacity)

เนื่องจากมีชิพหน่วยความจำมากมายให้ใช้ในการออกแบบและสร้างดังนั้นปัญหาแรกในการออกแบบคือจะใช้ชิพหน่วยความจำอะไรและทำอย่างไรถึงจะจัดรูปแบบชิพหน่วยความจำให้เป็นไปตามที่ออกแบบซึ่งมีความยาวของคำและความจุตามที่ได้กำหนดไว้ ในการออกแบบผู้ออกแบบจะต้องแทรกวงจรที่เหมาะสม

ที่จะใช้ในการเชื่อมต่อบัสเฉพาะส่วนและสัญญาณควบคุมจากตัว MPU (สำหรับการออกแบบบอร์ดเดี่ยว) หรือบัสของระบบและสัญญาณควบคุม (สำหรับการออกแบบการทำงานแบบหลายบอร์ด)

ในการออกแบบบ่อยครั้งไม่จำเป็นต้องใช้หน่วยความจำที่ตัว MPU สามารถอ้างถึงได้ทงหมด สัญญาณแอดเดรสที่ไม่ได้ใช้งานสามารถนำมาใช้สร้างสัญญาณเลือกชิพ

- การจัดรูปแบบความยาวคำของหน่วยความจำที่ต้องการออกแบบ

เพื่อให้ได้ความยาวคำของหน่วยความจำสำหรับหน่วยความจำที่ต้องการแล้วจำนวนชิพหน่วยความจำที่จะทำงาน (หรือถูกเลือก) ในการต่อแบบขนานกับเป็นไปตามสมการที่ (2.3) [7]

$$number\ of\ chips = \frac{word\ length\ of\ target\ memory}{word\ length\ of\ the\ chip} \qquad (2.3)$$

- การจัดรูปแบบความจุของหน่วยความจำที่ต้องการออกแบบ

เพื่อให้ได้ความจุของหน่วยความจำสำหรับหน่วยความจำที่ต้องการแล้วจำนวนหน่วยความจำทั้งหมดที่ใช้ในการออกแบบจะเป็นไปตามสมการที่ (2.4) [7]

$$number\ of\ chips = \frac{number\ of\ locations\ in\ target\ memory}{number\ of\ locations\ in\ the\ chip} \qquad (2.4)$$

2.4.3.2 ความเร็วในการเข้าถึงข้อมูล (Access Time)

ก่อนจะเลือกหน่วยความจำที่จะใช้ในการออกแบบควรทราบความเร็วของตัว MPU เพื่อที่จะเลือกใช้ชิพหน่วยความจำซึ่งต้องมีความเร็วในการเข้าถึงข้อมูลสอดคล้องกับความเร็วของตัว MPU (ในกรณีที่วงจรต้องการใช้ความเร็วในการทำงาน) และเลือกใช้หน่วยความจำมีการเข้าถึงข้อมูลช้ากว่าความเร็วในการอ่านเขียนของตัว MPU ซึ่งอาจต้องมีการออกแบบวงจรเชื่อมต่อซึ่งจะทำให้ตัว MPU ช้าลงเพื่อให้สามารถทำการเข้าถึงข้อมูลได้ (ในกรณีที่วงจรไม่ต้องการความเร็วในการทำงานมากนัก)

การปรับความเร็วของตัว MPU กับความเร็วของหน่วยความจำให้ตรงกันอาจทำได้ดังนี้คือการสร้างวงจร Wait State หรือการแทรกหน่วยความจำเป็นต้น

ส่วนเทคนิคสำหรับการออกแบบหน่วยเชื่อมต่อกับอุปกรณ์แบบ I/O จะไม่กล่าวถึงเพราะอุปกรณ์แบบ I/O มีลักษณะสมบัติที่ความแตกต่างกันมากดังนั้นโครงสร้างของหน่วยเชื่อมต่อแบบ I/O จะเป็นไปตามอุปกรณ์แบบ I/O ที่ต้องการจะนำมาเชื่อมต่อด้วย